

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-094634

(43)Date of publication of application : 07.04.1995

(51)Int.Cl.

H01L 23/14  
H01B 5/14  
H01L 27/14  
H04N 1/028  
H04N 1/036

(21)Application number : 06-068460

(71)Applicant : MITSUI TOATSU CHEM INC

(22)Date of filing : 06.04.1994

(72)Inventor : TAKASE MITSUO  
FUKUDA NOBUHIRO  
MOMO HISAHIRO

(30)Priority

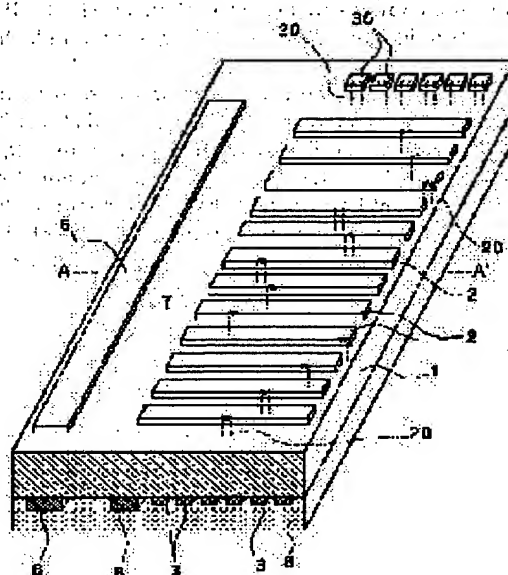
Priority	05 80429	Priority	07.04.1993	Priority	JP
	05124057		26.05.1993		JP

## (54) CIRCUIT BOARD FOR OPTICAL ELEMENT

(57)Abstract:

PURPOSE: To provide a circuit board for mounting integrated circuit elements, e.g. CCD sensors, in which the circuit board is provided with the function as a collective board and the connecting points with external circuit are decreased.

CONSTITUTION: A transparent board 1 of plastic film, for example, is employed and a transparent slit region, i.e., a window part 7, is set in the transparent board 1 so that the light enters into an integrated circuit element mounted thereon and leaves therefrom only through the window part 7. A plurality of electrodes 2 corresponding to the integrated circuit elements along the longitudinal direction of the window part 7 are disposed on the surface of the transparent board 1. A plurality of collective electrodes 3 extending in the longitudinal direction of the window part 7 are disposed in the regions corresponding to the electrodes 2 on the other side of the transparent board 1. The electrodes 2 and the collective electrodes 3 are connected electrically through electrical connecting parts 20 penetrating the transparent substrate 1. An anticharging layer 6 and a shading layer 5 for defining the window part 7 are provided, as required.



## LEGAL STATUS

[Date of request for examination]	16.03.2001
[Date of sending the examiner's decision of rejection]	
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]	withdrawal
[Date of final disposal for application]	10.07.2002
[Patent number]	
[Date of registration]	

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**


---

**[Claim(s)]**

[Claim 1] It is the circuit board for optical elements for mounting the integrated circuit device which generates light and/or detects light. A transparence substrate, In a window part [ which makes the light which is formed as a transparence field of the shape of a slit of said transparence substrate, and carries out incidence to said integrated circuit device and/or, which carries out outgoing radiation from said integrated circuit device penetrate ], and 1st [ of said transparence substrate ] principal plane top Two or more electrodes which corresponded to said integrated circuit device, respectively, and were prepared in one side of said window part at least along with the longitudinal direction of said window part, Two or more intensive electrodes which are prepared in the field corresponding to said electrode in the 2nd principal plane top which is in an opposite hand with said 1st principal plane about said transparence substrate, and are prepared so that it may extend in the longitudinal direction of said window part, respectively, The circuit board for optical elements which has the electrical installation section which penetrates said transparence substrate and by which said each intensive electrode is connected to the thing and the electric target of the plurality of said electrodes through said electrical installation section, respectively.

[Claim 2] The circuit board for optical elements according to claim 1 in which said electrode is constituted by the layered product which has the 2nd metal layer formed on the 1st metal layer and the 1st metal layer, and said 2nd metal layer is formed so that sticking by pressure or heat weld of an electrical part or electronic parts may be possible on it.

[Claim 3] The circuit board for optical elements according to claim 1 or 2 which said electrode and/or said intensive electrode become from the alloy containing Au, Ag, Cu, nickel, Cr, W, Sn, Pb, any one metal in a pewter, or them.

[Claim 4] said two or more intensive electrodes — respectively — \*\* — the circuit board for optical elements given in claim 1 thru/or 3 any 1 terms by which two or more terminals for external connection joined electrically are prepared in said the 1st principal plane and/or said 2nd principal plane.

[Claim 5] The circuit board for optical elements according to claim 4 which said terminal for external connection becomes from the alloy containing Au, Ag, Cu, nickel, Cr, W, Sn, Pb, any one metal in a pewter, or them.

[Claim 6] The circuit board for optical elements according to claim 4 or 5 in which said terminal for external connection is prepared in said 1st principal plane, and the electrical installation section for connecting electrically said each terminal for external connection and said each intensive electrode is prepared by penetrating said transparence substrate.

[Claim 7] The circuit board for optical elements given in claim 1 in which the common electrode to which some two or more electrodes of said electrodes are connected in common is prepared on said 1st principal plane, and the terminal for external connection further connected to said common electrode electrically is prepared thru/or 6 any 1 terms.

[Claim 8] The circuit board for optical elements given in claim 1 thru/or 6 any 1 terms by which the protection-from-light layer to demarcate said window part and for light not penetrate fields other than said window part in said transparence substrate is prepared in contact with said window part on said 1st principal plane and/or said 2nd principal plane.

[Claim 9] The circuit board for optical elements given in claim 1 thru/or 6 any 1 terms established in contact with said window part so that a protection-from-light layer to demarcate said window part and for light not penetrate fields other than said window part in said transparence substrate may correspond to said electrode on both sides of said window part on said 1st principal plane.

[Claim 10] The circuit board for optical elements given in claim 1 thru/or 6 any 1 terms by which the protection-from-light layer to demarcate said window part and for light not penetrate fields other than said window part in said transparence substrate is prepared on said 1st principal plane on said electrode and in said adjoining inter-electrode clearance.

[Claim 11] The circuit board for optical elements given in claim 1 thru/or 6 any 1 terms by which the antistatic layer which has conductivity is prepared on said 2nd principal plane.

[Claim 12] The circuit board for optical elements according to claim 11 prepared so that said antistatic layer may consist of members which have protection-from-light nature, said window part may be demarcated and light may not penetrate any fields other than said window part in said transparence substrate.

[Claim 13] said 2nd principal plane — from said window part — or the circuit board for optical elements given in claim 1 thru/or 6 or 9, or 10 any 1 terms in which the transparent material for drawing the light to said window part is attached further.

[Claim 14] The circuit board for optical elements given in claim 1 thru/or 6 any 1 terms by which the low reflecting layer is prepared in the plane of composition of said electrode, said terminal for external connection and/or said intensive electrode, and said transparency substrate.

[Claim 15] The circuit board for optical elements given in claim 8 thru/or 10 any 1 terms by which the low reflecting layer is prepared in the plane of composition of said protection-from-light layer and said transparency substrate.

[Claim 16] The circuit board for optical elements according to claim 11 or 12 by which the low reflecting layer is prepared in the plane of composition of said antistatic layer and said transparency substrate.

[Claim 17] Claim 1 by which the transparent protective layer is prepared on said 2nd principal plane so that said window part may be covered at least 6 or 8 thru/or the circuit board for optical elements given in 12 any 1 terms.

[Claim 18] The circuit board for optical elements given in claim 1 thru/or 6 any 1 terms by which said transparency substrate is constituted from an ingredient of the shape of a film which has flexibility.

[Claim 19] The circuit board for optical elements according to claim 18 by which said transparency substrate is constituted from one sort or these copolymers of polyethylene terephthalate, polyethylenenaphthalate, a polyamide, a polyether, polysulfone, polyether sulfone, a polycarbonate, polyarylate, polyether imide, a polyether ether ketone, polyimide, and the Pori parabanic acid.

[Claim 20] It is the circuit board used within the optical reader for the integrated circuit device for optical reading which has a bump for connection being mounted, and reading a manuscript optically. A transparency substrate, In a window part [ which makes the light which it is formed as a transparency field of the shape of a slit of said transparency substrate and carries out incidence to said integrated circuit device penetrate ], and 1st [ of said transparency substrate ] principal plane top said integrated circuit device — respectively — \*\* — it being used for electrical installation and with two or more electrodes prepared in one side of said window part at least along with the longitudinal direction of said window part Two or more intensive electrodes which are prepared in the field corresponding to said electrode in the 2nd principal plane top which is in an opposite hand with said 1st principal plane about said transparency substrate, and are prepared so that it may extend in the longitudinal direction of said window part, respectively, Have the electrical installation section which penetrates said transparency substrate, and it considers as the direction which the longitudinal direction of said window part crosses to the relative migration direction of said manuscript within said optical reader. The circuit board for optical elements by which said each intensive electrode is connected to the thing and the electric target of the plurality of said electrodes through said electrical installation section, respectively.

[Claim 21] It is the circuit board used within the optical image formation equipment which the integrated circuit device for optical image formation which has a bump for connection is mounted, and forms an image optically to a photo conductor. A transparency substrate, In a window part [ which makes the light by which is formed as a transparency field of the shape of a slit of said transparency substrate, and outgoing radiation is carried out from said integrated circuit device penetrate ], and 1st [ of said transparency substrate ] principal plane top said integrated circuit device — respectively — \*\* — it being used for electrical installation and with two or more electrodes prepared in one side of said window part at least along with the longitudinal direction of said window part Two or more intensive electrodes which are prepared in the field corresponding to said electrode in the 2nd principal plane top which is in an opposite hand with said 1st principal plane about said transparency substrate, and are prepared so that it may extend in the longitudinal direction of said window part, respectively, Have the electrical installation section which penetrates said transparency substrate, and it considers as the direction which the longitudinal direction of said window part crosses to the relative migration direction of said photo conductor within said optical image formation equipment. The circuit board for optical elements by which said each intensive electrode is connected to the thing and the electric target of the plurality of said electrodes through said electrical installation section, respectively.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DETAILED DESCRIPTION

## [Detailed Description of the Invention]

[0001]

[Industrial Application] This invention relates to the circuit board for optical elements especially used for an optical reader, optical image formation equipment, an optical printer, etc. about the circuit board for optical elements for mounting the integrated circuit device which performs light / electric conversion, and the electrical and electric equipment / optical conversion.

[0002]

[Description of the Prior Art] An electronic circuitry is applied in a broad field and the formation of small lightweight of a device, high-speed-operation-izing, high-degree-of-accuracy-ization, etc. are advancing until it results [ from a business machine ] in household articles, a toy, etc. in recent years. Also in the field of various kinds of terminal equipments for an image input including high speed facsimile, a scanner, and a feltboard mold copy machine, the copy machine represented by electrophotography etc., it is quality, it is high resolution and a halftone image can also be treated appropriately, and structure is simple and compact and the need over the low device of cost has been increasing.

[0003] In a terminal equipment for an image input which was mentioned above, optical information is changed into the electrical signal using image sensors. Drawing 28 is type section drawing showing an example of the configuration of the conventional image sensors. The protection-from-light layer 52 which consists of a metal is formed on a glass substrate 51, a part of protection-from-light layer 52 is cut by the long and slender configuration, and it forms slit section 52a. Slit section 52a is prolonged in the direction right-angled in graphic display space, and drawing 28 serves as a sectional view in a flat surface vertical to the longitudinal direction of this slit section 52. The transparence insulating layer 53 is formed and the electrode 54 electrically connected to two or more photo detector 56 and this photo detector 56, respectively is formed on the transparence insulating layer 53 so that the protection-from-light layer 52 and slit section 52a may be covered. The photo detector 56 is arranged so that the longitudinal direction of slit section 52a may be met. Furthermore, transparent protection layer 55 is formed so that the transparence insulating layer 53, an electrode 54, and the whole photo detector 56 may be covered, and the transparence conductive layer 57 is formed in the front face of transparent protection layer 55, i.e., the maximum front face of these image sensors. These image sensors are manufactured as a thing of one apparatus. The photo detector 56 consists of thin film sensors which consist of an amorphous silicon here.

[0004] When reading the alphabetic character and graphic form on a manuscript 59 using these image sensors, further, the light source 58 is formed in a glass substrate 51 side, slit section 52a is passed, it is reflected on the front face of a manuscript 59, and the light 61 from the light source 58 should be made for a manuscript 59 to be arranged on the front face by the side of the transparence conductive layer 57, and for a manuscript 59 to be able to be made to carry out arrow-head directional movement of the graphic display dotted line with a roller 60, and just to carry out incidence to a photo detector 56. The image input by line scan will be performed by conveying a manuscript with a roller 60 in this condition.

[0005] Since it is necessary to arrange two or more photo detectors 56 to the longitudinal direction of slit section 52a, the photo detector which used the amorphous semiconductor as a photo detector 56 has been used conventionally. However, it has the trouble that a speed of response is small, greatly [ an amorphous component has low photodetection sensibility and / degradation of a property when a long duration exposure is carried out at light ]. A reading rate cannot be enlarged when using the photo detector using an amorphous semiconductor by this.

[0006] On the other hand, it has the description that photosensitivity is high and the photo detector using a crystal semi-conductor has a large speed of response. Therefore, if a scanner etc. is constituted using a photo detector with a crystal semi-conductor, reading by the high speed will become possible. Since it is difficult to consider as the configuration of one apparatus when manufacturing image sensors using the semiconductor device of crystal system, a crystal system semiconductor device and the circuit board are manufactured independently, it is a multichip method and two or more crystal system semi-conductor photo detector components are made combined with the circuit board after that. Thus, the image sensors of high sensitivity and a high-speed reading mold are manufactured. In this case, since the quality judging of each component can be performed before assembling a sensor device, when only a good semi-conductor photo detector chooses only the good circuit board beforehand on the occasion of an assembly, the yield of a sensor device can be raised and a cost cut can be attained.

[0007] this invention persons started examination aiming at the further amelioration of image sensors etc. First, this invention persons considered the configuration which can approach [ whether a semiconductor device and a

manuscript are made and ], in order to measure the decrease in power output of the light source used for reading of a manuscript etc. That is, it also examined considering the activity of an ultra-thin glass substrate with a thickness of 0.1mm or less, and using a plastic film as a substrate as the transparent circuit board for mounting a semiconductor device. Here, semiconductor devices are that in which the pad which consists of gold, aluminum, etc. is prepared as a terminal for external connection, and the thing of a \*\*ACHIPPU mold.

[0008] The circuit board which uses a plastic film and a sheet as a base material here is explained. Plastics has flexibility, and electrode formation of a up to [ the circuit board made from plastics ] can also be easily performed for high productivity, maintaining a substrate at low temperature with sputtering or a vacuum deposition method. Although the circuit board to which current uses a plastic film and a sheet as a base material is especially used for the extreme bending part or the part expected lightweight-ization widely, making it use it future still more widely is expected with high integration of an electronics device, and the formation of small lightweight.

[0009]

[Problem(s) to be Solved by the Invention] However, since the circuit board which this invention persons become from plastics consisted of an insulator and it was easy to be charged, static electricity generated by friction etc. tended to be charged on a front face, and the effect of electrification found out attaining to the semiconductor device mounted in this circuit board. An error arises in an output signal, a noise occurs in the circuit which turbulence arises, consequently is connected to this circuit board, or, specifically, induction of the malfunction is carried out. When using it for the image sensors of an adhesion mold especially and a manuscript and this circuit board rub, the effect of this electrification is serious.

[0010] Moreover, although light is irradiated through the circuit board from the light source at the manuscript which moves in the bottom of the transparent film-like circuit board and a manuscript is read in an optical reader, the light from the light source is reflected multiply between a manuscript and the circuit board. Since turbulence arose in the output signal of a photo detector when the photo detector for reading received this light reflected multiply, that right reading may not be performed also found out this invention persons.

[0011] The argument same with having stated here arranges many semi-conductor light emitting devices, and is applied also to the optical image formation component which forms an image in a photo conductor by the light from these semi-conductors light emitting device.

[0012] Furthermore, in the case of the circuit board for optical elements of a multichip method in which two or more components for reading (photo detector) and image formation components (light emitting device) are carried, it is necessary to prepare many electrodes used for the connection of 1 to 1 between the I/O circuit which drives these components electrically or receives the signal from a component, and these components on the optical element circuit board. For this reason, the electrical installation of an I/O circuit and the optical element circuit board tends to take skill, and connection dependability tends to fall further. When it reads with image sensors etc. and width of face is enlarged, many the parts, photo detectors, etc. will be carried on the circuit board, and the number of electrodes on a substrate also increases rapidly.

[0013] Then, since a photo detector and a light emitting device are connected with matrix wiring, forming an intensive substrate in the medium of the circuit board for optical elements and an I/O circuit is performed. In this case, what is necessary is just to connect the intensive electrode and I/O circuit on an intensive substrate, after performing electrical installation of the circuit board and an intensive substrate. By forming an intensive substrate, it becomes possible by accessing a small number of intensive electrodes from an I/O circuit side compared with an element number to drive the component of arbitration or to receive a signal from the component of arbitration. However, in forming an intensive substrate, while the part cost goes up, there is a trouble that the manday for the electrical installation of the circuit board and an intensive substrate is required. Moreover, when the number of the components mounted increases, the number of intensive electrodes will also increase in proportion [ almost ] to increment actually. Then, to offer these intensive substrate and an intensive electrode by the reliable approach by low cost is desired. To give the function as an intensive substrate to the circuit board for optical elements itself furthermore is also desired.

[0014] The object of this invention is equipped also with the function as an intensive substrate, and is to offer the circuit board for optical elements which decreased the connection place with an external circuit.

[0015]

[Means for Solving the Problem] The circuit board for optical elements of this invention is the circuit board for optical elements for mounting the integrated circuit device which generates light and/or detects light. A transparence substrate, In a window part [ which makes the light which is formed as a transparence field of the shape of a slit of said transparence substrate, and carries out incidence to said integrated circuit device and/or, which carries out outgoing radiation from said integrated circuit device penetrate ], and 1st [ of said transparence substrate ] principal plane top Two or more electrodes which corresponded to said integrated circuit device, respectively, and were prepared in one side of said window part at least along with the longitudinal direction of said window part, Two or more intensive electrodes which are prepared in the field corresponding to said electrode in the 2nd principal plane top which is in an opposite hand with said 1st principal plane about said transparence substrate, and are prepared so that it may extend in the longitudinal direction of said window part, respectively, It has the electrical installation section which penetrates said transparence substrate, and said each intensive electrode is connected to the thing and the electric target of the plurality of said electrodes through said electrical installation section, respectively.

[0016] Hereafter, the circuit board for optical elements of this invention is explained. Although it can be used for

various kinds of applications, typically, the circuit board for optical elements of this invention mounts the integrated circuit device for light-receiving, and the image sensors of an optical reader can be constituted, or it mounts the integrated circuit device for luminescence, and it can be used for it as a recording head of equipments write-in [ optical ], such as an optical printer.

[0017] In this invention, integrated circuit devices are electronic-circuitry components which have 1 thru/or two or more light-receiving cels or 1 thru/or two or more luminescence cels, and these light-receiving cels and luminescence cels are made to accumulate on a semi-conductor substrate preferably. If such an integrated circuit device is illustrated, a photodiode die, a photodiode array, a CCD (charge-coupled device) die, CCD series, an LED (light emitting diode) die, an LED array, LD (laser diode) die, LD array, etc. will be mentioned.

[0018] When it constitutes image sensors using the circuit board for optical elements of this invention, a light-receiving integrated circuit device is made joined to the electrode on the 1st principal plane. In this case, it is desirable to use that in which the bump for connection is formed as a light-receiving integrated circuit device. A light-receiving integrated circuit device turns the light-receiving side to a window part side, and is arranged. Since it is common to consider as the configuration which detects the light which the manuscript irradiated from the light source in the case of image sensors, and was reflected with the manuscript, a manuscript is arranged to a 2nd principal plane side, and it carries out incidence to a transparence substrate from a 1st principal plane side, and the light from the light source penetrates a window part, and is taken as a configuration which is reflected with a manuscript, penetrates a window part again, and is inputted into a light-receiving integrated circuit device. At this time, without influencing the light from the light source of a light-receiving integrated circuit device, it is necessary to take into consideration arrangement of a light-receiving integrated circuit device so that incidence may be carried out to a window part. Specifically, it is necessary to arrange a light-receiving integrated circuit device so that all right above [ a window part ] parts may not be covered. Moreover, although it is common to read the image data on a manuscript, moving a manuscript and image sensors relatively, it is desirable to arrange image sensors so that the longitudinal direction of a window part may be suitable in the direction crossed to the migration direction of this relative manuscript.

[0019] When it constitutes image formation equipments, such as an optical printer, using the circuit board for optical elements of this invention, a luminescence integrated circuit device is made joined to the electrode on the 1st principal plane so that the luminescence side of a luminescence integrated circuit device may turn to a window part side. In this case, it is desirable to use that in which the bump for connection is formed as a luminescence integrated circuit device. The light by which outgoing radiation was carried out from the luminescence integrated circuit device according to the record signal penetrates a window part, and it carries out incidence to the front face of the photo conductor arranged at the 2nd principal plane side. Although it is common to record moving a photo conductor relatively to a luminescence integrated circuit device, it is desirable to make it suitable [ the longitudinal direction of a window part ] in the direction crossed to the migration direction of this relative photo conductor. What is necessary is just to make it the revolving shaft and longitudinal direction of a window part be parallel, when a photo conductor is the thing of a cylindrical shape.

[0020] a window part is penetrated as a transparence substrate used for the circuit board for optical elements of this invention — things — it is desirable that the permeability over light is high, and it is preferably desirable that it is 80% or more preferably 70% or more at least 60% or more. As a base material which constitutes a transparence substrate, it is desirable to use a plastic film from points, like handling nature, flexibility, mass-production nature, and thickness is further made thin and transparency distance of light can be made small. If a desirable base material is illustrated, the plastic film which consists of a homopolymer or copolymers, such as polyester, such as polyethylene terephthalate (PET) and polyethylenephthalate (PEN), a polyamide, a polyether, polysulfone, polyether sulfone (PES), a polycarbonate, polyarylate, BORIETERUIMIDO, a polyether ether ketone (PEEK), polyimide, and Pori parabanic acid, will be mentioned. Moreover, 10-100-micrometer 20-50 micrometers are 5-500 micrometers usually still more preferably suitable for the thickness of a plastic film preferably. Moreover, glass (flexible glass etc.) with flexibility is usable to this invention by the aforementioned thickness like a plastic film.

[0021] In this invention, two or more electrodes prepared for accumulating in junction with a light-receiving integrated circuit device, a luminescence integrated circuit device, etc. are arranged so that the light which penetrates this window part may not be interrupted along with the longitudinal direction of a window part. In this case, an electrode may be prepared only in one side of a window part, and you may make it prepare two or more electrodes in the both sides of a window part, respectively. As an ingredient which constitutes an electrode, if a metal, conductive resin, etc. have conductivity, any objects can be used. However, the metal used as an ingredient of an electrode as usual electrode materials, such as Au, Ag, aluminum, nickel, Cr, Cu, and W, is desirable, and especially Cu is desirable from a viewpoint of an electrical property.

[0022] As a still more desirable electrode, there are some which consist of a layered product of the 1st metal layer and the 2nd metal layer. The 1st metal layer constitutes the body of an electrode from an electrode of this layered product configuration, and the 2nd electrode layer is a layer for attaching electrical parts, such as a light-receiving integrated circuit device, by sticking by pressure or heat welding. There are that from which the 1st metal layer is a low reflecting layer, a thing from which the 2nd metal layer is a low reflecting layer, a thing by which the low reflecting layer is prepared in the front face of the 1st metal layer, a thing by which the low reflecting layer is prepared in the front face of the 1st and 2nd metal layers more preferably. About a low reflecting layer, it mentions later.



[0023] There is the following as the formation approach of the electrode in this invention, or the metal layer which constitutes this electrode. \*\* Form the metal thin film which consists of copper etc. on a transparence substrate with vacuum approaches, such as sputtering and a vacuum deposition method, etc. And the thin film formed by electrolysis plating or nonelectrolytic plating is thickened if needed, or the laminating of the dissimilar metal is carried out on a metal thin film. \*\* Prepare a metal layer directly on a transparence substrate by electroless deposition, and form an electrode. \*\* Apply conductive ink on a direct transparence substrate, and form an electrode. \*\* Paste up metallic foils, such as copper, on a transparence substrate with adhesives, and form an electrode. \*\* Carry out the cast of the resin which has transparency to metallic foils, such as copper. \*\* Prepare conductive resin by the approach equivalent to printing or it on a transparence substrate, and form an electrode.

[0024] Moreover, in forming a metal electrode or a metal layer from the method (deposition) of putting under reduced pressure or the inside of a vacuum, in order to raise adhesion with a transparence substrate, a metal electrode, or a metal layer, it is desirable that the forming method which used ion, such as the sputtering method, the ion plating method, the ion cluster beam method, ionization vacuum deposition, and ion assistant vacuum deposition, uses. In order to raise the adhesion between a metal electrode and a transparence substrate or between a metal layer and a transparence substrate, an interlayer can be prepared between a metal electrode and a transparence substrate or between a metal layer and a transparence substrate. Although anythings can be used as an interlayer if it contributes to improvement in adhesion, the metal containing nickel, Cr, etc. or metallic compounds, resin, etc. are mentioned, for example.

[0025] There are an approach of forming the metal electrode of predetermined magnitude on the 1st principal plane, using a mask etc. as an approach of forming a metal electrode in the 1st principal plane of a transparence substrate in this invention and the approach of forming so that it may become the pattern of predetermined magnitude by etching after forming a metal membrane all over the 1st principal plane. When how to carry out processing formation of the pattern of a metal electrode is explained concretely, there are the following approaches. \*\* Cover the part except becoming a metal electrode on the 1st principal plane using a resist, a mask, etc., form a metal electrode with a predetermined circuit pattern directly after it, and remove a resist and a mask after pattern formation. \*\* On the metal membrane formed all over the 1st principal plane, a resist is used, and the pattern of a predetermined metal electrode is formed, cover a metal membrane with this pattern, carry out etching clearance of the metal membrane for a garbage after that, and remove a resist further. \*\* On the metal membrane formed all over the 1st principal plane, form masks, such as a resist, in the part except becoming a metal electrode, after that, thicken \*\*\*\*\* by electrolytic plating and form the metal electrode of a necessary pattern. Then, a resist is removed, flash plate etching is performed further, it leaves only a metal-electrode part, and an unnecessary metal membrane is removed.

[0026] In being the layered product which a metal electrode becomes from the 1st and 2nd metal layers, as an approach of carrying out processing formation of the pattern of a metal electrode, there is specifically the following.

\*\* To the 1st metal layer formed all over the 1st principal plane, the pattern of a predetermined metal electrode is formed using a resist, cover the 1st metal layer, carry out etching processing of the 1st metal layer of a garbage, and remove a resist further. In addition, the 2nd metal layer may be formed on it. \*\* On the 1st metal layer formed all over the 1st principal plane, form masks, such as a resist, in parts other than the part which should serve as a metal electrode, with electroplating or nonelectrolytic plating, thicken this metal layer, or carry out the laminating of the dissimilar metal, and form the pattern of a desired metal electrode. A resist is removed after that, flash plate etching is performed further, it leaves only a metal-electrode part, the 1st metal layer of an unnecessary part is removed, and an electrode is formed. The metal-electrode pattern which removes a resist after forming the 2nd metal layer on it depending on the case, performs flash plate etching further, leaves a metal-electrode part, removes an unnecessary metal membrane, and has the 2nd metal layer may be formed. \*\* On the 1st metal layer formed all over the 1st principal plane, after forming masks, such as a resist, in parts other than the metal electrode of a predetermined pattern, form the 2nd metal layer, remove a resist, perform flash plate etching further, and form a metal electrode by leaving only a metal-electrode part. \*\* Form the cascade screen which consists of the 1st metal layer and the 2nd metal layer all over the 1st principal plane, form masks, such as a resist, on the 2nd [ of the metal-electrode part of predetermined PA evening-N ] metal layer, after that, it leaves only a metal-electrode part, carry out etching clearance of the others, remove a resist further, and form a metal electrode. \*\* On the 2nd [ of the metal layer which consists of the low reflecting layer formed all over the 1st principal plane and the 2nd principal plane, the 1st metal layer, and the 2nd metal layer ] metal layer, after forming masks, such as a resist, in the part of a predetermined pattern, etching may be performed, a resist may be removed and the pattern of two or more metal electrodes, two or more intensive electrodes, a protection-from-light layer, and an antistatic layer may be formed.

[0027] When making an electrode into a consisting [ of the 1st and 2nd metal layers ] layered product in this invention, as mentioned above, as for the 2nd metal layer, it is desirable to consider as the metal layer whose sticking by pressure or heat weld of an electrical part is enabled. Although such 2nd metal layer can be formed with vacuum approaches, such as sputtering, it is formed of gilding, solder plating, printing, etc. still more preferably. When using for example, a gilding layer as 2nd metal layer, there is the following in the formation approach of this gilding layer. \*\* Electroplate by the cyanidation alkaline bath. \*\* Electroplate by the neutral bath and the weak alkaline bath. \*\* Carry out by the general plating with gold methods, such as a weak acidic bath using an organic acid, as the thickness of a gilding layer — usually — 0.05 micrometers — 80 micrometers — desirable — 0.1um— 50-micrometer 0.1 micrometers — 0.5 micrometers — 50 micrometers 5 micrometers are more preferably suitable still more preferably.

[0028] When using a solder plating layer as 2nd metal layer, there is the following in the formation approach. \*\* Form with the electrolysis plating using a way fluoric acid bath, a phenolsulfonic acid bath, an alkanol sulfonic acid bath, etc. \*\* Form with nonelectrolytic plating, such as permutation mold plating and a reduction deposit. \*\* Print soldering paste, such as cream solder, with screen printing etc. as the thickness of a solder plating layer — usually — 0.05 micrometers – 80 micrometers 2 micrometers – 0.5 micrometers – 50 micrometers 10 micrometers are more preferably suitable preferably. In this invention, solder has pointed out the metal and alloy of the low melting point which are used for junction between ingredients. Such especially a metal or an alloy has the melting point lower than 723K at absolute temperature, for example, the metaled simple substance or metaled alloy of In, Sn, Pb, and Zn is mentioned. The Sn-Pb alloy which builds eutectic solder etc. is general. In addition, a HOMUBERUGU alloy, a MEROTTE alloy, new TOMME evening RU, the Palmaria metal, Lichtenberg alloy, a closing alloy, ROZUME evening RU, a Wood's metal, RIBOWITCHI metal, low melting point solder, alkali-proof solder, eutectic solder, JIS solder, thermoelectromotive force smallness solder, aluminum solder, etc. are mentioned. Furthermore, if it can be used for junction even if it is alloys other than what was mentioned as an alloy name, it can be used as 2nd metal layer.

[0029] Also when using as a transparence substrate which used the heat-resistant low plastic film of course a little when a heat-resistant high substrate was used as a transparence substrate by forming a solder plating layer by the galvanizing method or printing, without using the melting solder bath which is an elevated temperature relatively when forming a solder plating layer, the 2nd metal layer can be formed with high dependability. Consequently, the approach using solder that connection dependability is high enables it to perform electrical installation between semiconductor devices, such as a light-receiving integrated circuit device, and an electrode.

[0030] In addition, the ingredient of the electrode which described here, the formation approach, especially the formation approach of the ingredient which constitutes a metal electrode, and this metal electrode can apply as it is as the ingredients which constitute the protection-from-light layer prepared in contact with the window part, and those formation approaches so that it may correspond to the below-mentioned intensive electrode, an antistatic layer, the terminal for external connection, and an electrode, and they can apply as it is further as the ingredient and the formation approach of a protection-from-light layer which are established on the 1st principal plane.

[0031] In the circuit board for optical elements of this invention, two or more intensive electrodes are arranged at a 2nd principal plane side. This intensive electrode is for performing junction of components, such as a light-receiving integrated circuit device and a luminescence integrated circuit device, and an other circuit boards and an electronic circuitry, and making it these components serve as topologies, such as matrix connection, equivalent electrically. Each intensive electrode is prepared as a common electrode to two or more components, respectively. On these descriptions, what is on a "common electrode", a call, and the 2nd principal plane about the thing on the principal plane of [ 1st ] such common electrodes is called an "intensive electrode." The thing about the electrode which mentioned above the ingredient which constitutes an intensive electrode, and its formation approach, especially a metal electrode is applied as it is. Connection between the electrode on the 1st principal plane and an intensive electrode is made by the electrical installation section which penetrates a transparence substrate. About this electrical installation section, it mentions later.

[0032] Although electrical installation of an intensive electrode, and an other circuit boards and an electronic circuitry can be performed also by joining the end of the lead wire for connection to the intensive electrode itself, it is desirable that the terminal for external connection electrically connected to the intensive electrode is prepared, and it is made to carry out through this terminal for external connection. The terminal for external connection can be used also as a bump for making it join the bump on other circuit boards, and directly. The terminal for external connection can be prepared in both the 1st principal plane and the 2nd principal plane. When preparing in the 1st principal plane, it can consider as the same configuration as the electrode for integrated circuit devices, and connection of the terminal for external connection to an intensive electrode is made by the electrical installation section which penetrates a transparence substrate. On the other hand, when preparing in the 2nd principal plane, the terminal for external connection can be formed as a pad field linked to an intensive electrode. By preparing the terminal for external connection, in case electrical installation of this external circuit and this circuit board for optical elements is performed, the part which heat joins can be limited to the near part of the terminal for external connection, and it can prevent the effect of heat attaining to the whole circuit board. Therefore, even when using a heat-resistant low transparence substrate, it becomes joinable according to the solder in an elevated temperature.

[0033] Furthermore, about some electrodes (plurality), it is possible to make common connection among the electrodes of a large number formed in the 1st principal plane to the common electrode prepared on the 1st principal plane, without connecting with the intensive electrode by the side of the 2nd principal plane. The configuration of this common electrode is the same as that of an intensive electrode, if the point established on the 1st principal plane is removed. Connection between the electrode for integrated-circuit-device junction and a common electrode is made with the circuit pattern formed on the 1st principal plane. It is also possible to form the terminal for external connection in the edge of a common electrode. The circuit pattern which connects an electrode, a common electrode and these electrodes, and a common electrode can be simultaneously formed on the 1st principal plane.

[0034] The electrical installation section used for the electric connection between the electrode on the 1st principal plane or the terminal for external connection, and the intensive electrode on the 2nd principal plane is explained. There is the following as the formation approach of the electrical installation section. \*\* The electrode on the 1st principal plane, and the terminal for external connection and the intensive electrode on the 2nd principal plane which forms a through hole in a transparence substrate by using-drill, laser, etc. mechanical processing, covers a metal

membrane with electroless deposition etc. to the interior of this hole, and is formed in it are electrically connected by this metal membrane. As long as it is required, electroplating may be performed after electroless deposition. \*\* Form a through hole in a transparence substrate with solutions, such as an acid, alkali, and an organic solvent, cover the gold layer film with electroless deposition etc. to the inner surface of a hole, and form the electrical installation section. Electrical installation of an electrode, or the terminal for external connection and an intensive electrode is performed by this metal membrane. As long as it is required, electroplating may be performed after electroless deposition. \*\* the electrode by the side of the 1st principal plane, and the intensive electrode by the side of the 2nd principal plane — \*\* — join a double-sided electrode electrically by applying mechanical pressure which is inserted in between and applying heat simultaneously. \*\* In an above-mentioned case, apply a mechanical pressure to inter-electrode [ of both fields ] like \*\*, and join both electrodes electrically. \*\* in an above-mentioned case, a mechanical pressure is applied to inter-electrode [ of both fields ] like \*\*, an electrical potential difference is impressed between two electrodes still more nearly simultaneous, and both electrodes are electrically joined with the Joule's heat to generate — etc. (resistance welding) etc. — an approach is mentioned. Furthermore, a through hole can be formed in a transparence substrate by mechanical processing using \*\* drill, laser, etc., and the electrical installation section can be prepared also by filling up the interior of this hole with conductive resin or a conductive paste. In this case, the electrode on the 1st principal plane, and the terminal for external connection and the intensive electrode on the 2nd principal plane are electrically connected by conductive resin and the conductive paste. Bonding strength can also be raised while raising the conductivity of conductive pastes by calcinating at this time.

[0035] In this invention, when an electrode and an intensive electrode are constituted from a metal, in order to prevent the multiple echo by the echo of the light in the front face of these metals, a low reflecting layer can be prepared. A low reflecting layer may serve as an electrode and may prepare it between an electrode and a transparence substrate. In the case of the layered product which an electrode becomes from the 1st and 2nd metal layers, a low reflecting layer may serve as the 1st metal layer or the 2nd metal layer, may prepare them between the 1st metal layer and a transparence substrate, and may be prepared on the 2nd metal layer.

[0036] The visible-ray reflection factor of 5% or less of thing is still more preferably desirable as a low reflecting layer 10% or less preferably 50% or less. If \*\*\*\*\* which can constitute a low reflecting layer is illustrated, phosphorus compounds, such mixture, etc., such as sulfides, such as nitrides, such as carbide, such as oxides, such as metals, such as germanium, Si, Sn, W, and solder, and Cr, Cu, Fe, In, Mn, nickel, Pb, Pd, Pt, Ti, V, W, and B, W, and Cr, Zr, and nickel, Pb, Pd, Cu, and Fe, will be mentioned. Furthermore, what combined what could use the surface reflection factor and mentioned above a \*\*\*\*\* metal or metallic compounds for it further by blackening processing or concavo-convex processing can be used. Blackening processing is processing a surface of metal and forming a layer with the low reflection factor of light here. As blackening processing, there is an approach of forming the layer of a metallic-oxide metallurgy group sulfide on a metal layer by the approach indicated by processing, JP,57-41378,A, JP,63-47375,A; etc. by the blackening agent of marketing, such as Meltex EBONORU; etc., for example. Moreover, the hardening mold resin which contains carbon black and a color pigment as a resist at the time of forming a metal electrode is used, and after the etching processing for forming the pattern of a metal electrode may not remove this hardening mold resin, but may use it as a low reflecting layer.

[0037] In this invention, in order to make it light not penetrate parts other than a window part in a transparence substrate, it is desirable to prepare a protection-from-light layer. A protection-from-light layer demarcates a window part, and is formed in fields other than the window part on a transparence substrate along with a window part. Moreover, the protection-from-light effectiveness increases further by forming a protection-from-light layer further on the electrode formed as a pattern for connecting components, such as a light-receiving integrated circuit device, or wiring. This protection-from-light layer can be prepared in all of the 1st and 2nd principal planes. When preparing in a 2nd principal plane side, the function as a protection-from-light layer is given to an antistatic layer, and, as for an independent protection-from-light layer, it is desirable to make it not prepare so that it may mention later. the light with which the light transmission of a protection-from-light layer is used for reading of an image or formation of an image — receiving — desirable — 50% or less — desirable — I — it comes out 5% or less of still more preferably 0% or less. Moreover, the low reflecting layer for preventing a multiple echo may be prepared between a protection-from-light layer and a transparence substrate. This low reflecting layer is the same as that of the low reflecting layer which is prepared in an electrode and which was mentioned above, and it can form by approach which was mentioned above.

[0038] In this invention, there is the following as the formation approach of a protection-from-light layer. \*\* Form the metal layer which carried out the laminating of the low reflecting layers by which black chrome plating was carried out, such as a metal layer and copper oxide, and consider as a protection-from-light layer. \*\* Prepare the layer which distributed conductive fillers, such as metal particles, such as carbon black or/and platinum black, in the resin matrix, and consider as a protection-from-light layer. \*\* Form the film which distributed the pigment/color in resin, and consider as a protection-from-light layer. \*\* On a transparence substrate, carry out the laminating of the resin which has optical absorption nature in itself, such as the poly thiophene, and form it with a protection-from-light layer.

[0039] 1 micrometer - 10 micrometers of thickness with a desirable protection-from-light layer are 0.05 micrometers - 50 micrometers usually 2 micrometers - 5 micrometers still more preferably preferably.

[0040] When forming an antistatic layer in a 2nd principal plane side so that it may mention later, the protection-from-light layer on the 1st principal plane is formed so that an antistatic layer may be met. Consequently, in

collaboration with an antistatic layer, as for a protection-from-light layer, the object for reading or light other than predetermined for writing prevent invading into a window part more effectively. In this case, as for a protection-from-light layer, it is desirable to form by the resin which needs to form so that effect may not be done to the light of photo conductor HE at the time of the electrical signal generated at the time of reading of a manuscript or image formation, and contains conductive small pigment/color. The protection-from-light layer on the 1st principal plane and the antistatic layer of the 2nd principal plane will demarcate the window part for passing only the light for manuscript reading, and the light for image formation. the window part demarcated as a lack part of a protection-from-light layer is usually made into the configuration of the shape of a straight slit — having — the width of face as the slit width — usually — 0.1mm — it is 0.3mm — about 2mm preferably 50mm.

[0041] In this invention, the antistatic layer for preventing electrification of the circuit board for optical elements can be prepared on the 2nd principal plane. In using it with a gestalt which rubs against a manuscript or a photo conductor when using it for the image sensors of an adhesion mold especially, in order to control electrification by frictional electricity, it is desirable to prepare an antistatic layer. Moreover, when preparing an antistatic layer, while preventing electrification, it is desirable to consider as a configuration which has protection-from-light nature and demarcates a window part in collaboration with a protection-from-light layer. The light transmission in the wavelength of the object for reading of such an antistatic layer or the light for writing is still more preferably [ 5% or less of ] desirable 10% or less preferably 50% or less. Moreover, the low reflecting layer same with having mentioned above may be prepared between a transparency substrate and an antistatic layer.

[0042] In order to demarcate a window part, as for the configuration of an antistatic layer, it is desirable to have opening of the shape of a slit corresponding to a window part. opening — usually — the shape of a straight line — it is — the width of face as slit width — usually — 0.1mm — 50mm width of face — 0.3mm — 2mm width of face is preferably desirable. The thickness of an antistatic layer 0.05 micrometers — 50 micrometers usually has 2 micrometers — 5 micrometers still more preferably desirable [ moreover, ] 1 micrometer — 10 micrometers preferably.

[0043] Opening prepared in an antistatic layer is good to arrange so that it may correspond between the electrode formed in the 1st principal plane of a transparency substrate, and a protection-from-light layer. Although not especially limited about the width of face of antistatic layer itself, it is desirable that they are the slit width of a window part, an EQC, or more than it. namely, the width of face of an antistatic layer — desirable — the twice of the breadth of a window part — further — desirable — about 5 times — it is . Although it is also possible to make width of face of an antistatic layer equal on both sides whose window parts are pinched, in order to reduce more the effect of electrification to components, such as a light-receiving integrated circuit device, it is desirable to enlarge width of face in the direction of the side corresponding to a component. Specifically, the width of face of the side which corresponds to a component about a window part is 3mm — 10mm preferably 2mm — 100mm.

[0044] There is an approach which is described below as an approach of forming an antistatic layer on the 2nd [ of a transparency substrate ] principal plane. \*\* Perform plating processing of black chrome plating, black chromate treatment, etc. to the 2nd principal plane, and form an antistatic layer. \*\* Form an antistatic layer by making it harden after printing what distributed conductive fillers, such as carbon black or/and a metal mark particle (for example, platinum black), in the resin matrix. \*\* Form the metal layer which has a metal layer or a low reflecting layer, after that, perform etching and form an antistatic layer.

[0045] Furthermore, when the thermal resistance of a transparency substrate is high, an antistatic layer can be formed by general approaches, such as plating, vacuum evaporation, thermal spraying, and spreading heating. When resin with scarce thermal resistance, such as PET, a polycarbonate, and PES, is used as a transparency substrate, in order to avoid deformation of the transparency substrate by the heat at the time of the antistatic stratification, it is desirable to make preferably 150 degrees C or less of 120 degrees C or less of temperature at the time of the antistatic stratification into 100 degrees C or less still more preferably.

[0046] There are some which are described below as an approach of forming an antistatic layer at low temperature comparatively. \*\* Make the epoxy resin of a 1 liquid hardening mold distribute conductive fillers, such as carbon black, beforehand, print this resin so that it may have opening, heat and stiffen predetermined temperature and form the antistatic film in it. The microcapsule which disassembles this 1 liquid hardening type of epoxy resin at predetermined temperature is distributed, and the catalyst which reacts with base resin into a microcapsule and triggers a hardening reaction is included. \*\* Decompose at predetermined temperature, use the resin which distributes in base resin and base resin and the curing agent which reacts harden by the aforementioned reaction, and distribute conductive fillers, such as carbon black, in this resin. And this resin is printed so that it may have opening, predetermined temperature is heated and stiffened and the antistatic film is formed in it. Moreover, since the antistatic effectiveness is heightened, it is also possible to prepare the electrode for touch-down in an antistatic layer, and to ground this electrode for touch-down.

[0047] In this invention, the transparent material which makes an object condense the light by which leads the light from an object to a window part, or outgoing radiation is carried out to a 2nd [ of a transparency substrate ] principal plane side from a window part can be prepared. Objects are a manuscript in the case of a reader, and a photo conductor in the case of write-in equipment here. Anythings can be used if it has the function to make light condense or to draw light as a transparent material. If a desirable transparent material is illustrated, rod-lens arrays, such as a selfoc lens, the optical fiber array which bundled the glass optical fibre or the plastic optical fiber will be mentioned. When preparing a rod-lens array and an optical fiber array in the 2nd principal plane, considering as the configuration which does not prepare an antistatic layer is desirable.

[0048] Although the circuit board for optical elements by this invention can fully demonstrate that function with the configuration explained so far, in order to extend the life of the product using this circuit board for optical elements, it is desirable to prepare a protective layer in the maximum front face by the side of the 2nd principal plane for [such as abrasion resistance,] improvement. A protective layer is formed by pasting up a glass plate on a 2nd principal plane side, or applying UV hardening mold acrylic resin, a silicone rebound ace court agent, a silica sol agent, etc. As for especially this protective layer, it is desirable to prepare so that an antistatic layer may be covered thoroughly. The thickness of a protective layer is 1 micrometer – 200 micrometers, and is 5 micrometers – 20 micrometers still more preferably 2 micrometers – 100 micrometers preferably.

[0049] Moreover, in order to raise the endurance of the electric junction to the optical element arranged on the circuit board for optical elements of this invention, and this substrate, the whole component may be covered with hardening mold resin. The room-temperature-setting mold resin represented by UV hardening mold resin represented by acrylic UV hardening mold resin, silicone acrylate, etc. as the hardening mold resin here, such as heat-curing mold resin and an epoxy system, can use what mixed them.

[0050]

[Function] In the circuit board for optical elements of this invention, the electrode used for junction to an integrated circuit device is arranged on one field of a transparence substrate. By preparing the intensive electrode for collecting these electrodes in the field of another side of a transparence substrate, and connecting between these electrodes and intensive electrodes by the electrical installation section which penetrates a transparence substrate. The circuit board itself in which an integrated circuit device is mounted will be equipped with the function as an intensive substrate, while connection places with an external circuit also decrease in number and dependability improves, it can approach on the surface of the circuit board, and an integrated circuit device can be mounted.

[0051]

[Example] Hereafter, this invention is explained to a detail, referring to a drawing.

[0052] As mentioned above, the circuit board for optical elements of this invention mounts the integrated circuit device for light-receiving, and the image sensors of an optical reader can be constituted, or it mounts the integrated circuit device for luminescence, and it can be used for it as a recording head of equipments write-in [optical], such as an optical printer. First, it explains using drawing 1 about the case where the circuit board for optical elements based on this invention is used as image sensors of an optical reader.

[0053] The transparence substrate 1 which is a film-like is fundamentally used for this circuit board for optical elements. Arrange the slit-like window part 7 to this transparence substrate, and it is made for light to penetrate this window part 7. Furthermore to the 1st principal plane, two or more metal electrodes 2 used for junction to the light-receiving integrated circuit device 13 for reading, respectively are arranged along with this window part 7. In the transparence substrate 1, in the 2nd principal plane in an opposite hand, two or more intensive electrodes 3 prolonged in a window part 7 at a longitudinal direction are formed, and the intensive electrode 3 and a metal electrode 2 are mutually connected electrically with the 1st principal plane by the connection 26 which penetrates the transparence substrate 1 at it. The metal electrode 2 is arranged so that transparency of the light in a window part 7 may not be checked. In drawing 1, the array direction of a metal electrode 2, i.e., the longitudinal direction of a window part 7 or the intensive electrode 3, is a direction vertical to the space of drawing. Moreover, the intensive electrode 3 is arranged corresponding to the arrangement field of a metal electrode 2.

[0054] Furthermore, on the 1st principal plane, the protection-from-light layer 5 for demarcating a window part 7 to an opposite hand is formed in the metal electrode 2 on both sides of the window part 7. The protection-from-light layer 5 is also prolonged in the longitudinal direction of a window part 7, and the amount of [of the shape of a slit inserted with the protection-from-light layer 5 and each metal electrode 2] opening becomes the exposed surface of the window part 7 by the side of the 1st principal plane substantially. As for this protection-from-light layer, it is desirable to make it prepared also in the clearance between the adjoining metal electrodes 2. To prepare a protection-from-light layer in the clearance between metal electrodes, a protection-from-light layer needs to consist of ingredients which have electric insulation. Moreover, the antistatic layer 6 which has opening of the shape of a slit corresponding to a window part 7, and has conductivity and protection-from-light nature is formed in the 2nd principal plane side. The antistatic layer 6 also has the function to demarcate a window part 7 by the 2nd principal plane side while preventing electrification by frictional electricity etc. Furthermore, the transparent protective layer 8 is formed so that the antistatic layer 6 and the intensive electrode 3 on the 2nd principal plane or the 2nd principal plane may be covered. Here, the transparent material which draws light, such as lenses, such as a selfoc lens, and a glass fiber array, may be prepared instead of an antistatic layer.

[0055] When using it for the optical reader which inputs the image data of one screen by moving a manuscript and image sensors relatively, this circuit board for optical elements is arranged in a reader so that a window part 7 may turn to the direction where that longitudinal direction crosses the migration direction of a manuscript 14, and so that a 2nd principal plane side may counter a manuscript 14. In this case, incidence of the light from the light source 12 for manuscript reading is carried out to this transparence substrate 1 from a 1st principal plane side, and it penetrates a window part 7, and a manuscript 14 irradiates, it is reflected according to the image pattern on a manuscript, and it penetrates a window part 7 again, and it carries out incidence to the light-receiving integrated circuit device 13 joined to the metal electrode 2. In addition, a manuscript 14 is conveyed by the graphic display longitudinal direction with the conveyance roller 40.

[0056] What is necessary is here, just to attach a luminescence integrated circuit device in an electrode 2 instead of the light-receiving integrated circuit device 13, so that the luminescence side may turn to a window part 7 side in



using the circuit board for optical elements of this invention for optical write-in equipments, such as an optical printer. And what is necessary is just to arrange so that the 2nd principal plane of a transparence substrate may counter the sensitization side of a photo conductor. Moreover, it is also possible to adopt any of the format to which a photo conductor besides the format to which a manuscript which was mentioned above is moved is moved, or the format to which the circuit board for optical elements itself is moved, and since these portable type type shows only relative relation, it is theoretically equivalent to mutual.

[0057] Furthermore, the example is explained about the circuit board for optical elements of this invention. Drawing 2 shows the circuit board for optical elements of the 1st example.

[0058] The field used as the slit-like window part 7 is inserted into the 1st principal plane (graphic display top face) of the film-like transparence substrate 1, the protection-from-light layer 5 is formed in one side, and two or more metal electrodes 2 are formed in the field of another side. The field of a window part 7 will be limited with these protection-from-light layer 5 and the metal electrode 2. Each metal electrode 2 is a strip-of-paper-like thing, and it is arranged so that the longitudinal direction may become a right angle with the longitudinal direction of a window part 7. When this circuit board is applied to an optical reader, this circuit board will be arranged so that the longitudinal direction of a window part 7 may be suitable in the direction which crosses the relative migration direction of a manuscript and this circuit board.

[0059] On the other hand, it is prepared in the principal plane of an opposite hand with the 2nd principal plane of a transparence substrate (graphic display underside), i.e., the 1st principal plane, so that two or more intensive electrodes 3 may become in parallel with mutual by the 1st principal plane corresponding to the field in which the metal electrode 2 is formed. Each intensive electrode 3 is the thing of the shape of a ribbon longer than the die length of the longitudinal direction of a window part 7. Furthermore, the antistatic layer 6 is formed in the 2nd principal plane. The antistatic layer 6 consists of ingredients which have protection-from-light nature and conductivity. The antistatic layer 6 is formed in the configuration which consists of things of the configuration which cut out opening corresponding to a window part 7 from the rectangle, i.e., the rectangular side, as shown in drawing 3 (A). In addition, as shown in drawing 3 (B), it is good also as a thing of the shape of two ribbons prepared in the both sides of a window part 7. The transparent protective layer 8 is formed so that the whole surface of the 2nd principal plane, the intensive electrode 3, and the antistatic layer 6 may be covered.

[0060] Here, the physical relationship of the metal electrode 2 by the side of the 1st principal plane and the protection-from-light layer 5, and the antistatic layer 6 by the side of the 2nd principal plane is explained. Each of these things has demarcated the field of a window part 7 substantially. However, the edge of a metal electrode 2 or the protection-from-light layer 5 could be in agreement exactly to the edge of the effective area of the antistatic layer 6, and unless active jamming is done to the light which penetrates a window part 7, a few may push out to the edge of the effective area of an antistatic layer. Moreover, the dimension of the field surrounded by the protection-from-light layer, the field 2, i.e., the metal electrode, secured as a window part 7 by the 1st principal plane side, 5 may differ from the dimension of opening of the antistatic layer 6 by the side of the 2nd principal plane, as long as the common field which can penetrate light is formed.

[0061] If the 1st principal plane is observed again, the terminal 30 for external connection of the number of the intensive electrode 3 and the same number is formed in the part which is equivalent to one-edge of the intensive electrode 3 at the 1st principal plane, and hits the periphery section of this circuit board itself. This terminal 30 for external connection is the thing of the shape of a pad used for connection with an external circuit, respectively, and is electrically connected with the intensive electrode 3 by 1 to 1 through the electric joint 20. The electric joint 20 is formed so that the transparence substrate 1 may be penetrated.

[0062] Moreover, each metal electrode 2 is electrically connected through either and the electric joint 20 of the intensive electrode 3, respectively. The sectional view shown in drawing 4 shows how both are connected through the electric joint 20. The light source 12 and the light-receiving integrated circuit device 13 are also drawn on drawing 4 as image sensors. Although it is a choosing [ it / as arbitration ] thing with which intensive electrode 3 it connects about each metal electrode 2, since the intensive electrode 3 is formed for the connection type which decreases the numbers of wiring, such as matrix connection, this contractor can understand easily what kind of thing a desirable thing is about the combination of connection of a metal electrode 2 and the intensive electrode 3. Moreover, 120 metal electrodes can be collected to eight intensive electrodes, for example. Drawing 5 (A) shows typically the physical relationship of each metal electrode 2 at the time of seeing from a 1st principal plane side, and each intensive electrode 3. In this drawing, the part surrounded by the thick wire among the parts with which the metal electrode 2 and the intensive electrode 3 have lapped shows the location where the metal electrode 2 and the intensive electrode 3 are connected actually. Moreover, it is shown by this drawing that the head configuration by the side of that window part 7 is [ the metal electrode 2 ] symmetrical as 2 sets [ 1 ] so that mounting of a light-receiving integrated circuit device or a luminescence integrated circuit device may become easy. Drawing 5 (B) is a typical sectional view corresponding to drawing 5 (A).

[0063] As mentioned above, although the 1st example was explained, to this, various modifications are possible. In what was shown in drawing 6, on both sides of the metal electrode 2, the terminal 30 for external connection considers as a group, and is prepared in the location which becomes an opposite hand in the window part 7. In this case, connection between the intensive electrode 3 and the terminal 30 for external connection can be aimed at by the electrical installation section 20 which penetrates the transparence substrate 1 by crooking the configuration of the intensive electrode 3 in a L character mold on the 2nd principal plane.

[0064] Moreover, if just the antistatic layer 6 is enough as protection from light, it is also possible not to dare

prepare a protection-from-light layer.

[0065] Typically as a light-receiving integrated circuit device or a luminescence integrated circuit device, the array mold device of the long picture which arranged two or more a majority of electron devices is used. When using the device of an array mold, a bump's number of metal electrodes formed in the device are assigned to the device, and are used for electric and mechanical support. Since many metal electrodes can be arranged along with a window part in the circuit board for optical elements of this invention, the point mechanically supported to the device of an array mold can be increased, and it is convenient.

[0066] Drawing 7 is the top view showing typically the relation of the metal electrode and intensive electrode in the circuit board for optical elements of the 2nd example of this invention. some which are shown by sign 2c of the metal electrodes on the 1st principal plane although this circuit board is almost the same as that of the thing of the 1st example — as for the intensive electrode 3, the thing is not connected. Instead, metal-electrode 2c is electrically connected to the common electrode 36 through the circuit pattern 35 formed on the 1st principal plane. This common electrode 36 serves as an alternative of one intensive electrode. The common electrode 36 is formed on both sides of each metal electrodes 2 and 2c in the opposite hand of a window part 7 on the 1st principal plane, and has the configuration of the shape of a ribbon prolonged in the longitudinal direction of a window part 7.

Terminal 30a for external connection which is the pad field used for connection with an external circuit is prepared in the edge of the common electrode 36. This terminal 30a for external connection has the same composition as the terminal 30 for external connection connected to the intensive electrode 3. In the case of this example, since the circuit pattern 35 and the common electrode 36 can be formed simultaneously with metal electrodes 2 and 2c, the substantial increment in the manday by preparing these does not have them. Moreover, compared with the case where all metal electrodes are connected to an intensive electrode, the number of the electrical installation section 20 which penetrates the transparence substrate 1 is reducible.

[0067] The circuit board for optical elements of the 3rd example of this invention is shown in drawing 8 (A) and (B). In addition, the condition that the luminescence integrated circuit device 16 for image formation was mounted is shown by drawing 8 (B). On both sides of the window part 7, as for this example, the metal electrode 2 is formed in both sides. Consequently, since a window part 7 will be demarcated with the metal electrode 2 of the both sides in the 1st principal plane, the protection-from-light layer is not prepared. Of course, corresponding to the field in which the metal electrode 2 in each \*\* of a window part 7 is formed, the intensive electrode 3 is formed on the 2nd principal plane, respectively. That is, this circuit board has composition of the symmetry mostly about the flat surface vertical to the front face of the transparence substrate 1 including the center line of the longitudinal direction of a window part 7.

[0068] In this circuit board for optical elements, the luminescence integrated circuit device 16 can be mounted so that it may straddle between two metal electrodes 2 which counter on both sides of a window part 7. In this case, there is luminescence side 16a of the luminescence integrated circuit device 16 right above a window part 7, and the window part 7 is turned to, and the luminescence integrated circuit device 16 is joined to each of two metal electrodes 2 which counter "Boil that bump 16b for connection" on both sides of a window part 7. When using the circuit board for optical elements of this invention for equipment write-in [ optical ], since the light which passes window part of the circuit board is only the light from the light emitting device mounted in the circuit board, it may arrange a light emitting device like this example so that a window part may be covered. If it is such arrangement, since a luminescence integrated circuit device will be supported at the ends, mechanical reinforcement improves. Even if it is the case of an optical reader, it can consider as a configuration whose device covers a window part top by using the device of the array mold which made the light-emitting part and the light sensing portion live together in the same package.

[0069] Hereafter, the actual example of manufacture is given and this invention is explained still more concretely.

[0070] Example of <<manufacture 1>> The circuit board for optical elements shown in drawing 9 was manufactured. Although this circuit board is the same as that of what was shown in the 1st example, it is different in that the protection-from-light layer, the antistatic layer, and the protective layer are not prepared. The light-receiving integrated circuit device 13 is joined to the metal electrode 2.

[0071] The PES film with a thickness of 50 micrometers was used as a transparence substrate 1, by the DC magnetron sputtering method, the laminating of Cr (0.01 micrometers in thickness) and the Cu (0.3 micrometers in thickness) was carried out to the 1st and 2nd principal planes one by one, and the metal thin film was formed in them. Next, the breakthrough which should serve as the electrical installation section using a drill was formed in the location where electrical installation of a metal electrode 2 and the intensive electrode 3 is performed to this transparence substrate 1. In accordance with the location of this breakthrough, resist ink was applied on the metal thin film of locations other than the location in which these metal electrodes 2 and the intensive electrode 3 are formed so that a metal electrode 2 might be formed in a 1st principal plane side and the intensive electrode 3 might be formed in a 2nd principal plane side. The wall of a breakthrough was made to deposit a copper layer with a thickness of about 0.3 micrometers with nonelectrolytic plating. And the copper layer was prepared in the interior of a breakthrough, or the part of the exposed metal thin film by the thickness of about 5 micrometers with electrolysis plating. This copper layer turns into the 1st metal layer of a metal electrode.

[0072] Next, the solder layer as 2nd metal layer which consists of a Sn-Pb alloy with a thickness of about 5 micrometers was formed on the 1st metal layer with plating in an alkanol sulfonic-acid bath. Then, resist ink was removed and the unnecessary metal was removed. It means that the metal electrode 2 and the intensive electrode 3 which are connected through the electrical installation section 20 were prepared in the transparence substrate 1 by

this.

[0073] The thermosetting resin which is from silicone acrylate on a 1st principal plane side a window part 7 and its perimeter, and around a metal electrode 2 was applied. And two or more light-receiving integrated circuit devices 13 which have a bump for connection are carried on the predetermined metal electrode 2, respectively, and it keeps at 150 degrees C for 5 minutes under the pressure of 1 kgf/cm<sup>2</sup>, and resin was stiffened while performing junction to the light-receiving integrated circuit device 13 and a metal electrode 2. There was neither a crack in a joint nor peeling. The window part 7 was made to penetrate and the light from the light source 12 was irradiated at the manuscript which counters and moves to the 2nd principal plane. And the reflected light from the manuscript was detected by the light-receiving integrated circuit device 13, and reading by the optical reader was performed. Consequently, it was checked that it can read normally.

[0074] Example of <<manufacture 2>> The circuit board for optical elements shown in drawing 10 was manufactured. Although this circuit board is the same as that of what was shown in the 1st example, a metal electrode 2 is the configuration that the laminating of 1st metal layer 2a and the 2nd metal layer 2b was carried out one by one, from the transparence substrate 1 side. Furthermore, on 2nd metal layer 2b, the protection-from-light layer 5 is formed except for the part in which the light-receiving integrated circuit device 13 is carried. A protection-from-light layer is prepared also in the clearance between the adjoining metal electrodes 2, and this protection-from-light layer 5 has become the protection-from-light layer 5 on a metal electrode 2, and the thing of one.

[0075] The PEEK film with a thickness of 50 micrometers was used as a transparence substrate 1, by the DC magnetron sputtering method, the laminating of Cr (0.01 micrometers in thickness) and the Cu (0.3 micrometers in thickness) was carried out to the 1st and 2nd principal planes one by one, and the metal thin film was formed in them. Next, resist ink was applied on the metal thin film of locations other than the location in which these metal electrodes 2 and the intensive electrode 3 are formed so that a metal electrode 2 might be formed in a 1st principal plane side and the intensive electrode 3 might be formed in a 2nd principal plane side. The breakthrough which should serve as the electrical installation section 20 using a drill was formed in the location where electrical installation of a metal electrode 2 and the intensive electrode 3 is performed. The wall of a breakthrough was made to deposit a copper layer with a thickness of about 0.3 micrometers with nonelectrolytic plating. And the copper layer was prepared in the interior of a breakthrough, or the part of the exposed metal thin film by the thickness of about 5 micrometers with electrolysis plating. This copper layer is set to 1st metal layer 2a of a metal electrode 2 while it turns into the 1st layer of the intensive electrode 3.

[0076] Next, the solder layer which consists of a Sn-Pb alloy with a thickness of about 5 micrometers was formed on the copper layer with plating in an alkanol sulfonic-acid bath. 2nd metal layer 2b of a metal electrode 2 consists of this solder layer. Then, resist ink was removed and the unnecessary metal was removed. It means that the metal electrode 2 and the intensive electrode 3 which are connected through the electrical installation section 20 were prepared in the transparence substrate 1 by this.

[0077] Next, printed the thermosetting resin containing a black pigment; it was made to heat and harden, and the protection-from-light layer 5 was formed so that a 1st principal plane side might pinch a window part 7. The protection-from-light layer 5 is formed also in the part of the clearance between the metal electrodes 2 on a metal electrode 2 at this time. Furthermore, the mixed liquor of the thermosetting resin containing a carbon black particle was applied and stiffened, and the antistatic layer 6 with protection-from-light nature was formed so that a window part 7 might be surrounded to a 2nd principal plane side. Surface resistivity was 300ohm/\*\* at this antistatic layer 6, and the light transmission of the protection-from-light layer 5 was 1% or less. And UV hardening mold urethane acrylic resin was applied and stiffened so that the intensive electrode 3, the antistatic layer 6, and a window part 7 might be covered, and the protective layer 8 with a thickness of 10 micrometers was formed in the 2nd principal plane side.

[0078] It has a bump, two or more light-receiving integrated circuit devices 13 which are semiconductor devices were carried on the predetermined metal electrode 2, respectively, it kept at 150 degrees C for 5 minutes under the pressure of 5 kgf/cm<sup>2</sup>, and the metal electrode 2 was joined to the light-receiving integrated circuit device 13. There was neither a crack in a joint nor peeling. The window part 7 was made to penetrate and the light from the light source 12 was irradiated at the manuscript 14 which counters and moves to the 2nd principal plane. And the reflected light from the manuscript 14 was detected by the light-receiving integrated circuit device 13, and reading by the optical reader was performed. Consequently, it was checked that it can read normally.

[0079] Example of <<manufacture 3>> The circuit board for optical elements shown in drawing 11 was manufactured. Although this circuit board is the same as that of what was shown using drawing 10 in the example 2 of manufacture, it has the composition of having prepared protection-from-light layer 5a so that a window part 7 might be surrounded in a 2nd principal plane side, and having prepared transparent antistatic layer 6a so that this protection-from-light layer 5a and window part 7 might be covered. Further. The protective layer 8 is not formed in the part in which the protective layer 8 is formed only on antistatic layer 6a, and the intensive electrode 3 is formed.

[0080] The PES film with a thickness of 25 micrometers was used as a transparence substrate 1, and the copper thin film with a thickness of 0.3 micrometers was formed in the 1st and 2nd principal planes by the DC magnetron sputtering method. Next, resist ink was applied like each above-mentioned example of manufacture on the metal film of locations other than the location in which a metal electrode 2 and the intensive electrode 3 are formed. The breakthrough which should serve as the electrical installation section 20 using a perforation machine was formed in the location where electrical installation of a metal electrode 2 and the intensive electrode 3 is performed. The wall



of a breakthrough was made to deposit a copper layer with a thickness of about 0.3 micrometers with nonelectrolytic plating, and the copper thin film by the side of the 1st principal plane and the copper thin film by the side of the 2nd principal plane were joined electrically. And the copper layer was prepared in the interior of a breakthrough, or the part of the exposed copper thin film by the thickness of about 5 micrometers with electrolysis plating. This copper layer is set to 1st metal layer 2a of a metal electrode 2 while it turns into the 1st layer of the intensive electrode 3.

[0081] Next, after removing the resist and removing the copper thin film of an unnecessary part, the solder layer which consists of a Sn-Pb alloy with a thickness of about 2 micrometers was formed on the copper layer with permutation plating. 2nd metal layer 2b of a metal electrode 2 consists of this solder layer. It means that the metal electrode 2 and the intensive electrode 3 were formed in the transparence substrate 1 by this.

[0082] Next, in both 1st and 2nd principal planes, printed the thermosetting resin containing a black pigment, it was made to heat and harden, and the protection-from-light layers 5 and 5a were formed so that a window part 7 might be pinched. The protection-from-light layer 5 is formed also in the clearance between the metal electrodes 2 on a metal electrode 2. The light transmission of these protection-from-light layer was 1% or less. And the resin containing the particle of the tin oxide was applied and stiffened, it was transparent and the antistatic layer 6 which has conductivity was formed so that both a window part 7 and protection-from-light layer 5a might be covered to a 2nd principal plane side. Surface resistivity was 500ohm/\*\* at this antistatic layer 6. And UV hardening mold urethane acrylic resin was applied and stiffened so that the antistatic layer 6 might be covered, and the protective layer 8 with a thickness of 10 micrometers was formed.

[0083] Next, the metal electrode 2 was joined to the light-receiving integrated circuit device 13 by keeping at 150 degrees C for 30 seconds under the pressure of 5 kgf/cm<sup>2</sup>. There was neither a crack in a joint nor peeling.

Operating normally as an optical reading sensor was checked.

[0084] Example of <<manufacture 4>> The circuit board of the same configuration as what was explained using drawing 10 in the example 2 of manufacture was created. The copper thin film with a thickness of 1 micrometer was formed in the 1st and 2nd principal planes of the transparence substrate 1 which consists of a Kapton V film with a thickness of 25 micrometers by the ion vacuum evaporation thin film forming method, and the breakthrough which should serve as the electrical installation section was prepared in the transparence substrate 1. Next, resist ink was applied on the copper thin film of locations other than the location in which a metal electrode 2 and the intensive electrode 3 are formed. While making the wall of a breakthrough deposit a copper layer with a thickness of about 0.3 micrometers with nonelectrolytic plating, the copper layer was prepared in the interior of a breakthrough, or the part of the exposed copper thin film by the thickness of 10 micrometers with electrolysis plating by electrolytic plating.

This copper layer is set to 1st metal layer 2a of a metal electrode 2 while it becomes the intensive electrode 3. And after forming nickel layer with a thickness of 1 micrometer on the copper layer by the side of the 1st principal plane (1st metal layer 2a), the gold plate layer with a thickness of 1 micrometer was prepared by gold plate, and 2nd metal layer 2b of a metal electrode 2 was formed. It means that the metal electrode 2 and the intensive electrode 3 which are connected through the electrical installation section 20 were prepared in the transparence substrate 1 by this.

[0085] Next, UV hardening mold colored resin lei cure 4200 (Jujo Kako K.K. make) was printed and stiffened, and the protection-from-light layer 5 was formed so that a window part 7 might be demarcated to a 1st principal plane side. Furthermore, heat curing of the thermosetting resin (Mitsui Toatsu Chemicals, Inc. make; SUTORAKUTO bond 920) containing a carbon black particle was applied and carried out, and the antistatic layer 6 with protection-from-light nature was formed so that a window part 7 might be demarcated to a 2nd principal plane side. The surface resistivity of this antistatic layer 6 was 300ohm/\*\*, and light transmission was 1% or less. And UV hardening mold urethane acrylic resin was applied and stiffened so that the intensive electrode 3, the antistatic layer 6, and a window part 7 might be covered, and the protective layer 8 with a thickness of 10 micrometers was formed in the 2nd principal plane side.

[0086] The light-receiving integrated circuit device 13 was mounted to this circuit board by sticking by pressure the semi-conductor light-receiving integrated circuit device 13 which has a bump made from aluminum the condition for [ temperature / of 200 degrees C /, and time amount ] 30 seconds to a metal electrode 2. There was neither a crack in a joint nor peeling. When the circuit board which mounted the component was attached in the optical reader, it was checked that it can read normally.

[0087] Example of <<manufacture 5>> The circuit board of the same configuration was created as the example 2 of manufacture explained using drawing 10. However, the protection-from-light layer is not prepared on the 2nd [ of a metal electrode 2 ] metal layer. Copper foil with a thickness of 18 micrometers by which blackening was performed to both sides was prepared, and the PES film with a thickness of 10 micrometers was formed in one side of this copper foil by the casting method. This PES film serves as the transparence substrate 1, and the field in which copper foil is prepared is the 2nd principal plane of the transparence substrate 1. Next, the thin layer of copper with a thickness of 0.3 micrometers was formed in the field in which it is not prepared, the 1st principal plane, i.e., copper foil, of the transparence substrate 1, by the DC magnetron sputtering method.

[0088] In the 1st principal plane and 2nd principal plane, resist ink was applied on the copper foil of locations other than the location in which a metal electrode 2, the intensive electrode 3, and the protection-from-light layer 5 are formed, or a copper thin film. And the solder layer which consists of a Sn-Pb alloy with a thickness of about 5 micrometers was prepared by the electrolytic plating of a under [ an alkanol sulfonic-acid bath ] on the thin film of the copper of the 1st principal plane. This solder layer forms the 2nd layer of the protection-from-light layer 5 while constituting 2nd metal layer 2b of a metal electrode 2. The copper foil by the side of the 2nd principal plane was

etched, and the intensive electrode 3 and the antistatic layer 6 were formed. The antistatic layer 6 is constituted from copper foil by this example 5 of manufacture. And resist ink was removed.

[0089] Next, the electrode for heating and the welding electrode head were contacted in the location where electric junction to a metal electrode 2 and the intensive electrode 3 is performed and which should become, and the electrical installation section 20 which joins between these principal planes was formed in it. Furthermore, UV hardening mold urethane acrylic resin was applied and stiffened so that the intensive electrode 3, the antistatic layer 6, and a window part 7 might be covered, and the protective layer 8 with a thickness of 25 micrometers was formed in the 2nd principal plane side.

[0090] The semi-conductor light-receiving integrated circuit device 13 and metal electrode 2 which have a bump were joined by being stuck by pressure on 5 kgf/cm<sup>2</sup>, 200 degree C and the conditions for 30 seconds. There was neither a crack in a joint nor peeling. When the circuit board which mounted the component was attached in the optical reader, it was checked that it can read normally.

[0091] Example of <<manufacture 6>> The circuit board shown in drawing 12 was created. This circuit board has composition with a lens which made the lens 17 which is a rod-lens array fix through a glue line 8 to a 2nd [ of that transparence substrate 1 ] principal plane side to the circuit board explained using drawing 9 in the example 1 of manufacture. Moreover, the protection-from-light layer 5 formed with the thermosetting resin containing a black pigment is formed. The protection-from-light layer 5 is formed so that a window part 7 may be demarcated, and it is prepared also on 2nd metal layer 2b. UV hardening mold acrylate resin was used as a glue line 8. The lens 17 is arranged in the location corresponding to a window part 7. In addition, after mounting two or more light-receiving integrated circuit devices, when the reading trial was performed like the example 1 of manufacture, it was checked that it can read normally.

[0092] Example of <<manufacture 7>> The circuit board shown in drawing 13 was manufactured. The protective layer is not prepared although this circuit board is the same as that of what was shown in the 1st example. A metal electrode 2, the set electrode 3, the protection-from-light layer 5, and the antistatic layer 6 are the configurations which carried out the laminating of the two-layer metal layer, and the low reflecting layer 4 with the small reflection factor of light intervenes between the metal layer by the side of the lower layer of these things, and the transparence substrate 1.

[0093] The black nickel oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a PES film with a thickness of 50 micrometers which is the transparence substrate 1 as a low reflecting layer 4 by the DC magnetron sputtering method. And the copper thin film with a thickness of 0.5 micrometers was formed by the law on the low reflecting layer 4.

[0094] Next, the laminating of the mask for protection was carried out to the whole surface of the 2nd principal plane. To the 1st principal plane, resist resin was printed by the metal electrode 2 and the pattern corresponding to the protection-from-light layer 5, and the copper layer with a thickness of 5 micrometers was formed by electrolytic plating. A copper thin film and this copper layer constitute 1st metal layer 2a. Next, 2nd metal layer 2b which consists of a Sn-Pb alloy with a thickness of about 5 micrometers was formed on the 1st metal layer with electrolysis plating in an alkanol sulfonic-acid bath. Then, resist ink was removed and flash plate etching removed unnecessary nickel oxide and a copper thin film. It means that the metal electrode 2 and the protection-from-light layer 5 were formed by this so that a window part 7 might be demarcated. In addition, it is parallel to formation of a metal electrode 2, and the terminal for external connection was also formed.

[0095] Next, the laminating of the mask for protection was carried out on the 1st principal plane, the mask by the side of the 2nd principal plane was removed, and resist resin was printed to fields other than the field where the set electrode 3 and the antistatic layer 6 are formed on the 2nd principal plane. And the solder layer was formed by electrolytic plating, the resist was removed, unnecessary nickel oxide and a copper thin film were removed after that, and the antistatic layer 6 which has the intensive electrode 3 and protection-from-light nature was formed. The antistatic layer 6 is formed so that a window part 7 may be demarcated. The transparence substrate 1 side is 1st metal layer 3a which consists of a copper thin film, and the intensive electrode 3 has the composition that the laminating of the solder layer which is 2nd metal layer 3b was carried out to this 1st metal layer 3a. The reflection factor of the low reflecting layer 4 which consists of nickel oxide was 29%.

[0096] And the electrical installation section 20 was formed by the resistance welding method, between a metal electrode 2, and the terminals for external connection and the intensive electrodes 3 was connected electrically, and the circuit board was completed.

[0097] And the light-receiving integrated circuit device 13 for reading which has a bump for connection was joined to this circuit board the condition for [ 170 degrees-C ] 3 minutes. Similarly, the terminal for external connection and the external actuation circuit board were connected. There was neither a crack in a joint nor peeling. The window part 7 was made to penetrate and the light from the light source 12 was irradiated at the manuscript 14 which counters and moves to the 2nd principal plane. And the reflected light from the manuscript was detected by the light-receiving integrated circuit device 13, and reading by the optical reader was performed. Consequently, it was checked that it can read normally.

[0098] Example of <<manufacture 8>> The circuit board shown in drawing 13 was made like the example 7 of manufacture. However, the process in the metal electrode 2 by the side of the 1st principal plane and the process of formation of the protection-from-light layer 5 which prepares a copper layer by electrolytic plating was skipped. That is, 1st metal layer 2a of a metal electrode 2 consists of only copper thin films formed by the DC magnetron sputtering method.

[0099] And the light-receiving integrated circuit device 13 for reading which has a bump for connection was joined to the circuit board obtained by doing in this way the condition for [ 170 degrees-C ] 3 minutes. Similarly, the terminal for external connection and the external actuation circuit board were connected. There was neither a crack in a joint nor peeling. The window part 7 was made to penetrate and the light from the light source 12 was irradiated at the manuscript 14 which counters and moves to the 2nd principal plane. The reflected light from the manuscript was detected by the light-receiving integrated circuit device 13, and reading by the optical reader was performed. Consequently, it was checked that it can read normally.

[0100] Example of <<manufacture 9>> The circuit board shown in drawing 14 was created. Although this circuit board is the same as that of a showing-in drawing 13 thing, the set electrode 3 and the antistatic layer 6 consist of only copper foil by which double-sided blackening was carried out, and further, it is the point that the transparent protective layer 8 is formed so that a window part 7 and the antistatic layer 6 may be covered to a 2nd principal plane side, and is different from what was shown in drawing 13.

[0101] Copper foil with a thickness of 18 micrometers by which blackening was performed to both sides was prepared, and the PES film with a thickness of 10 micrometers was formed in one side of this copper foil by the casting method. This PES film serves as the transparence substrate 1, and the field in which copper foil is prepared is the 2nd principal plane. Next, sequential formation of a black nickel oxide layer (low reflecting layer 4) with a thickness of 0.1 micrometers and the thin layer of copper with a thickness of 0.3 micrometers was carried out by the DC magnetron sputtering method at the 1st principal plane of the transparence substrate 1. This copper thin film is set to 1st metal layer 2a in a metal electrode 2.

[0102] Next, the laminating of the mask for protection was carried out to the whole surface of the copper foil in the 2nd principal plane, and resist resin was printed to the 1st principal plane by the metal electrode 2 and the pattern corresponding to the protection-from-light layer 5. Next, the solder layer which consists of a Sn-Pb alloy with a thickness of about 5 micrometers was formed on the copper thin film with electrolysis plating in an alkanol sulfonic-acid bath. This solder layer serves as 2nd metal layer 2b in a metal electrode 2. Then, resist ink was removed and unnecessary nickel oxide and a copper thin film were removed. It means that the metal electrode 2 and the protection-from-light layer 5 were formed by this.

[0103] Next, the laminating of the mask for protection was carried out on the 1st principal plane, the mask by the side of the 2nd principal plane was removed, and resist resin was printed to fields other than the field where the set electrode 3 and the antistatic layer 6 are formed on the 2nd principal plane. And copper foil was etched and the antistatic layer 6 which removes a resist and has the intensive electrode 3 and protection-from-light nature was formed after that. Since the intensive electrode 3 and the antistatic layer 6 are formed in both sides from the copper foil by which blackening was carried out, the low reflecting layer 4 will be formed in the plane of composition of the intensive electrode 3, or the antistatic layer 6 and the transparence substrate 1, and the front face by the side of a manuscript 14.

[0104] The electrical installation section 20 inter-electrode [ these ] was formed in the location where junction to a metal electrode 2 and the intensive electrode 3 is performed by connecting a heating electrode head and a welding electrode head, and making resistance welding perform. And UV hardening mold urethane acrylic resin was applied and stiffened, and the protective layer 8 with a thickness of 25 micrometers was formed so that a window part 7 the antistatic layer 6 might be covered to a 2nd principal plane side.

[0105] Both were joined by holding the semi-conductor light-receiving integrated circuit device 13 and metal electrode 2 which have a bump for 5 minutes at 150 degrees C under the pressure of 5kg/cm<sup>2</sup>. There was neither a crack in a joint nor peeling. When the reading trial was performed, it was checked that it can read normally.

[0106] Example of <<manufacture 10>> The circuit board of that the example 7 of manufacture showed using drawing 13 and this configuration was manufactured. By the DC magnetron sputtering method, the black nickel oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a uniaxial-stretching PEEK film with a thickness of 25 micrometers which is the transparence substrate 1 as a low reflecting layer 4, and the copper thin film with a thickness of 0.5 micrometers was continuously formed in them.

[0107] The resist resin of a predetermined pattern was applied to the 1st and 2nd principal planes, and the copper layer with a thickness of 5 micrometers was formed in them by electrolytic plating. Resist resin was removed, and flash plate etching removed the unnecessary copper thin film, next the solder layer with a thickness of about 1 micrometer was formed with permutation solder plating. It means that the metal electrode 2, the intensive electrode 3, the protection-from-light layer 5, and the antistatic layer 6 were formed by this. A metal electrode 2 and the intensive electrode 3 are the configurations which carried out the laminating of the 2nd metal layer 3a and 3b which all consists of the 1st metal layer 2a, 2b, and solder which consists of copper. The terminal for external connection was also formed simultaneously.

[0108] And the electrical installation section 20 was formed by the resistance welding method, between a metal electrode 2, and the terminals for external connection and the intensive electrodes 3 was connected electrically, and the circuit board was completed. It was possible to have packed 80 metal electrodes 2 into eight intensive electrodes 3 in this example 10 of manufacture. And like the example 1 of manufacture, bonding of the light-receiving integrated circuit device 13 was carried out, and it was mounted. There was neither a crack in a joint nor peeling. When the reading trial was performed, it was checked that it can read normally.

[0109] Example of <<manufacture 11>> In the example 10 of manufacture, it was made to be the same as that of the example 10 of manufacture except having made the conditions of junction to the light-receiving integrated circuit device 13 and the circuit board into 5 kgf/cm<sup>2</sup>, 150 degree C per bump of a component, and having set

sticking-by-pressure time amount as for 5 minutes. There was neither a crack in a joint nor peeling. Then, when the reading trial was performed, it was checked that it can read normally.

[0110] Example of <<manufacture 12>> The circuit board shown in drawing 15 was created. This circuit board has the composition that the protective layer 8 was formed so that a window part 7 and the antistatic layer 6 might be covered, in the circuit board created in the example 10 of manufacture using drawing 13. The protective layer 8 was formed after formation of the intensive electrode 3 or the antistatic layer 6 by applying and stiffening UV hardening mold urethane acrylic resin by 10 micrometers in thickness.

[0111] The pressure of 10 kgf/cm<sup>2</sup> was applied per bump of the light-receiving integrated circuit device 13, the bump was pressed against the metal electrode 2, and the light-receiving integrated circuit device 13 was joined to this circuit board by the hot blast circulation heating method (140 degrees C, 20 minutes). There was neither a crack in a joint nor peeling. When the reading trial was performed, it was checked that it can read normally.

[0112] Example of <<manufacture 13>> The circuit board of the same configuration as what was explained using drawing 15 in the example 12 of manufacture was created. Sequential formation of the copper thin film with a black chrome oxide of with a thickness of 0.1 micrometers and a thickness of about 1 micrometer was carried out by the DC magnetron sputtering method at the 1st and 2nd principal planes of the Kapton V film with a thickness of 25 micrometers. The layer of black chrome oxide constitutes the low reflecting layer 4.

[0113] The resist resin of a predetermined pattern was applied on the copper thin film of the 1st principal plane and the 2nd principal plane. Next, in order to form the electrical installation section 20, the breakthrough was formed in the transparence substrate 1 with the punching machine, and the copper layer was formed in the field inside the formed breakthrough with nonelectrolytic plating. It means that the electrical installation of the metal electrode 2 of the 1st principal plane and the intensive electrode 3 of the 2nd principal plane was completed by this. Furthermore, the copper layer was formed by the thickness of about 5 micrometers with electroplating. Next, after it removed the resist and etching removed the unnecessary copper thin film, the solder layer which consists of a Sn-Pb alloy of about 2-micrometer thickness was formed with permutation plating. And it formed by 10-micrometer thickness by making UV hardening mold urethane acrylic resin into a protective layer 8 so that the antistatic layer 6 and a window part 7 might be covered in the 2nd principal plane. In the metal electrode 2, 1st metal layer 2a consists of copper, and 2nd metal layer 2b consists of solder.

[0114] Thus, the completed circuit board and 150 degrees C of light-receiving integrated circuit devices 13 which have a bump were joined by maintaining for 3 minutes under the pressure of 5 kgf/cm<sup>2</sup>. There are no peeling and crack in a joint and it checked operating normally as a reading component.

[0115] Example of <<manufacture 14>> The circuit board shown in drawing 16 was created. Although this circuit board is what was explained using drawing 15 in the example 12 of manufacture, and the thing of the same configuration, it is different from a 1st principal plane side in that the low reflecting layer is not prepared.

[0116] \*\*\*\*\* with a thickness of 1 micrometer used beforehand the PES film of 30-micrometer thickness in thickness formed in the 1st principal plane of the spatter as a transparence substrate 1. One field prepared copper foil with a thickness of 18 micrometers by which blackening processing was carried out, and as the blackening side side turned to the transparence substrate 1 side, it carried out the laminating of this copper foil to the 2nd principal plane of the transparence substrate 1 through transparence epoxy system adhesives. The copper foil by the side of the 2nd principal plane was applied with the mask, and resist resin was applied by the predetermined pattern on the copper foil coat by the side of a bonnet and the 1st principal plane. And the solder layer which consists of a Sn-Pb alloy with a thickness of about 3 micrometers was formed on the copper thin film with electrolysis plating. The unnecessary copper thin film was removed after removing resist resin. Thereby, it means that the metal electrode 2 and the protection-from-light layer 5 were formed. At this time, the terminal for external connection is also simultaneously formed in a 1st principal plane side. In a metal electrode 2, a copper thin film and a solder layer are equivalent to 1st and 2nd metal layer 2a and 2b, respectively.

[0117] The protective mask by the side of the 2nd principal plane was removed, and the mask was prepared in the 1st principal plane side. It etched by having applied resist ink by the predetermined pattern on the copper foil by the side of the 2nd principal plane, and the copper foil of the unnecessary section was removed. It means that two or more set electrodes of a predetermined configuration and the antistatic layer 6 prepared so that a window part 7 might be demarcated were formed by this. And the mask by the side of the 1st principal plane was removed, and the metal electrode 2, and the terminal for external connection and the intensive electrode 2 were connected by resistance welding. Finally, the same protective layer 8 as the example 5 of manufacture was formed in the 2nd principal plane side so that a window part 7 and the antistatic layer 6 might be covered.

[0118] Junction to this circuit board and the light-receiving integrated circuit device 13 was performed by the 120-degree C hot blast circulation heating method. Moreover, 185 degrees C of junction for the external substrate for actuation and the terminal for external connection were performed by holding for 3 seconds by the pressure of 5 kgf/cm<sup>2</sup>. There is no peeling by the joint and it checked operating normally as a reading component.

[0119] Example of <<manufacture 15>> The circuit board shown in drawing 17 was created. Although this circuit board is the same configuration as what was shown in drawing 13, it is different in that the whole light-receiving integrated circuit device is covered by the transparent resin for closure.

[0120] By the DC magnetron sputtering method, the black chrome oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a PES film with a thickness of 50 micrometers which is the transparence substrate 1 as a low reflecting layer 4, and the copper thin film with a thickness of 0.5 micrometers was continuously formed in them. After printing resist resin on the 1st and 2nd principal planes by the same pattern

as the example 7 of manufacture, the copper layer with a thickness of about 5 micrometers was formed by electrolytic plating. Furthermore, the tin layer with a thickness of about 5 micrometers was formed with electrolysis plating. Resist resin was removed and flash plate etching removed unnecessary chrome oxide and a copper thin film. It means that the metal electrode 2, the intensive electrode 3, the protection-from-light layer 5, and the antistatic layer 6 were formed by this. A metal electrode 2 and the intensive electrode 3 are the configurations which carried out the laminating of 2nd metal layer 2b which all consists of the 1st metal layers 2a and 3a and tin which consists of copper, and the 3b. The terminal for external connection was also formed simultaneously. And between a metal electrode 2, and the terminals for external connection and the intensive electrodes 3 was electrically connected like the example 5 of manufacture, and the protective layer 8 was formed like the example 9 of manufacture.

[0121] The light-receiving integrated circuit device 13 which has the bump who consists of gold was suppressed to the metal electrode 2 by the pressure of 10 kgf/cm<sup>2</sup> per pad, it held for 30 seconds and 185 degrees C of this light-receiving integrated circuit device 13 were joined to the circuit board. Then, polyester system heat-curing resin was applied so that the light-receiving integrated-circuit-device 13 whole might be covered, it maintained for 20 minutes, resin was stiffened, and 140 degrees C of hardening resin layers 10 were formed. The actuation circuit board was joined to the terminal for external connection still like \*\*\*\*. There was neither a crack in a joint nor peeling. This circuit board was irradiated at the reader in the manuscript 14 which is made to penetrate a window part 7 and is located in a 2nd principal plane side in anchoring and the light from the light source 12, and when the reflected light which passes a window part 7 from a manuscript 14 was received by the light-receiving integrated circuit device 13, it was checked that it can read normally.

[0122] Example of <<manufacture 16>> The circuit board of the same configuration was created as the example 15 of manufacture explained using drawing 17. By the DC magnetron sputtering method, the black nickel oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a PES film with a thickness of 50 micrometers which is the transparence substrate 1 as a low reflecting layer 4, and the copper thin film with a thickness of 0.5 micrometers was continuously formed in them. Resist resin was printed by the predetermined pattern on the copper thin film of the 1st and 2nd principal planes. Then, the breakthrough was formed with the punching machine, the copper layer was formed in the inner surface of this breakthrough with nonelectrolytic plating, and the part to which connection between a metal electrode 2 and the intensive electrode 3 is made was made to complete the electrical installation of these metal electrodes 2 and the intensive electrode 3. And the copper layer with a thickness of about 5 micrometers was formed by electrolytic plating. Furthermore, with electrolysis plating, the nickel layer with a thickness of about 2 micrometers was formed, and, finally the gold layer with a thickness of 0.2-micrometers was formed. Resist resin was removed and unnecessary nickel oxide and a copper thin film were removed. It means that the metal electrode 2, the intensive electrode 3, the protection-from-light layer 5, and the antistatic layer 6 were formed by this. A metal electrode 2 and the intensive electrode 3 are the configurations which carried out the laminating of 2nd metal layer 2b which all consists of the 1st metal layers 2a and 3a, nickel, and gold which consist of copper, and the 3b. The terminal for external connection was also formed in formation and coincidence of a metal electrode 2. And the protective layer 8 was formed like the example 9 of manufacture.

[0123] The light-receiving integrated circuit device 13 which has the bump who consists of aluminum was suppressed to the metal electrode 2 by the pressure of 10 kgf/cm<sup>2</sup> per pad, it held for 30 seconds and 185 degrees C of this light-receiving integrated circuit device 13 were joined to the circuit board. Then, polyester system heat-curing resin was applied so that between the circuit board and the light-receiving integrated circuit devices 13 might be filled for the light-receiving integrated-circuit-device 13 whole with a wrap, it maintained for 20 minutes, resin was stiffened, and 140 degrees C of hardening resin layers 10 were formed. Furthermore, the terminal for external connection was made to carry out sticking-by-pressure junction by applying the pressure of 2 kgf/cm<sup>2</sup> and holding the actuation circuit board which has a solder layer as a connection bump for 30 seconds at 180 degrees C. There are no peeling and crack in a joint and it checked operating normally as a reading component.

[0124] Example of <<manufacture 17>> The circuit board shown in drawing 18 was manufactured. This circuit board is what was shown in drawing 14, and the thing of the same configuration.

[0125] The mixed water solution of a sodium hydroxide and potassium persulfate was kept at 90 degrees C, copper foil with a thickness of 18 micrometers was immersed for 20 minutes into this solution, and blackening processing of both sides of this copper foil was carried out. On this copper foil, fused PES was extruded by 20 micrometers in thickness from the T die of an extruder, and the layered product of a PES film and copper foil was constituted. A PES film will constitute the transparence substrate 1 and copper foil will be arranged at the 2nd principal plane of the transparence substrate 1.

[0126] Sequential formation of a nickel layer (low reflecting layer 4) with a thickness of 3nm and the copper thin film with a thickness of 0.5 micrometers was carried out by the DC magnetron sputtering method, the PES film plane, i.e., 1st principal plane, of a layered product. This copper thin film is set to 1st metal layer 2a in a metal electrode 2.

[0127] Next, the laminating of the mask for protection was carried out to the whole surface of the copper foil in the 2nd principal plane, and resist resin was applied by the predetermined pattern on the copper thin film in the 1st principal plane side. With electrolysis plating in an alkanol sulfonic-acid bath, the solder layer which consists of a Sn-Pb alloy with a thickness of about 5 micrometers was formed on the copper thin film. This solder layer serves as 2nd metal layer 2b in a metal electrode 2. Then, the resist was removed and etching removed unnecessary nickel and a copper thin film. It means that the metal electrode 2, the protection-from-light layer 5, and the terminal for external connection were formed on the 1st principal plane by this.

[0128] Next, the laminating of the mask for protection was carried out on the 1st principal plane, and the mask by

the side of the 2nd principal plane was removed. Resist ink was applied to the predetermined pattern on the copper foil by the side of the 2nd principal plane, copper foil was etched, the resist was removed after that, and the antistatic layer 6 with the intensive electrode 3 and protection-from-light nature was formed. The low reflecting layer 4 to which the intensive electrode 3 and the antistatic layer 6 become the both sides from a blackening processing layer is formed. After removing the mask by the side of the 1st principal plane, resistance welding was performed like the example 1 of manufacture, and the metal electrode 2 and the terminal for external connection, and the intensive electrode 3 were joined electrically. Furthermore, the protective layer 8 was formed so that a window part 7 and the antistatic layer 6 might be covered like the example 3 of manufacture to a 2nd principal plane side.

[0129] When the light-receiving integrated circuit device 13 was mounted like the example 9 of manufacture and the reading trial of a manuscript 14 was performed, there is neither a crack in a joint nor peeling, and it was checked that it can read normally.

[0130] Example of <<manufacture 18>> The circuit board shown in drawing 19 was created. Although this circuit board is the same as that of what is shown in drawing 18, it is the point that the black insulating resin layer as a low reflecting layer by the side of the front face of the intensive electrode 3 and the antistatic layer 6 is prepared, and is different.

[0131] Copper foil with a thickness of 12 micrometers by which blackening processing was performed only to one field was prepared, and the PES film with a thickness of 15 micrometers was formed in the blackening side of this copper foil by the casting method. The PES film will be equivalent to the transparence substrate 1, and copper foil will be arranged at the 2nd [ of the transparence substrate 1 ] principal plane side. On the 1st [ of the transparence substrate 1 ] principal plane, sequential formation of a nickel layer (low reflecting layer 4) with a thickness of 0.05 micrometers and the copper thin film with a thickness of 0.5 micrometers was carried out by the DC magnetron sputtering method.

[0132] Next, the laminating of the mask for protection was carried out to the whole surface of the copper foil in the 2nd principal plane, in the 1st principal plane side, the resist film was stuck on the copper thin film, the predetermined pattern was baked, and the resist of a garbage was removed. With electrolysis plating in an alkanol sulfonic-acid bath, the solder layer which consists of a Sn-Pb alloy with a thickness of about 3 micrometers was formed on the copper thin film. Then, the resist was removed and etching removed unnecessary nickel and a copper thin film. It means that the metal electrode 2, the protection-from-light layer 5, and the terminal for external connection were formed on the 1st principal plane by this. The window part 7 is demarcated by the metal electrode 2 and the protection-from-light layer 5.

[0133] Next, the laminating of the mask for protection was carried out on the 1st principal plane, and the mask by the side of the 2nd principal plane was removed. Black thermosetting resin was used as a resist including carbon black on the copper foil by the side of the 2nd principal plane, and this resist was printed to the predetermined pattern. After stiffening resin, the copper foil containing a blackening layer was etched. The antistatic layer 6 which has the intensive electrode 3 and protection-from-light nature, and demarcates a window part 7 by this was formed. Here, the low reflecting layer to which the low reflecting layer 4 which consists of a blackening layer is formed in the plane of composition by the side of the transparence substrate 1, and the intensive electrode 3 and the antistatic layer 6 are from the black insulating resin layer 11 on an exposure front-face side will be formed. After removing the mask by the side of the 1st principal plane, resistance welding was performed and the metal electrode 2 and the terminal for external connection, and the intensive electrode 3 were joined electrically. consequently, 120 metal electrodes 2 — 8 — it was together put by this terminal for external connection. Furthermore, transparent UV hardening mold urethane acrylic resin was formed in the 2nd principal plane side by 20 micrometers in thickness as a protective layer 8.

[0134] When the light-receiving integrated circuit device 13 and the circuit board for actuation were joined to this circuit board like the example 1 of manufacture, there was neither a crack in a joint nor peeling. Moreover, when the manuscript 14 was read, it was checked that it can read normally.

[0135] Example of <<manufacture 19>> The circuit board shown in drawing 20 was created. Although this circuit board is the same as that of what was shown in drawing 17, it is different in respect of [ that the protective layer 8 is mostly formed in the whole surface ] a 2nd principal plane side.

[0136] By the DC magnetron sputtering method, the black chrome oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a PES film with a thickness of 50 micrometers which is the transparence substrate 1 as a low reflecting layer 4, and the copper thin film with a thickness of 0.5 micrometers was continuously formed in them. The laminating of the mask for protection was carried out to the 2nd principal plane side, and resist resin was applied to predetermined by the pattern so that a metal electrode 2, the protection-from-light layer 5, and the terminal for external connection might be formed on the copper thin film by the side of the 1st principal plane. And electrolysis plating was performed in the alkanol sulfonic acid bath, and the solder layer which is from a Sn-Pb alloy with a thickness of 5 micrometers on a 1st principal plane side was formed. The unnecessary copper thin film was removed after removing a resist. It means that the metal electrode 2, the protection-from-light layer 5, and the terminal for external connection were formed by this. The mask by the side of the 2nd principal plane was removed, the laminating of the mask for protection was carried out to the 1st principal plane, processing same in the 1st principal plane was performed, and the intensive electrode 3 and the antistatic layer 6 were formed. A metal electrode 2 and the intensive electrode 3 are the configurations which carried out the laminating of 2nd metal layer 2b which all consists of the 1st metal layers 2a and 3a and solder which consists of



copper, and the 3b.

[0137] The heating electrode head and the welding electrode head were connected to the location in which the electrical installation section 20 is formed, and between a metal electrode 2, and the terminals for external connection and the intensive electrodes 3 was electrically connected by resistance welding. Then, in the 2nd principal plane, UV hardening mold urethane acrylic resin was prepared by 15 micrometers in thickness, and the protective layer 8 was formed so that the intensive electrode 3, the antistatic layer 6, and the whole window part 7 might be covered.

[0138] The thermosetting resin which is from silicone acrylate on a 1st principal plane side a window part 7 and its perimeter, and around a metal electrode 2 was applied. And it has a bump for connection, two or more light-receiving integrated circuit devices 13 which are semiconductor devices are carried on the predetermined metal electrode 2, respectively, and it keeps at 150 degrees C for 5 minutes under the pressure of 0.5 kgf/cm<sup>2</sup> per bump of a component, and resin was stiffened while performing junction to the light-receiving integrated circuit device 13 and a metal electrode 2. Then, these were stuck by pressure by keeping at 190 degrees C for 30 seconds, pushing the terminal for external connection, and the bump on the actuation circuit board mutually. There was neither a crack in each joint nor peeling. The window part 7 was made to penetrate and the light from the light source 12 was irradiated at the manuscript 14 which counters and moves to the 2nd principal plane. And the reflected light from the manuscript 14 was detected by the light-receiving integrated circuit device 13, and reading by the optical reader was performed. Consequently, it was checked that it can read normally.

[0139] Example of <<manufacture 20>> The circuit board shown in drawing 21 was created. This circuit board is the same as that of what it is used for optical write-in equipment, and was shown in the 1st example. However, a metal electrode 2 is the configuration that the laminating of transparence substrate 1 side to 1st metal layer 2a and the 2nd metal layer 2b was carried out one by one, and, as for the protective layer 8, is not prepared in the part of the intensive electrode 3 in which it is formed. Furthermore, the protection-from-light layer 5 is formed also near the part in which the luminescence integrated circuit device 16 on 2nd metal layer 2b is carried.

[0140] The copper thin film with a thickness of 0.5 micrometers was formed in the 1st and 2nd principal planes of the transparence substrate 1 which consists of a polyarylate film with a thickness of 50 micrometers by the DC magnetron sputtering method. The resist was printed by the predetermined pattern on the 1st and 2nd principal planes so that only a metal electrode 2 and the intensive electrode 3 might be formed. And the copper layer with a thickness of about 5 micrometers was formed in both sides with electrolysis plating, and the solder layer which consists of a Sn-Pb alloy with a thickness of 5 micrometers was further formed with electrolysis plating in a phenolsulfonic acid bath. The unnecessary copper thin film was removed after removing a resist. Thereby, it means that the metal electrode 2 and the intensive electrode 3 were formed, and these are the configurations which carried out the laminating of 2nd metal layer 2b which consists of the 1st metal layers 2a and 3a and solder which consists of copper, and the 3b. From the both sides of a metal electrode 2 and the intensive electrode 3, a pressure and the force were applied and both electric connection was completed.

[0141] Then, the resin containing a black pigment was printed on the 1st principal plane so that a window part 7 might be demarcated, and the protection-from-light layer 5 of electric insulation was formed. At this time, the protection-from-light layer 5 was formed also on 2nd metal layer 2b. Like the example 4 of manufacture, heat curing of the resin containing a carbon black particle was applied and carried out to the 2nd principal plane so that a window part 7 might be demarcated, and the antistatic layer 6 which has protection-from-light nature was formed. Furthermore, the protective layer 8 was formed on the 2nd principal plane so that the antistatic layer 6 and a window part 7 might be covered.

[0142] The LED (light emitting diode) die was used as a luminescence integrated circuit device 16, the bump and metal electrode 2 of this LED die were held for 4 minutes at 140 degrees C by about two 6 kgf/cm thrust, and both were joined. Neither peeling nor a crack is in a joint, and it checked operating normally as a head of an optical printer.

[0143] Example of <<manufacture 21>> The circuit board shown in drawing 22 was created. Although this circuit board is the same configuration as what was shown using drawing 9 in the example 1 of manufacture, it is different in that the point that write in instead of and the luminescence integrated circuit device 16 of business is mounted and a metal electrode are constituted by 1st and 2nd metal layer 2a and 2b. [ the light-receiving integrated circuit device ]

[0144] The circuit board was created in the same procedure as the example 1 of manufacture. And the thermosetting resin which is from silicone acrylate on a 1st principal plane side a window part 7 and its perimeter, and around a metal electrode 2 was applied. And it has a bump for connection, two or more luminescence integrated circuit devices 16 which are LED for image formation are carried on the predetermined metal electrode 2, respectively, and it keeps at 150 degrees C for 5 minutes under the pressure of 1 kgf/cm<sup>2</sup>, and resin was stiffened while performing junction to the luminescence integrated circuit device 16 and a metal electrode 2. There was neither a crack in a joint nor peeling. Next, the terminal for external connection by the side of the 1st principal plane and the bump for connection of the actuation circuit board were joined by same junction actuation. Light was irradiated from the luminescence integrated circuit device 16 to the sensitization side 15, and when it confirmed whether it would operate as an optical printer, it confirmed operating normally.

[0145] Example of <<manufacture 22>> The circuit board shown in drawing 23 was created. This circuit board joins the glass fiber array 18 to a 2nd principal plane side through a glue line 9, and uses it as the circuit board for optical elements with a transparent material while it prints the resin containing a black pigment and forms the insulating

protection-from-light layer 5 to the circuit board which is shown in drawing 22 and which is shown so that a window part 7 may be demarcated. As a glue line 9, UV hardening mold acrylate resin is used and the glass fiber array 18 is arranged in the location corresponding to a window part 7. The protection-from-light layer 5 is formed also on 2nd metal layer 2b. When LED for two or more image formation was used as a luminescence integrated circuit device 16 and light was irradiated from the luminescence integrated circuit device 16 to the sensitization side 15, it checked operating normally as optical image formation equipment.

[0146] Example of <<manufacture 23>> The circuit board shown in drawing 24 was created. Although this circuit board is the same configuration as what was shown in drawing 13, it is different in that the protective layer 8 is formed on the 2nd principal plane so that the point that the luminescence integrated circuit device 16 is mounted instead of and the antistatic layer 6, and a window part 7 may be covered. [ a light-receiving integrated circuit device ]

[0147] The black nickel oxide layer (low reflecting layer 4) with a thickness of 0.1 micrometers and the copper thin film with a thickness of 0.5 micrometers were formed in the 1st and 2nd principal planes of the transparence substrate 1 which consists of a polyarylate film with a thickness of 50 micrometers by the DC magnetron sputtering method. On the 1st and 2nd principal planes, the resist was printed by the predetermined pattern, the copper layer with a thickness of about 5 micrometers was formed in both sides with electrolysis plating, and the solder layer which consists of a Sn-Pb alloy with a thickness of 5 micrometers was formed with electrolysis plating in an alkanol sulfonic-acid bath. Unnecessary nickel oxide and a copper thin film were removed after removing a resist. It means that a metal electrode 2, the intensive electrode 3, the protection-from-light layer 5, the antistatic layer 6, and the terminal for external connection were formed by this. A metal electrode 2 and the intensive electrode 3 are the configurations which carried out the laminating of 2nd metal layer 2b which consists of the 1st metal layers 2a and 3a and solder which consists of copper, and the 3b. And the electric connection with a metal electrode 2, and the terminal for external connection and the intensive electrode 3 was completed by the resistance welding method. Furthermore, the protective layer 8 with a thickness of 10 micrometers it is thin from UV hardening mold urethane acrylic resin was formed on the 2nd principal plane so that the antistatic layer 6 and a window part 7 might be covered.

[0148] The LED (light emitting diode) die was used as a luminescence integrated circuit device 16, the bump and metal electrode 2 of this LED die were held for 3 minutes at 160 degrees C by about two 2 kgf/cm thrust, and both were joined. Neither peeling nor a crack was in the joint. Then, the terminal for external connection and the bump for connection of the actuation circuit board were joined. It checked that physical and electric connection dependability of the part to which the number for a connection of the actuation circuit boards decreased had improved compared with the conventional circuit board. Furthermore, it checked operating normally as a head of an optical printer.

[0149] Example of <<manufacture 24>> The circuit board for optical elements of the 3rd example shown in drawing 8 (A) and (B) was created. Polyarylate with a thickness of 50 micrometers was used as a transparence substrate 1, and the black nickel oxide layer (low reflecting layer) with a thickness of 0.1 micrometers and the copper thin film with a thickness of 0.5 micrometers were formed in the 1st and 2nd principal planes by the DC magnetron sputtering method. The breakthrough was formed in the location where electrical installation of a metal electrode 2, and the terminal 30 for external connection and the intensive electrode 3 is performed with the drill.

[0150] Then, resist ink was applied to parts other than the formation field of these things so that a metal electrode 2, the intensive electrode 3, the antistatic layer 6, and the terminal 30 for external connection might be formed in both sides on both sides of a window part 7, respectively. Moreover, the copper layer was formed in the field inside a breakthrough by about 0.3 micrometers in thickness with nonelectrolytic plating. Then, with electrolysis plating, the copper layer with a thickness of 5 micrometers was prepared in addition to the resist formation field, and the solder layer with a thickness of about 5 micrometers it is further thin from a Sn-Pb alloy with electrolysis plating in an alkanol sulfonic-acid bath was formed. After removing a resist, etching removed unnecessary nickel oxide and a copper thin film. The metal electrode 2, the intensive electrode 3, the antistatic layer 6, and the terminal 30 for external connection were formed as mentioned above. In the 1st principal plane side, the window part 7 is demarcated with the metal electrode 2 in the both sides. In the 2nd principal plane side, the window part 7 is demarcated by the antistatic layer 6. And the protective layer 8 by the side of the 2nd principal plane which consists of UV hardening mold urethane acrylate system resin was formed by the thickness of about 10 micrometers so that the whole surface might be covered mostly.

[0151] Using LED for image formation as a luminescence integrated circuit device 16, with the thermosetting resin which consists of silicone acrylate, two or more luminescence integrated circuit devices 16 have been arranged on the predetermined metal electrode 2, respectively, it held for 5 minutes at 150 degrees C with the pressure of about 2 kgf/cm<sup>2</sup>, and both were joined. There were no peeling and crack in a joint. Furthermore, the terminal 30 for external connection and the terminal for connection of the actuation circuit board were connected. After checking that it had connected thoroughly electrically, it confirmed operating normally as a recording head of an optical printer.

[0152] Example of <<manufacture 25>> The circuit board shown in drawing 25 was created. Although this circuit board is the same as the example 23 of manufacture explained using drawing 24, it is different in that the hardening resin layer is prepared in the 1st principal plane side. By the DC magnetron sputtering method, the black nickel oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a PES film with a thickness of 50 micrometers which is the transparence substrate 1 as a low reflecting layer 4, and the copper thin



film with a thickness of 0.5 micrometers was continuously formed in them.

[0153] After carrying out the laminating of the mask for protection on the copper thin film by the side of the 2nd principal plane and printing the resist resin of a predetermined pattern to the 1st principal plane, the copper layer with a thickness of about 5 micrometers was formed with electrolysis plating. Next, electrolysis plating was performed in the alkanol sulfonic acid bath, and the solder layer which consists of a Sn-Pb alloy with a thickness of 5 micrometers was formed. The unnecessary nickel oxide layer and the copper thin film were removed after removing a resist. It means that the metal electrode 2, the protection-from-light layer 5, and the terminal for external connection were formed by this.

[0154] Then, the mask by the side of the 2nd principal plane was removed, the laminating of the mask for protection was carried out to the 1st principal plane, the resist resin of a predetermined pattern was printed to the 2nd principal plane, and the solder layer was formed with electrolysis plating after that. The resist was removed and unnecessary nickel oxide and a copper thin film were removed. Thereby, the intensive electrode 3 and the antistatic layer 6 were formed. The metal electrode 2 and the intensive electrode 3 have composition which carried out the laminating of 2nd metal layer 2b which all consists of the 1st metal layers 2a and 3a and solder which consists of copper, and the 3b. Moreover, the rate of a light reflex of the low reflecting layer 4 was 20%.

[0155] Next, between a metal electrode 2, and the terminals for external connection and the intensive electrodes 3 was electrically connected by resistance welding. Then, in the 2nd principal plane, UV hardening mold urethane acrylic resin was prepared by 15 micrometers in thickness, and the protective layer 8 was formed so that the antistatic layer 6 and a window part 7 might be covered.

[0156] the thermosetting resin which consists of silicone acrylate presses this luminescence integrated circuit device 16 for 5 minutes at 150 degrees C to a metal electrode 2, using the LED component for image formation which has a bump as a luminescence integrated circuit device 16; and the luminescence integrated circuit device 16 is joined to a metal electrode 2 — resin was both stiffened (hardening resin layer 10). Then, the terminal for external connection and the bump on the actuation circuit board were joined mutually. There was neither a crack in a joint nor peeling. When the light from the luminescence integrated circuit device 16 was irradiated at the photo conductor 15 which counters and moves a window part 7 to through and the 2nd principal plane, it checked that image formation could be performed normally.

[0157] Example of <<manufacture 26>> The circuit board shown in drawing 26 was created. Although this circuit board is the same as the circuit board shown in drawing 15, it has the composition that the insulating layer which is from the ingredient of electric insulation on a 2nd principal plane side instead of an antistatic layer was prepared.

[0158] By the DC magnetron sputtering method, the black nickel oxide layer with a thickness of 0.1 micrometers was formed in the 1st and 2nd principal planes of a PES film with a thickness of 50 micrometers which is the transparence substrate 1 as a low reflecting layer 4, and the copper thin film with a thickness of 0.5 micrometers was continuously formed in them. After carrying out the laminating of the mask for protection on the copper thin film by the side of the 2nd principal plane and printing the resist resin of a predetermined pattern to the 1st principal plane, the copper layer with a thickness of about 5 micrometers was formed with electrolysis plating. Next, electrolysis plating was performed in the alkanol sulfonic acid bath, and the solder layer which consists of a Sn-Pb alloy with a thickness of 5 micrometers was formed. Etching removed the unnecessary nickel oxide layer and the copper thin film after removing a resist. It means that the metal electrode 2, the protection-from-light layer 5, and the terminal for external connection were formed by this.

[0159] Then, the mask by the side of the 2nd principal plane was removed, the laminating of the mask for protection was carried out to the 1st principal plane, the resist resin of a predetermined pattern was printed to the 2nd principal plane, and the solder layer which consists of a Sn-Pb alloy with a copper layer of with a thickness of 5 micrometers and a thickness of 5 micrometers with electrolysis plating was formed. The resist was removed, unnecessary nickel oxide and a copper thin film were removed, and the intensive electrode 3 was formed. The metal electrode 2 and the intensive electrode 3 have composition which carried out the laminating of 2nd metal layer 2b which all consists of the 1st metal layers 2a and 3a and solder which consists of copper, and the 3b.

[0160] Next, between a metal electrode 2, and the terminals for external connection and the intensive electrodes 3 was electrically connected by resistance welding. The thermosetting resin containing a black pigment was applied so that a window part 7 might be demarcated in the 2nd principal plane, and the protection-from-light layer 11 which is stiffened and consists of black insulation resin was formed. Furthermore, by the 2nd principal plane side, UV hardening mold urethane acrylic resin was prepared by 15 micrometers in thickness, and the protective layer 8 was formed so that the protection-from-light layer 11 and a window part 7 might be covered.

[0161] Junction to this circuit board and the light-receiving integrated circuit device 13 which has a bump as well as the example 1 of manufacture was performed, and junction to the terminal for external connection and the actuation circuit board was performed further. Although there was neither a crack in a joint nor peeling, when it performed the reading trial of a manuscript 14, the noise occurred at the time of reading of a manuscript 14, and it was not able to read a manuscript thoroughly. This is considered to be because for the electric noise to have occurred by static electricity generated when a manuscript 14 and the circuit board rubbed. When it considers as the configuration which prepares from this the protective layer which especially consists of transparence resin, it turns out that it is effective to prepare an antistatic layer in a 2nd principal plane side.

[0162] Example of <<manufacture 27>> Sequential formation of a black nickel oxide layer (low reflecting layer) with a thickness of 0.1 micrometers and the copper thin film with a thickness of 0.5 micrometers was carried out by the DC magnetron sputtering method at the 1st and 2nd principal planes which consist of a PES film with a thickness of

50 micrometers. After printing resist resin to a predetermined pattern at the 1st and 2nd principal planes, the copper layer with a thickness of 5 micrometers was formed with electrolysis plating. Then, when it tried to be immersed in a 240-degree C solder tub, and to form a solder layer on a copper layer, the PES film which is a transparence substrate contracted. For this reason, what can be used as the circuit board was not formed. What the solder layer prepared in a metal electrode from this in order to make sticking-by-pressure junction of a component easy should be formed for in ordinary temperature processes, such as plating, was understood.

[0163] Example of <<manufacture 28>> The circuit board shown in drawing 27 was created. This circuit board has the composition of not preparing an intensive electrode. By this circuit board, when performing junction to the actuation circuit board, each metal electrode and each bump for connection of the actuation circuit board will be joined by 1 to 1.

[0164] Sequential formation of a black nickel oxide layer (low reflecting layer 4) with a thickness of 0.1 micrometers and the copper thin film with a thickness of 0.5 micrometers was carried out by the DC magnetron sputtering method at the 1st principal plane of the transparence substrate 1 which consists of a PES film with a thickness of 50 micrometers. Next, to the 1st principal plane, resist ink was printed by the predetermined pattern, the copper layer with a thickness of 5 micrometers was formed with electrolysis plating after that, and the solder layer which consists of a Sn-Pb alloy with a thickness of 5 micrometers was formed. Etching removed unnecessary nickel oxide and a copper thin film after resist clearance. It means that the metal electrode 2 of the structure to which the laminating of the 2nd metal layer 2b which consists of the 1st metal layer 2a which consists of copper, and solder by this was carried out was formed. Here, width of face formed in the window part 7 150 metal electrodes 2 which are 0.9mm at one side.

[0165] Next, heat curing of the mixed liquor of the heat-curing mold resin containing a carbon black particle was printed and carried out to the 1st and 2nd principal planes by screen-stencil, and the protection-from-light layer 5 and the antistatic layer 6 were formed. The protection-from-light layer 5 is formed in the 1st principal plane side at one window part 7 side. Moreover, the antistatic layer 6 which has protection-from-light nature is formed so that a window part 7 may be demarcated by the 2nd principal plane side. Furthermore, in the 2nd principal plane, UV hardening mold urethane acrylic resin was prepared by 15 micrometers in thickness, and the protective layer 8 was formed so that the antistatic layer 6 and a window part 7 might be covered.

[0166] Thus, although junction with each metal electrode 2 and each bump for connection of the actuation circuit board was put in block and performed on 195 degrees C and the conditions for 30 seconds after joining the completed circuit board and the light-receiving integrated circuit device 13 which has a bump, the PES film which is the transparence substrate 1 contracted during the junction activity. Consequently, there are some 150 metal electrodes to which connection with the actuation circuit board is not made, and it did not operate normally as a reading sensor of a reader.

[0167]

[Effect of the Invention] As explained above, this invention arranges the electrode used for junction to an integrated circuit device on one field of a transparence substrate. By preparing the intensive electrode for collecting these electrodes in the field of another side of a transparence substrate, and connecting between these electrodes and intensive electrodes by the electrical installation section which penetrates a transparence substrate. The circuit board itself in which an integrated circuit device is mounted will be equipped with the function as an intensive substrate, and while connection places with an external circuit also decrease in number and dependability improves, it is effective in becoming possible to approach and mount an integrated circuit device in the front face of this circuit board.

[0168] Moreover, while being able to mount an integrated circuit device easily by the layered product which has the 2nd metal layer formed on the 1st metal layer and the 1st metal layer constituting an electrode, and forming the 2nd metal layer so that sticking by pressure or heat weld of an electrical part or electronic parts may be possible on it, the dependability of junction to the integrated circuit device and electrode which are mounted is raised.

[0169] Since heat joins only this terminal for external connection at the time of connection with an external circuit by preparing the terminal for external connection electrically connected to the intensive electrode, the effect by the heat added at the time of connection is reduced as much as possible, and dependability improves further. By preparing an antistatic layer in a 2nd principal plane side, even if it is a case so that it may rub against a manuscript etc., electrification is prevented.

[0170] By preparing a protection-from-light layer for light not penetrating [ to demarcate this window part, as a window part is touched on the 1st principal plane and/or said 2nd principal plane and ] fields other than this window part in a transparence substrate, it becomes possible to reduce the incidence of an unnecessary light to a window part, and the circuit board for optical elements whose engine performance improved more can be obtained. Furthermore, by preparing a low reflecting layer between an electrode, an intensive electrode, and a protection-from-light layer, an antistatic layer and a transparence substrate, the multiple echo of the light source light between manuscripts is prevented, and clear image I/O is attained.

[Translation done.]

## \*NOTICES\*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

## DESCRIPTION OF DRAWINGS

## [Brief Description of the Drawings]

[Drawing 1] It is the sectional view showing typically the case where the circuit board for optical elements based on this invention is applied to image sensors.

[Drawing 2] It is the perspective view showing the circuit board for optical elements of the 1st example of this invention.

[Drawing 3] (A) and (B) are the top views explaining the example of arrangement of the antistatic layer in the 1st example, respectively.

[Drawing 4] It is type section drawing in the A-A' line of drawing 2.

[Drawing 5] The top view showing typically arrangement of an electrode [ in / in (A) / the 1st example ] and (B) are type section drawings in the B-B' line of (A).

[Drawing 6] It is the perspective view showing another example of arrangement of the terminal for external connection in the 1st example.

[Drawing 7] It is the \*\* type top view showing the circuit board for optical elements of the 2nd example of this invention.

[Drawing 8] The \*\* type perspective view in which (A) shows the circuit board for optical elements of the 3rd example of this invention, and (B) are type section drawings in the C-C' line of (A).

[Drawing 9] It is type section drawing showing the configuration of the circuit board for optical elements of the example 1 of manufacture.

[Drawing 10] It is type section drawing showing the configuration of the circuit board for optical elements of the examples 2, 4, and 5 of manufacture.

[Drawing 11] It is type section drawing showing the configuration of the circuit board for optical elements of the example 3 of manufacture.

[Drawing 12] It is type section drawing showing the configuration of the circuit board for optical elements of the example 6 of manufacture.

[Drawing 13] It is type section drawing showing the configuration of the circuit board for optical elements of the examples 7, 8, 10, and 11 of manufacture.

[Drawing 14] It is type section drawing showing the configuration of the circuit board for optical elements of the example 9 of manufacture.

[Drawing 15] It is type section drawing showing the configuration of the circuit board for optical elements of the examples 12 and 13 of manufacture.

[Drawing 16] It is type section drawing showing the configuration of the circuit board for optical elements of the example 14 of manufacture.

[Drawing 17] It is type section drawing showing the configuration of the circuit board for optical elements of the examples 15 and 16 of manufacture.

[Drawing 18] It is type section drawing showing the configuration of the circuit board for optical elements of the example 17 of manufacture.

[Drawing 19] It is type section drawing showing the configuration of the circuit board for optical elements of the example 18 of manufacture.

[Drawing 20] It is type section drawing showing the configuration of the circuit board for optical elements of the example 19 of manufacture.

[Drawing 21] It is type section drawing showing the configuration of the circuit board for optical elements of the example 20 of manufacture.

[Drawing 22] It is type section drawing showing the configuration of the circuit board for optical elements of the example 21 of manufacture.

[Drawing 23] It is type section drawing showing the configuration of the circuit board for optical elements of the example 22 of manufacture.

[Drawing 24] It is type section drawing showing the configuration of the circuit board for optical elements of the example 23 of manufacture.

[Drawing 25] It is type section drawing showing the configuration of the circuit board for optical elements of the example 25 of manufacture.

[Drawing 26] It is type section drawing showing the configuration of the circuit board for optical elements of the example 26 of manufacture.

[Drawing 27] It is type section drawing showing the configuration of the circuit board for optical elements of the example 28 of manufacture.

[Drawing 28] It is type section drawing showing an example of the configuration of the conventional image sensors.

[Description of Notations]

- 1 Transparence Substrate
- 2 2c Electrode
- 2a, 3a 1st metal layer
- 2b, 3b 2nd metal layer
- 3 Intensive Electrode
- 4 Low Reflecting Layer
- 5 5a Protection-from-light layer
- 6 6a Antistatic layer
- 7 Window Part
- 8 Protective Layer
- 9 Glue Line
- 10 Hardening Resin Layer
- 11 Insulating Resin Layer
- 12 Light Source
- 13 Light-receiving Integrated Circuit Device
- 13a, 16b Bump for connection
- 14 Manuscript
- 15 Photo Conductor
- 16 Luminescence Integrated Circuit Device
- 16a Luminescence side
- 17 Lens
- 18 Glass Fiber Array
- 20 Electrical Installation Section
- 30 30a Terminal for external connection
- 35 Circuit Pattern
- 36 Common Electrode
- 40 Conveyance Roller

---

[Translation done.]

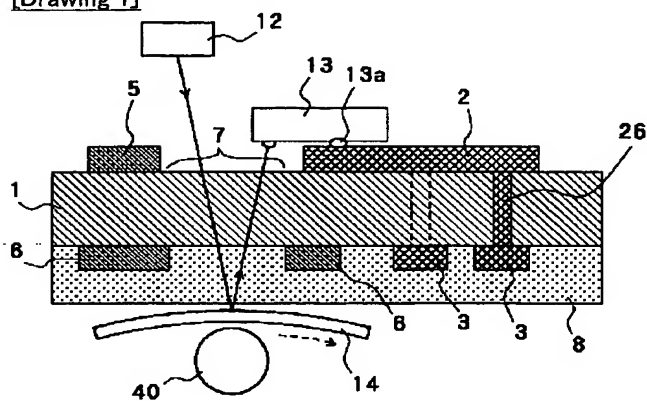
**\*' NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

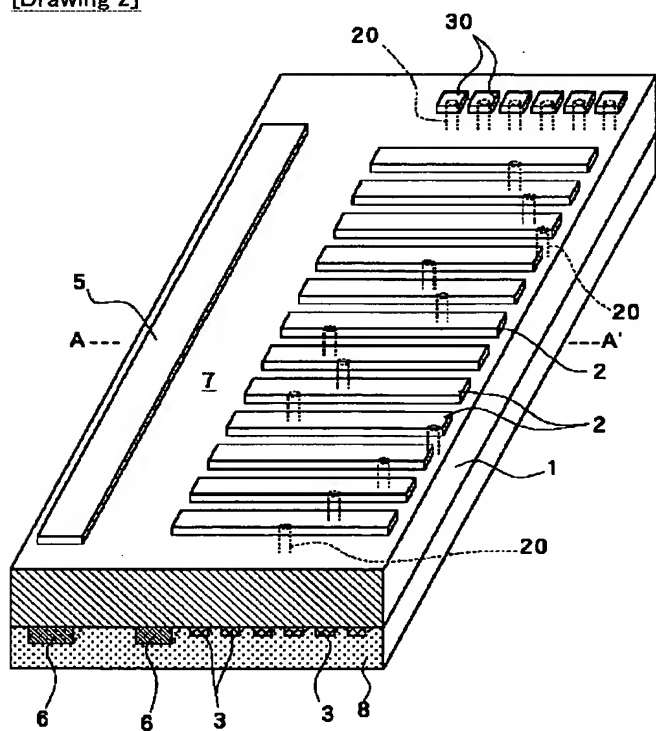
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.  
2.\*\*\* shows the word which can not be translated.  
3.In the drawings, any words are not translated.

## DRAWINGS

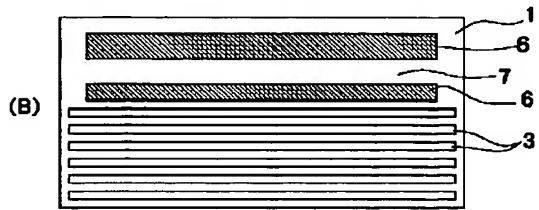
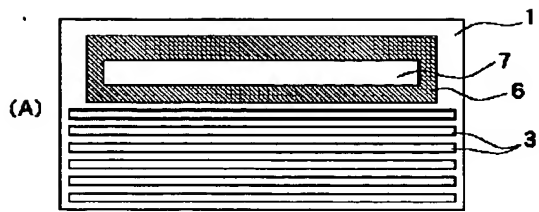
[Drawing 1]



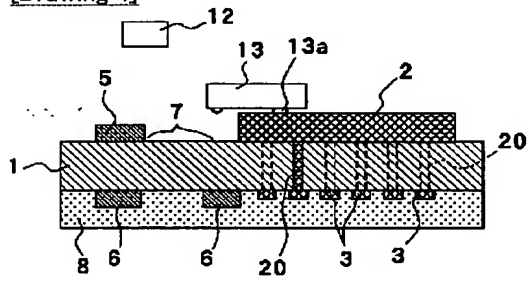
[Drawing 2]



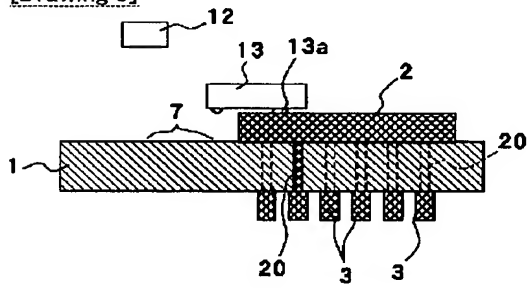
[Drawing 3]



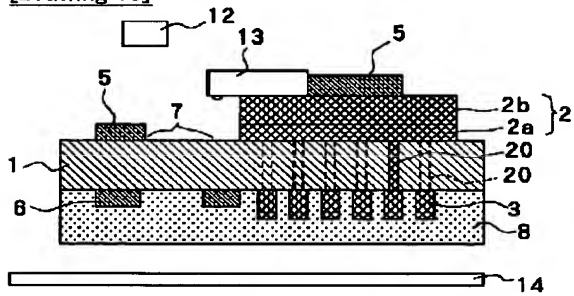
[Drawing 4]



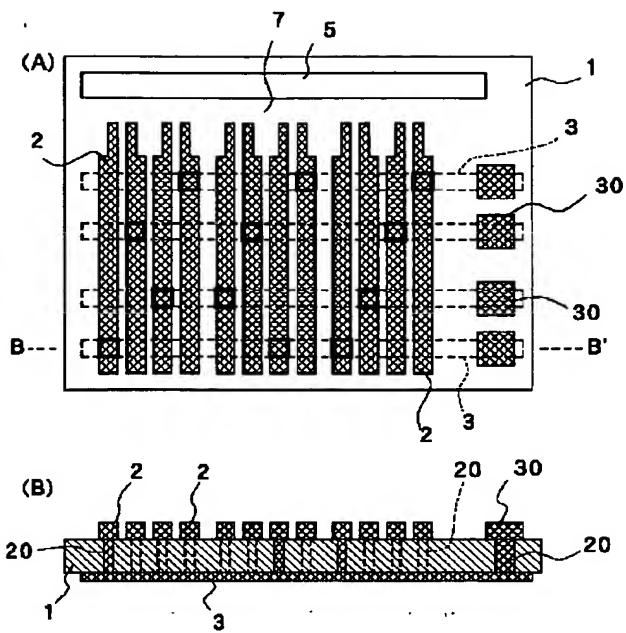
[Drawing 9]



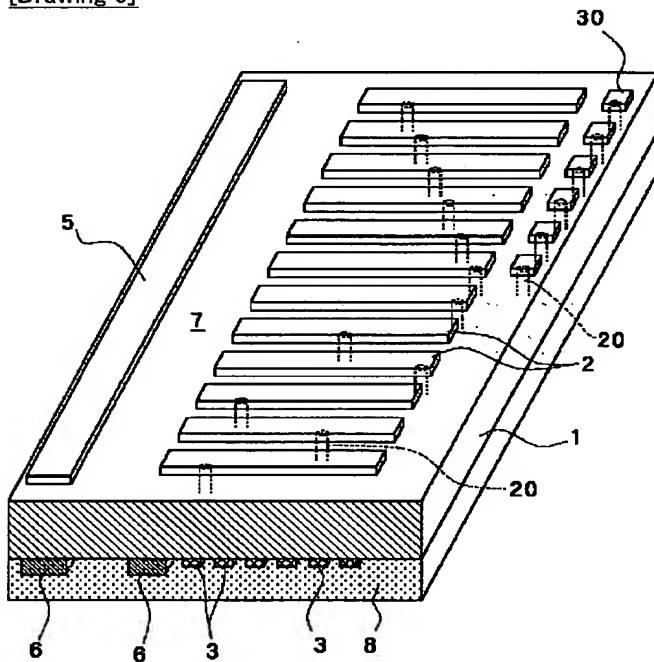
[Drawing 10]



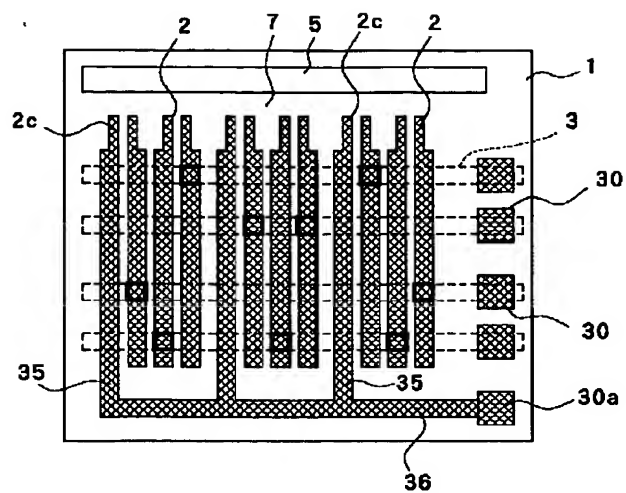
[Drawing 5]



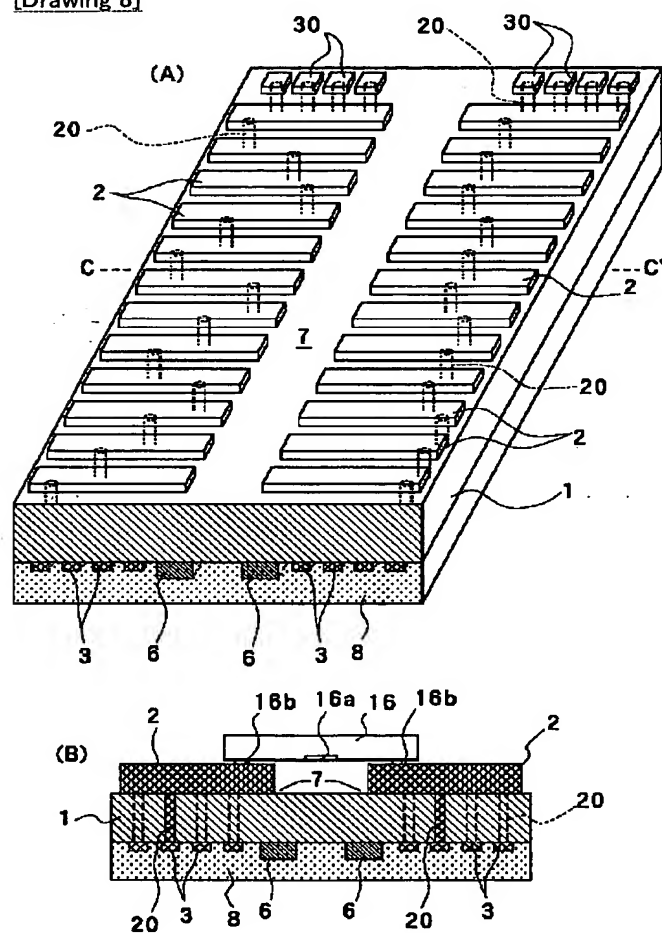
[Drawing 6]



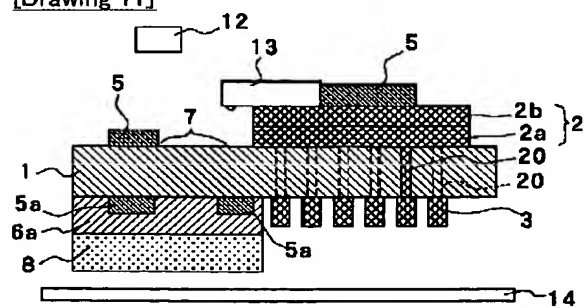
[Drawing 7]



[Drawing 8]

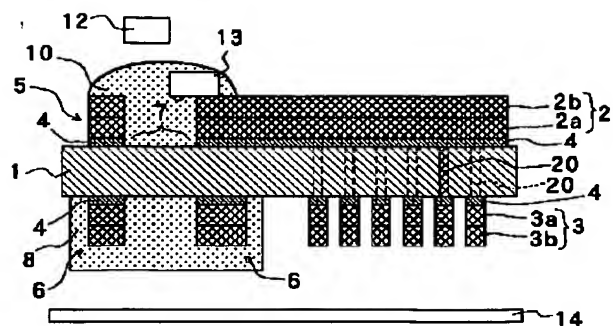


[Drawing 11]

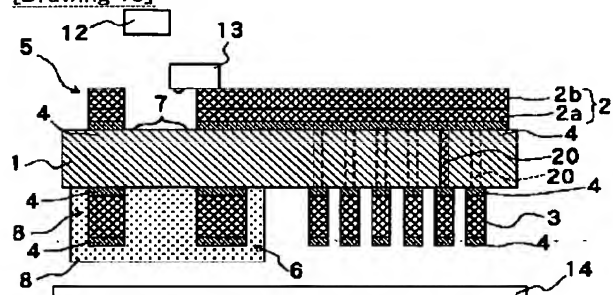




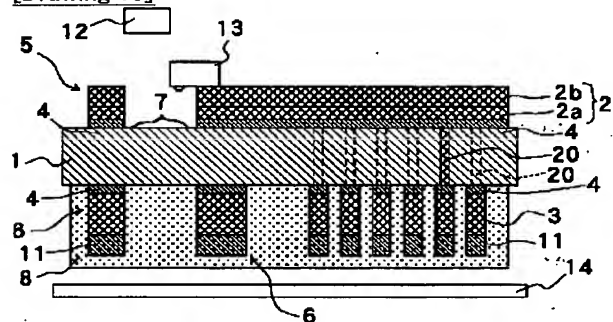




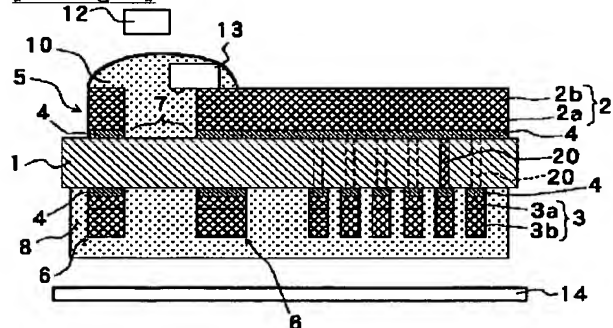
[Drawing 18]



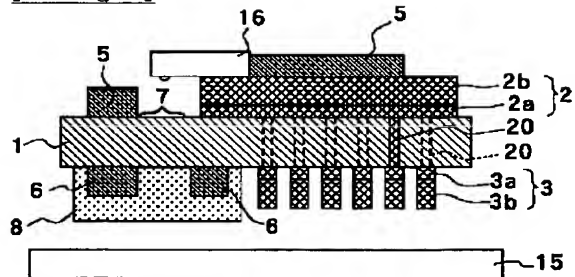
**[Drawing 19]**



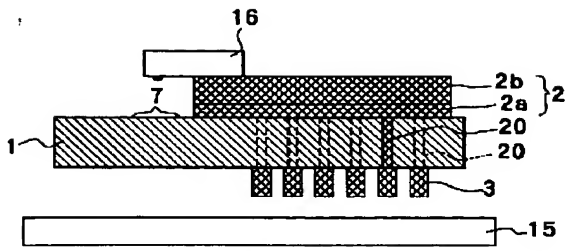
[Drawing 20]



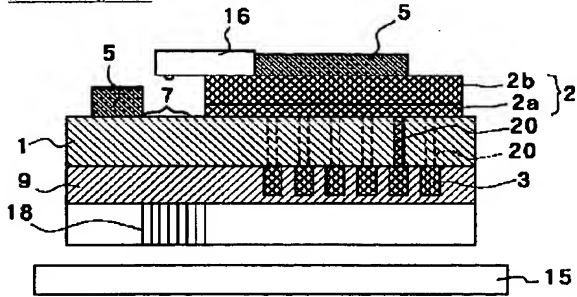
[Drawing 21]



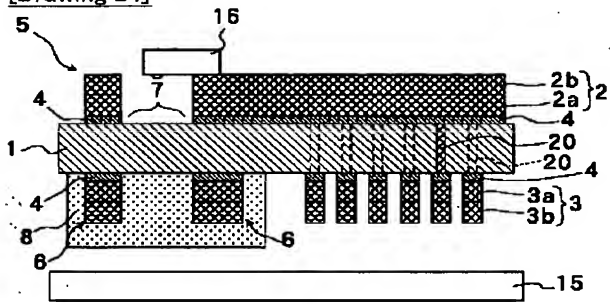
[Drawing 22]



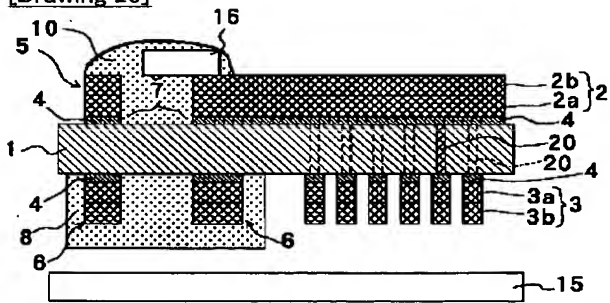
[Drawing 23]



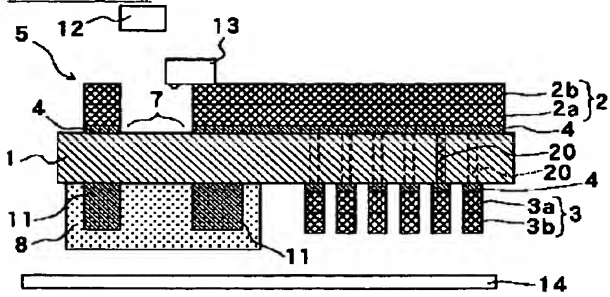
[Drawing 24]



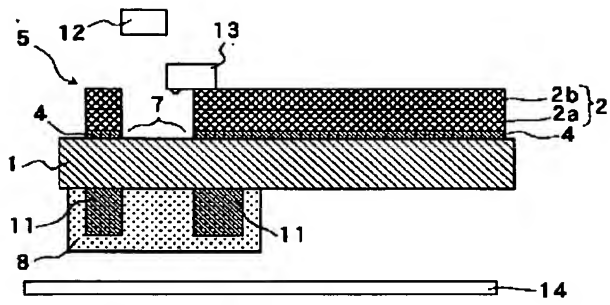
[Drawing 25]



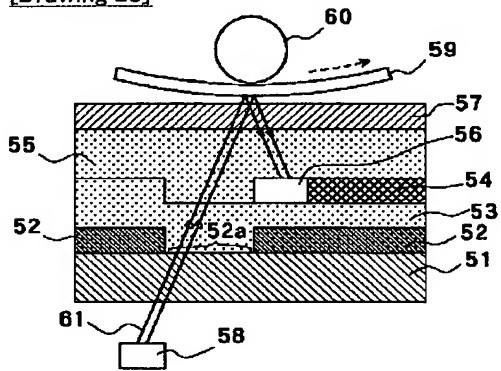
[Drawing 26]



[Drawing 27]



[Drawing 28]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-94634

(43) 公開日 平成7年(1995)4月7日

(51) Int.Cl.<sup>6</sup>

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 23/14

H 0 1 B 5/14

H 0 1 L 27/14

Z

7210-4M

H 0 1 L 23/ 14

R

27/ 14

D

審査請求 未請求 請求項の数21 O L (全 27 頁) 最終頁に続く

(21) 出願番号 特願平6-68460

(22) 出願日 平成6年(1994)4月6日

(31) 優先権主張番号 特願平5-80429

(32) 優先日 平5(1993)4月7日

(33) 優先権主張国 日本 (J P)

(31) 優先権主張番号 特願平5-124057

(32) 優先日 平5(1993)5月26日

(33) 優先権主張国 日本 (J P)

(71) 出願人 00003126

三井東圧化学株式会社

東京都千代田区霞が関三丁目2番5号

(72) 発明者 高瀬 三男

東京都千代田区霞が関三丁目2番5号 三

井東圧化学株式会社内

(72) 発明者 福田 信弘

神奈川県横浜市栄区笠間町1190番地 三井

東圧化学株式会社内

(72) 発明者 百々 寿浩

東京都千代田区霞が関三丁目2番5号 三

井東圧化学株式会社内

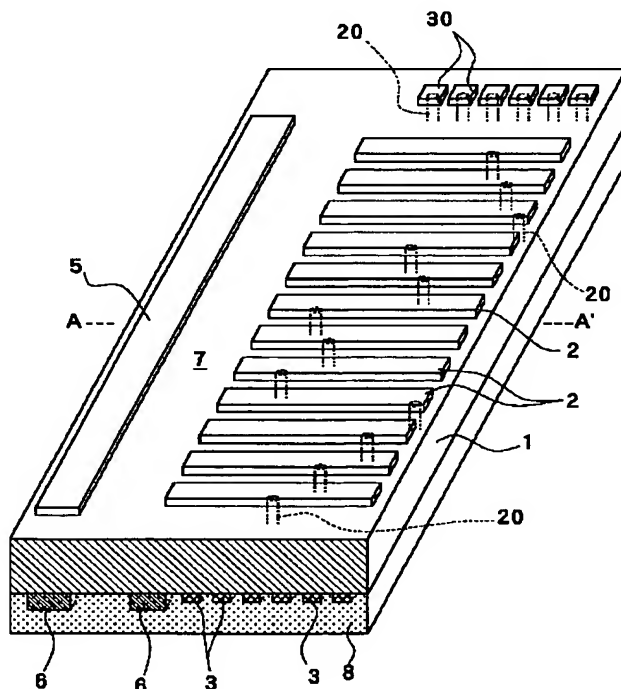
(74) 代理人 弁理士 若林 忠

(54) 【発明の名称】 光学素子用回路基板

(57) 【要約】

【目的】 C C D センサなどの集積回路素子を実装するための回路基板であって、集約基板としての機能も備え、外部の回路との接続箇所を減少できるものを提供する。

【構成】 プラスチックフィルムなどからなる透明基板1を使用し、透明基板1にスリット状の透明領域である窓部7を設定し、この回路基板に実装される集積回路素子に出入射する光はこの窓部7のみを透過するようにする。透明基板1の一方の表面上に、窓部7の長手方向に沿って集積回路素子13にそれぞれ対応する複数の電極2を設ける。透明基板1の他方の面であって電極2に対応する領域には、窓部7の長手方向に延びる複数の集約電極3を設ける。これら電極2および集約電極3は、透明基板1を貫通する電気的接続部20によって電気的に接続されるようにする。必要に応じ、帯電防止層6や、窓部7を画定するための遮光層5を設ける。



1

## 【特許請求の範囲】

【請求項 1】 光を発生しおよび／または光を検出する集積回路素子を実装するための光学素子用回路基板であって、

透明基板と、

前記透明基板のスリット状の透明領域として形成され前記集積回路素子に入射しおよび／または前記集積回路素子から出射する光を透過させる窓部と、

前記透明基板の第 1 の主面上において、前記集積回路素子にそれぞれ対応し、前記窓部の長手方向に沿って少なくとも前記窓部の片側に設けられた複数の電極と、

前記透明基板に関して前記第 1 の主面とは反対側にある第 2 の主面上において前記電極に対応する領域に設けられ、それぞれ前記窓部の長手方向に延びるように設けられている複数の集約電極と、

前記透明基板を貫通する電氣的接続部とを有し、前記各集約電極が前記電氣的接続部を介してそれぞれ前記電極のうちの複数のものと電氣的に接続されている光学素子用回路基板。

【請求項 2】 前記電極が、第 1 の金属層および第 1 の金属層上に形成された第 2 の金属層とを有する積層体によって構成され、前記第 2 の金属層がその上に電気部品または電子部品を圧着または熱融着可能なように形成されている請求項 1 に記載の光学素子用回路基板。

【請求項 3】 前記電極および／または前記集約電極が、Au、Ag、Cu、Ni、Cr、W、Sn、Pb、ハンダのうちのいずれか 1 つの金属またはそれらを含む合金からなる請求項 1 または 2 に記載の光学素子用回路基板。

【請求項 4】 前記複数の集約電極のそれぞれと電氣的に接合した複数の外部接続用端子が前記第 1 の主面及び／または前記第 2 の主面に設けられている請求項 1 ないし 3 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 5】 前記外部接続用端子が、Au、Ag、Cu、Ni、Cr、W、Sn、Pb、ハンダのうちのいずれか 1 つの金属またはそれらを含む合金からなる請求項 4 に記載の光学素子用回路基板。

【請求項 6】 前記外部接続用端子が前記第 1 の主面に設けられ、前記各外部接続用端子と前記各集約電極とを電氣的に接続するための電氣的接続部が前記透明基板を貫通して設けられている請求項 4 または 5 に記載の光学素子用回路基板。

【請求項 7】 前記第 1 の主面上に前記電極のうちの一部の複数の電極が共通に接続される共通電極が設けられ、さらに前記共通電極に電氣的に接続される外部接続用端子が設けられている請求項 1 ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 8】 前記窓部を画定し、前記透明基板において前記窓部以外の領域を光が透過しないようにするための遮光層が、前記第 1 の主面及び／または前記第 2 の主面上において前記窓部に接して設けられている請求項 1

2

ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 9】 前記窓部を画定し、前記透明基板において前記窓部以外の領域を光が透過しないようにするための遮光層が、前記第 1 の主面上において、前記窓部をばさんで前記電極に対応するように前記窓部に接して設けられている請求項 1 ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 10】 前記窓部を画定し、前記透明基板において前記窓部以外の領域を光が透過しないようにするための遮光層が、前記第 1 の主面上において、前記電極上及び隣接する前記電極間の隙間に設けられている請求項 1 ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 11】 前記第 2 の主面上に、導電性を有する帯電防止層が設けられている請求項 1 ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 12】 前記帯電防止層が、遮光性を有する部材から構成され、前記窓部を画定し前記透明基板において前記窓部以外の領域を光が透過しないように設けられている、請求項 11 に記載の光学素子用回路基板。

【請求項 13】 前記第 2 の主面に、前記窓部からの及び又は前記窓部への光を導くための導光体がさらに取り付けられている、請求項 1 ないし 6 または 9 または 10 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 14】 前記電極および／または前記外部接続用端子および／または前記集約電極と前記透明基板との接合面に低反射層が設けられている請求項 1 ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 15】 前記遮光層と前記透明基板との接合面に低反射層が設けられている請求項 8 ないし 10 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 16】 前記帯電防止層と前記透明基板との接合面に低反射層が設けられている請求項 11 または 12 に記載の光学素子用回路基板。

【請求項 17】 少なくとも前記窓部を覆うように、前記第 2 の主面上に透明な保護層が設けられている請求項 1 ないし 6 または 8 ないし 12 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 18】 前記透明基板が、可撓性を有するフィルム状の材料で構成される請求項 1 ないし 6 のいずれか 1 項に記載の光学素子用回路基板。

【請求項 19】 前記透明基板が、ポリエチレンテレフタレート、ポリエチレンナフタレート、ポリアミド、ポリエーテル、ポリスルホン、ポリエーテルスルホン、ポリカーボネート、ポリアリレート、ポリエーテルイミド、ポリエーテルエーテルケトン、ポリイミド、ポリパラバン酸の内の 1 種あるいはこれらのコポリマーで構成される請求項 18 に記載の光学素子用回路基板。

【請求項 20】 接続用パンプを有する光学的読み取り用の集積回路素子を実装され、原稿を光学的に読み取るための光学的読み取り装置内で使用される回路基板であ

50

って、  
透明基板と、  
前記透明基板のスリット状の透明領域として形成され前記集積回路素子に入射する光を透過させる窓部と、  
前記透明基板の第 1 の主面上において、前記集積回路素子のそれぞれとの電気的接続に使用され、前記窓部の長手方向に沿って少なくとも前記窓部の片側に設けられた複数の電極と、  
前記透明基板に関して前記第 1 の主面とは反対側にある第 2 の主面上において前記電極に対応する領域に設けられ、それぞれ前記窓部の長手方向に延びるように設けられている複数の集約電極と、  
前記透明基板を貫通する電気的接続部とを有し、  
前記窓部の長手方向が前記光学的読み取り装置内での前記原稿の相対的な移動方向に対して横切る方向とされ、  
前記各集約電極が前記電気的接続部を介してそれぞれ前記電極のうちの複数のものと電気的に接続されている光学素子用回路基板。

【請求項 2 1】 接続用バンプを有する光学的画像形成用の集積回路素子が実装され、感光体に対して光学的に画像を形成する光学的画像形成装置内で使用される回路基板であって、

透明基板と、  
前記透明基板のスリット状の透明領域として形成され前記集積回路素子から出射される光を透過させる窓部と、  
前記透明基板の第 1 の主面上において、前記集積回路素子のそれぞれとの電気的接続に使用され、前記窓部の長手方向に沿って少なくとも前記窓部の片側に設けられた複数の電極と、

前記透明基板に関して前記第 1 の主面とは反対側にある第 2 の主面上において前記電極に対応する領域に設けられ、それぞれ前記窓部の長手方向に延びるように設けられている複数の集約電極と、

前記透明基板を貫通する電気的接続部とを有し、  
前記窓部の長手方向が前記光学的画像形成装置内での前記感光体の相対的な移動方向に対して横切る方向とされ、  
前記各集約電極が前記電気的接続部を介してそれぞれ前記電極のうちの複数のものと電気的に接続されている光学素子用回路基板。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、光／電気変換や電気／光変換を行なう集積回路素子を実装するための光学素子用回路基板に関し、特に、光学的読み取り装置や光学的画像形成装置、光学式プリンタなどに用いられる光学素子用回路基板に関する。

【0002】

【従来の技術】近年、事務機器から家庭用品、玩具等に至るまで幅広い分野において電子回路が応用されるようになってきており、機器の小型軽量化、高速動作化、高

精度化などが進行している。高速ファクシミリ、スキャナ、ホワイトボード型コピー機をはじめとする各種の画像入力用端末機器や、電子写真等に代表されるコピー機などの分野においても、高品質で高解像度であって中間調画像も適切に扱え、かつ構造がシンプル、コンパクトであって、コストの低い機器に対する必要性が高まってきた。

【0003】上述したような画像入力用端末機器では、イメージセンサを用いて光学情報を電気信号に変換している。図 28 は、従来のイメージセンサの構成の一例を示す模式断面図である。ガラス基板 51 上に金属からなる遮光層 52 が設けられ、遮光層 52 の一部は細長い形状に切りとられ、スリット部 52a を形成している。スリット部 52a は図示紙面に直角な方向に延びており、図 28 はこのスリット部 52 の長手方向に垂直な平面での断面図となっている。遮光層 52 およびスリット部 52a を覆うように、透明絶縁層 53 が設けられ、透明絶縁層 53 上には、複数の受光素子 56 とこの受光素子 56 にそれぞれ電気的に接続される電極 54 とが設けられている。受光素子 56 は、スリット部 52a の長手方向に沿うように配置されている。さらに、透明絶縁層 53、電極 54 および受光素子 56 の全体を覆うように透明保護層 55 が設けられ、透明保護層 55 の表面すなわちこのイメージセンサの最表面には透明導電層 57 が設けられている。このイメージセンサは一体型のものとして製造されている。ここで受光素子 56 は、アモルファスシリコンからなる薄膜センサなどで構成されている。

【0004】このイメージセンサを用いて原稿 59 上の文字や図形を読み取る場合、原稿 59 を透明導電層 57 側の表面に配置してローラ 60 により原稿 59 が図示点線の矢印方向移動できるようにし、さらに、ガラス基板 51 側には光源 58 を設け、光源 58 からの光 61 がスリット部 52a を通過し原稿 59 の表面で反射されて受光素子 56 に入射するようにすればよい。この状態で原稿をローラ 60 で搬送することにより、ライン走査による画像入力が行なわれることになる。

【0005】スリット部 52a の長手方向に複数の受光素子 56 を配置する必要があることから、従来、受光素子 56 としてはアモルファス半導体を使用した光検出素子が使用されてきた。しかし、アモルファス素子は、光検出感度が低く、光に長時間照射された場合の特性の劣化が大きく、かつ、応答速度が小さいという問題点を有する。これによって、アモルファス半導体を用いた受光素子を使用する場合には、読み取り速度を大きくすることができない。

【0006】一方、結晶半導体を用いた受光素子は、光感度が高くかつ応答速度が大きいという特徴を有する。したがって、結晶半導体による受光素子を用いてスキャナなどを構成すれば、高速での読み取りが可能となる。結晶系の半導体素子を用いてイメージセンサを製造する

場合、一体型の構成とすることは難しいので、結晶系半導体素子と回路基板とを別々に製造し、その後、マルチチップ方式で、複数の結晶系半導体受光素子素子を回路基板に結合させることになる。このようにして、高感度、高速読み取り型のイメージセンサが製作される。この場合、センサデバイスを組み立てる前に各素子の良否判定を行なえるので、組み立てに際して良好な半導体受光素子のみ及び良好な回路基板のみを予め選択することによって、センサデバイスの歩留りを向上させることができ、コストダウンを達成できる。

【0007】本発明者らは、イメージセンサなどのさらなる改良を目指して検討を開始した。まず、本発明者らは、原稿の読み取りに使用される光源の低出力化などを計るために、半導体素子と原稿とを出来るかぎり接近できるような構成を検討した。すなわち、半導体素子を実装するための透明な回路基板として、厚さ0.1mm以下の極薄のガラス基板の使用を検討し、また、プラスチックフィルムを基板として使用することについても検討した。ここでは半導体素子は、金やアルミニウムなどからなるパッドが外部接続用の端子として設けられているものや、ヘアチップ型のものである。

【0008】ここでプラスチックフィルムやシートを基材とする回路基板について説明する。プラスチックは可撓性があり、プラスチック製の回路基板上への電極形成も、スパッタリングや真空蒸着法によって、基板を低温に保ったままで容易に、かつ高い生産性で行なうことができる。現在でも、プラスチックフィルムやシートを基材とする回路基板は、特に極端な曲げ部分や軽量化が望まれる部分に広く使用されているが、エレクトロニクス機器の高集積化、小型軽量化に伴い、今後さらに広く使用させることが予想されている。

#### 【0009】

【発明が解決しようとする課題】しかしながら、本発明者らは、プラスチックからなる回路基板は、絶縁体からなるので帯電しやすいので、摩擦などによって発生した静電気が表面に帯電しやすく、帯電の影響がこの回路基板に実装されている半導体素子に及ぶことを見出した。具体的には、出力信号に誤差が生じたり、乱れが生じ、その結果、この回路基板に接続される回路でノイズが発生したり、誤動作が誘起されたりする。特に、密着型のイメージセンサに使用する場合など、原稿とこの回路基板とが擦れ合うような場合には、この帯電の影響は深刻である。

【0010】また、光学的読み取り装置では、フィルム状の透明な回路基板の下を移動する原稿に光源からの回路基板を通して光を照射し原稿を読み取るが、光源からの光は原稿と回路基板との間で多重反射する。本発明者らは、読み取り用の受光素子がこの多重反射した光を受光することにより受光素子の出力信号に乱れが生じるので、正しい読み取りが行われないことがあることも見出

した。

【0011】ここで述べたのと同様の議論は、多数の半導体発光素子を配置し、これら半導体発光素子からの光によって感光体に像を形成する光学画像形成素子にも当てはまるものである。

【0012】さらに、複数の読み取り用素子（受光素子）や画像形成素子（発光素子）を搭載するマルチチップ方式の光学素子用回路基板の場合、これら素子を電気的に駆動しあるいは素子からの信号を受ける入出力回路とこれら素子との1対1の接続に使用される、多数の電極を光学素子回路基板上に設ける必要がある。このため、入出力回路と光学素子回路基板との電気的接続に熟練を要し、さらに、接続信頼性が低下しがちである。イメージセンサなどで読み取り幅を大きくした場合には、その分、受光素子などを多く回路基板上に搭載することになり、基板上の電極数も急増する。

【0013】そこで、受光素子や発光素子がマトリクス配線で接続されるようにするため、光学素子用の回路基板と入出力回路との中間に集約基板を設けることが行なわれている。この場合、回路基板と集約基板との電気的接続を行なった上で、集約基板上の集約電極と入出力回路とを接続すればよい。集約基板を設けることにより、入出力回路側からは、素子数に比べて少ない数の集約電極にアクセスすることによって、任意の素子を駆動したり任意の素子から信号を受けたりすることが可能になる。しかしながら、集約基板を設ける場合には、その分コストが上昇するとともに、回路基板と集約基板との電気的接続のための工数が必要であるという問題点がある。また実装される素子の数が増えた場合には、現実には、増加分にほぼ比例して集約電極の数も増えることになる。そこで、これら集約基板や集約電極を低コストで信頼性の高い方法で提供することが望まれている。さらには光学素子用回路基板自体に集約基板としての機能を持たせることも望まれている。

【0014】本発明の目的は、集約基板としての機能も備え、外部の回路との接続箇所を減少させた光学素子用回路基板を提供することにある。

#### 【0015】

【課題を解決するための手段】本発明の光学素子用回路基板は、光を発生しおよび／または光を検出する集積回路素子を実装するための光学素子用回路基板であって、透明基板と、前記透明基板のスリット状の透明領域として形成され前記集積回路素子に入射しおよび／または前記集積回路素子から出射する光を透過させる窓部と、前記透明基板の第1の主面上において、前記集積回路素子にそれぞれ対応し、前記窓部の長手方向に沿って少なくとも前記窓部の片側に設けられた複数の電極と、前記透明基板に関して前記第1の主面とは反対側にある第2の主面上において前記電極に対応する領域に設けられ、それぞれ前記窓部の長手方向に延びるように設けられてい

10

20

30

40

50



る複数の集約電極と、前記透明基板を貫通する電氣的接続部とを有し、前記各集約電極が前記電氣的接続部を介してそれぞれ前記電極のうちの複数のものと電氣的に接続されている。

【0016】以下、本発明の光学素子用回路基板について説明する。本発明の光学素子用回路基板は、各種の用途に使用できるものであるが、代表的には、受光用の集積回路素子を実装して光学式読み取り装置のイメージセンサを構成したり、発光用の集積回路素子を実装して光プリンタなどの光学式書込み装置の記録ヘッドとして使用できるものである。

【0017】本発明において集積回路素子とは、1ないし複数の受光セルあるいは1ないし複数の発光セルを有する電子回路部品のことであり、好ましくは、半導体基板上にこれらの受光セルや発光セルを集積させたものである。このような集積回路素子を例示するならば、フォトダイオードダイ、フォトダイオードアレイ、CCD（電荷結合素子）ダイ、CCDイメージセンサ、LED（発光ダイオード）ダイ、LEDアレイ、LD（レーザダイオード）ダイ、LDアレイなどが挙げられる。

【0018】本発明の光学素子用回路基板を用いてイメージセンサを構成する場合、第1の主面上の電極に受光集積回路素子を接合させることになる。この場合、受光集積回路素子としては、接続用のパンプが形成されているものを使用することが望ましい。受光集積回路素子は、その受光面を窓部側に向けて配置される。イメージセンサの場合には光源から原稿に照射され原稿で反射された光を検出する構成とすることが一般的であるから、第2の主面側に原稿を配置し、光源からの光は第1の主面側から透明基板に入射して窓部を透過し、原稿で反射され再び窓部を透過して受光集積回路素子に入力するような構成とする。このとき、光源からの光が受光集積回路素子の影響を受けることなく窓部に入射するよう、受光集積回路素子の配置を考慮する必要がある。具体的には、窓部の真上部分すべてを覆わないように受光集積回路素子を配置する必要がある。また、原稿とイメージセンサとを相対的に移動させながら原稿上のイメージデータを読み取ることが一般的であるが、この相対的な原稿の移動方向に対して横切る方向に窓部の長手方向が向くように、イメージセンサを配置することが望ましい。

【0019】本発明の光学素子用回路基板を用いて光学式プリンタなどの画像形成装置を構成する場合、発光集積回路素子の発光面が窓部側を向くように、第1の主面上の電極に発光集積回路素子を接合させることになる。この場合、発光集積回路素子としては、接続用のパンプが形成されているものを使用することが望ましい。記録信号に応じて発光集積回路素子から出射された光は、窓部を透過して、第2の主面側に配置された感光体の表面に入射する。感光体を発光集積回路素子に対して相対的に移動させながら記録を行なうのが一般的であるが、こ

の相対的な感光体の移動方向に対して横切る方向に窓部の長手方向が向くようにすることが望ましい。感光体が円筒形のものである場合には、その回転軸と窓部の長手方向とが平行になるようにすればよい。

【0020】本発明の光学素子用回路基板に用いられる透明基板としては、窓部を透過することとなる光に対する透過性が高いことが好ましく、少なくとも60%以上、好ましくは70%以上、より好ましくは80%以上であることが望ましい。透明基板を構成する基材としては、取扱い性、可撓性、連続生産性、さらには膜厚を薄くして光の透過距離を小さく出来ることなどの点から、プラスチックフィルムを用いることが望ましい。好ましい基材を例示するならば、ポリエチレンテレフタレート（PET）やポリエチレンナフタレート（PEN）等のポリエステル、ポリアミド、ポリエーテル、ポリスルホン、ポリエーテルスルホン（PES）、ポリカーボネート、ポリアリレート、ポリエーテルイミド、ポリエーテルエーテルケトン（PEEK）、ポリイミド、ポリパラバン酸などのホモポリマーまたはコポリマーからなるプラスチックフィルムが挙げられる。また、プラスチックフィルムの厚みは、通常5～500 $\mu\text{m}$ 、好ましくは10～100 $\mu\text{m}$ 、さらに好ましくは20～50 $\mu\text{m}$ が適当である。また、可撓性のあるガラス（可撓性ガラス等）類も、プラスチックフィルムと同様に前記の厚みで本発明に使用可能である。

【0021】本発明において、受光集積回路素子や発光集積回路素子などの接合のために設けられる複数の電極は、窓部の長手方向に沿って、この窓部を透過する光を遮らないように、配列される。この場合、窓部の片側のみに電極を設けてもよいし、窓部の両側にそれぞれ複数の電極を設けるようにしてもよい。電極を構成する材料としては、金属や導電性樹脂等、導電性のあるものなら、如何なる物でも使用できる。しかし、電極の材料としては、Au、Ag、Al、Ni、Cr、Cu、Wなどの通常の電極材料として用いられる金属が好ましく、電気特性の観点からCuが特に好ましい。

【0022】さらに好ましい電極としては、第1の金属層と第2の金属層との積層体からなるものがある。この積層体構成の電極では、第1の金属層は電極本体を構成し、第2の電極層は、受光集積回路素子などの電気部品を圧着あるいは熱融着で取り付けるための層である。より好ましくは、第1の金属層が低反射層になっているもの、第2の金属層が低反射層になっているものや、第1の金属層の表面に低反射層が設けられているものや、第1および第2の金属層の表面に低反射層が設けられているものなどがある。低反射層については後述する。

【0023】本発明における電極、あるいはこの電極を構成する金属層の形成方法としては、次のようなものがある。①スパッタリングや真空蒸着法などの真空処理法等により、透明基板上に銅などからなる金属薄膜を形成

10

20

30

40

50

する。そして、必要に応じ、電解めっきまたは無電解めっき等によって形成された薄膜を厚くしたり、異種金属を金属薄膜上に積層する。②無電解メッキにより金属層を透明基板上に直接設け、電極を形成する。③導電性インクを直接透明基板上に塗布し、電極を形成する。④接着剤により銅等の金属箔を透明基板に接着して電極を形成する。⑤銅等の金属箔に対して透明性を有する樹脂をキャストする。⑥導電性樹脂を透明基板の上に印刷またはそれに相当する方法で設け、電極を形成する。

【0024】また、減圧下あるいは真空中での被着法 (deposition) より金属電極または金属層を形成する場合には、透明基板と金属電極または金属層との密着性を高めるために、スパッタリング法、イオンプレーティング法、イオンクラスタービーム法、イオン化蒸着法、イオンアシスト蒸着法等のイオンを用いた形成法が用いることが好ましい。金属電極と透明基板との間、または金属層と透明基板との間の密着性を向上させるために、金属電極と透明基板の間、または金属層と透明基板との間に、中間層を設けることができる。中間層としては、密着性の向上に寄与するものであれば、いかなるものも使用できるが、例えば、Ni, Cr等を含む金属または金属化合物、樹脂等が挙げられる。

【0025】本発明において透明基板の第1の主面に金属電極を形成する方法としては、マスクなどを用いて第1の主面上に所定の大きさの金属電極を形成する方法や、第1の主面全面に金属膜を形成した後、エッチングにより所定の大きさのパターンになるように形成する方法がある。金属電極のパターンを加工形成する方法を具体的に説明すると、次のような方法がある。①レジストやマスクなどを用い、第1の主面上の金属電極となるべき以外の部分を被覆し、そののち、所定の回路パターンを有した金属電極を直接形成し、パターン形成後にレジストやマスクを除去する。②第1の主面の全面に形成した金属膜上に、レジストを用いて所定の金属電極のパターンを形成してこのパターンで金属膜を被覆し、その後、不要部分を金属膜をエッチング除去し、更にレジストを除去する。③第1の主面の全面に形成した金属膜上に、金属電極となるべき以外の部分にレジスト等のマスクを形成し、その後、電解メッキにより金属膜を厚くし、所要のパターンの金属電極を形成する。その後、レジストを除去し、さらにフラッシュエッチングを行ない、金属電極部分のみ残して不要な金属膜を除去する。

【0026】金属電極が第1および第2の金属層からなる積層体である場合には、金属電極のパターンを加工形成する方法としては、具体的には次のようなものがある。①第1の主面の全面に形成した第1の金属層に対し、レジストを用いて所定の金属電極のパターンを形成して第1の金属層を被覆し、不要部分の第1の金属層をエッチング加工し、更にレジストを除去する。なお、その上に第2の金属層を形成しても良い。②第1の主面の

全面に形成した第1の金属層上に、金属電極となるべき部分以外の部分にレジスト等のマスクを形成し、電気めっきまたは無電解めっきにより、この金属層を厚くするかまたは異種金属を積層し、所望の金属電極のパターンを形成する。その後レジストを除去し、更にフラッシュエッチングを行い、金属電極部分のみを残し、不要な部分の第1の金属層を除去し電極を形成する。場合によっては、その上に第2の金属層を形成後、レジストを除去し、更にフラッシュエッチングをおこない、金属電極部分を残し、不要な金属膜を除去し第2の金属層を有する金属電極パターンを形成しても良い。③第1の主面の全面に形成した第1の金属層上に、所定のパターンの金属電極以外の部分にレジスト等のマスクを形成した後、第2の金属層を形成し、レジストを除去し、更にフラッシュエッチングを行い、金属電極部分のみを残すことによって金属電極を形成する。④第1の主面の全面に第1の金属層及び第2の金属層からなる積層膜を形成し、所定のパターンの金属電極部分の第2の金属層上にレジスト等のマスクを形成し、その後、金属電極部分のみを残して他をエッチング除去し、さらにレジストを除去して金属電極を形成する。⑤第1の主面及び第2の主面の全面に形成した低反射層、第1の金属層、第2の金属層からなる金属層の第2の金属層上に、所定のパターンの部分にレジスト等のマスクを形成した後、エッチングを行い、レジストを除去し、複数の金属電極、複数の集約電極、遮光層、帯電防止層のパターンを形成しても良い。

【0027】本発明において電極を第1及び第2の金属層からなるの積層体とする場合、上述したように、第2の金属層は、電気部品を圧着または熱融着可能にする金属層とすることが望ましい。このような第2の金属層は、スパッタリング等の真空処理法で形成できるが、さらに好ましくは金めっき、はんだめっき、印刷等により形成される。第2の金属層として例えば金めっき層を用いる場合、この金めっき層の形成方法には、次のようなものがある。①シアン化アルカリ浴で電気めっきを行う。②中性浴および弱アルカリ浴で電気めっきを行う。③有機酸を用いた弱酸性浴などの一般の金めっき法によってする。金めっき層の厚みとしては、通常 $0.05\mu\text{m}$ ~ $80\mu\text{m}$ 、好ましくは $0.1\mu\text{m}$ ~ $50\mu\text{m}$ 、さらに好ましくは $0.5\mu\text{m}$ ~ $50\mu\text{m}$ 、より好ましくは $0.1\mu\text{m}$ ~ $5\mu\text{m}$ が適当である。

【0028】第2の金属層としてははんだめっき層を用いる場合、その形成方法には次のようなものがある。①ほうふっ酸浴、フェノールスルホン酸浴、アルカノールスルホン酸浴などを用いた電解めっきによって形成する。②置換型めっきや還元析出などの無電解めっきにより形成する。③クリームはんだ等のはんだペーストをスクリーン印刷法等により印刷する。はんだめっき層の厚みとしては、通常 $0.05\mu\text{m}$ ~ $80\mu\text{m}$ 、好ましくは $0.5\mu\text{m}$ ~ $50\mu\text{m}$ 、より好ましくは $2\mu\text{m}$ ~ $10\mu\text{m}$ が適

当である。本発明においてはんだとは、材料間の接合に用いる低融点の金属や合金を指している。このような金属あるいは合金は、特に融点が絶対温度で723Kより低いものであり、例えば、In, Sn, Pb, Znの金属の単体または合金が挙げられる。一般的なものとしては、共晶はんだなどをつくるSn-Pb合金がある。このほか、ホムベルグ合金、メロッテ合金、ニュートンメタル、ダルスメタル、リヒテンベルグ合金、クローズ合金、ローズメタル、ウッドメタル、リボウィッチメタル、低融点はんだ、耐アルカリ性はんだ、共晶はんだ、JISはんだ、熱起電力小はんだ、アルミはんだ等が挙げられる。さらに、合金名として挙げたもの以外の合金であっても、接合に使用できるものであれば、第2の金属層として使用することができる。

【0029】はんだめっき層を形成する場合、相対的に高温である溶融はんだ浴を用いず、めっき法または印刷によりはんだめっき層を形成することにより、透明基板として耐熱性の高い基板を使用する場合はもちろん、やや耐熱性の低いプラスチックフィルムを用いた透明基板として用いる場合にも、第2の金属層を高い信頼性で形成することができるようになる。この結果、はんだを用いる接続信頼性の高い方法によって、受光集積回路素子などの半導体素子と電極との間の電氣的接続を行なうことが可能となる。

【0030】なおここで述べた電極の材料と形成方法、特に金属電極を構成する材料とこの金属電極の形成方法は、後述の集約電極、帯電防止層、外部接続用端子、および電極に対応する窓部に接して設けられている遮光層を構成する材料およびそれらの形成方法としてそのまま適用でき、さらに、第1の主面上に設けられる遮光層の材料および形成方法としてそのまま適用することができる。

【0031】本発明の光学素子用回路基板では、第2の主面側に複数の集約電極が配置される。この集約電極は、受光集積回路素子や発光集積回路素子などの素子と他の回路基板や電子回路との中継を行なうものであって、これら素子が電氣的には等価的にマトリクス接続などの接続形態となるようにするためのものである。各集約電極は、それぞれ、複数の素子に対する共通電極として設けられている。本明細書では、このような共通電極のうち第1の主面上にあるものを「共通電極」と呼び、第2の主面上にあるものを「集約電極」とよぶ。集約電極を構成する材料やその形成方法は、上述した電極、特に金属電極に関するものがそのまま適用される。第1の主面上の電極と集約電極との接続は、透明基板を貫通する電氣的接続部によって行なわれる。この電氣的接続部については後述する。

【0032】集約電極と他の回路基板や電子回路との電氣的接続は、集約電極自体に接続用リード線の一端を接合することによっても行なえるが、集約電極に電氣的に

接続された外部接続用端子を設け、この外部接続用端子を介して行なうようにすることが望ましい。外部接続用端子は、他の回路基板上のバンプと直接、接合させるためのバンプとしても使用することができる。外部接続用端子は、第1の主面および第2の主面のいずれにも設けることができる。第1の主面に設ける場合には、集積回路素子用の電極と同様の構成とすることができ、集約電極に対する外部接続用端子の接続は、透明基板を貫通する電氣的接続部によって行なわれる。一方、第2の主面に設ける場合には、集約電極に接続するパッド領域として外部接続用端子を形成することができる。外部接続用端子を設けることにより、この外部回路とこの光学素子用回路基板との電氣的接続を行なう際に熱が加わる部分を外部接続用端子の近傍部分に限定することができ、熱の影響が回路基板全体に及ぶことを防ぐことができる。したがって、耐熱性の低い透明基板を使用する場合でも、高温での半田による接合が可能となる。

【0033】さらに、第1の主面に形成される多数の電極のうち一部の(複数の)電極については、第2の主面側の集約電極には接続せずに、第1の主面上に設けられた共通電極に共通接続することが可能である。この共通電極の構成は、第1の主面上に設けられる点を除けば集約電極と同様である。集積回路素子接合用の電極と共通電極との接続は、第1の主面上に形成される回路パターンによって行なわれる。共通電極の端部に外部接続用端子を形成することも可能である。電極、共通電極およびこれら電極と共通電極を接続する回路パターンは、第1の主面上に同時に形成することができる。

【0034】第1の主面上の電極あるいは外部接続用端子と、第2の主面上の集約電極との電氣的な接続に使用される電氣的接続部について説明する。電氣的接続部の形成方法としては、次のようなものがある。①ドリルやレーザ等を用いるの機械的加工により透明基板に貫通穴を形成し、この穴の内部に無電解メッキ等により金属膜を被覆して形成する、第1の主面上の電極や外部接続用端子と第2の主面上の集約電極とはこの金属膜により電氣的に接続される。必要ならば、無電解メッキ後、電気メッキを行なってもよい。②酸、アルカリ、有機溶剤等の溶液によって透明基板に貫通穴を形成し、無電解メッキ等により穴の内面に金属膜を被覆して電氣的接続部を形成する。電極や外部接続用端子と集約電極との電氣的接続はこの金属膜によって行なわれる。必要ならば、無電解メッキ後、電気メッキを行なってもよい。③第1の主面側の電極と第2の主面側の集約電極ととの間に挟みつけるような機械的圧力を加え、同時に熱を加えることにより両面の電極を電氣的に接合する。④上述の場合③と同様に両方の面の電極間に機械的な圧力を加え、両方の電極を電氣的に接合する。⑤上述の場合③と同様に両方の面の電極間に機械的な圧力を加え、さらに同時に両電極間に電圧を印加し、発生するジュール熱により両方

の電極を電氣的に接合する(抵抗溶接)、などの方法が挙げられる。さらに、⑥ドリルやレーザ等を用いた機械的加工により透明基板に貫通穴を形成し、この穴の内部に導電性樹脂や導電性ペーストを充填することによっても電氣的接続部を設けることができる。この場合、第1の主面上の電極や外部接続用端子と第2の主面上の集約電極とは、導電性樹脂や導電性ペーストによって電氣的に接続される。このとき、焼成を行なうことにより、導電性ペースト類の導電性を高めるとともに、接合強度を向上させることもできる。

【0035】本発明において、電極や集約電極を金属で構成した場合、これらの金属の表面での光の反射による多重反射を防止するために、低反射層を設けることができる。低反射層は、電極を兼ねてもよいし、電極と透明基板との間に設けてもよい。電極が第1および第2の金属層からなる積層体の場合には、低反射層は、第1の金属層や第2の金属層を兼ねてもよいし、第1の金属層と透明基板の間に設けてもよいし、第2の金属層上に設けてもよい。

【0036】低反射層としては、その可視光線反射率が、50%以下、好ましくは10%以下、さらに好ましくは5%以下のものが望ましい。低反射層を構成し得る材料を例示するならば、Ge, Si, Sn, W, はんだ等の金属、Cr, Cu, Fe, In, Mn, Ni, Pb, Pd, Pt, Ti, V, W等の酸化物、B, W等の炭化物、Cr, Zr等の窒化物、Ni, Pb, Pd, Cu等の硫化物、Fe等のリン化合物やこれらの混合物などが挙げられる。さらに、黒染め処理や凹凸処理で表面の反射率を低下させた金属又は金属化合物を使用することができ、さらに上述したものを組み合わせたものを使用できる。ここで黒染め処理とは、金属表面を処理し、光の反射率の低い層を形成することである。黒染め処理としては、例えば、メルテックス社製エポノール等の市販の黒染め剤による処理や、特開昭57-41378号公報や特開昭63-47375号公報等に記載された方法によって金属層上に金属酸化物や金属硫化物の層を形成する方法などがある。また、金属電極を形成する際のレジストとしてカーボンブラックや着色顔料を含む硬化型樹脂を使用し、金属電極のパターンを形成するためのエッチング処理後も、この硬化型樹脂を除去せず、低反射層として使用しても良い。

【0037】本発明において、透明基板において窓部以外の部分を光が透過しないようにするため、遮光層を設けることが望ましい。遮光層は窓部を画定するものであって、窓部に沿って透明基板上の窓部以外の領域に形成される。また、受光集積回路素子などの素子を接続しあるいは配線するためのパターンとして形成された電極の上に、さらに遮光層を形成することにより、遮光効果がさらに高まる。この遮光層は、第1および第2の主面のいずれにも設けることが可能である。第2の主面側に設

ける場合には、後述するように、帯電防止層に遮光層としての機能を持たせ、単独の遮光層は設けないようにすることが望ましい。遮光層の光線透過率は、画像の読み取りあるいは画像の形成に使用される光に対し、望ましくは50%以下、好ましくは10%以下、さらに好ましくは5%以下である。また、遮光層と透明基板との間に、多重反射を防ぐための低反射層を設けてもよい。この低反射層は、電極に設けられる上述した低反射層と同様のものであり、上述したような方法によって形成できる。

【0038】本発明において遮光層の形成方法としては次のようなものがある。①黒色クロムメッキされた金属層や酸化銅等の低反射層を積層した金属層を形成して遮光層とする。②カーボンブラックまたは／および白金黒などの金属微粒子などの導電性フィラーを樹脂マトリックス中に分散した層を設け、遮光層とする。③顔料／染料などを樹脂中に分散した膜を形成し、遮光層とする。④ポリチオフェンなどのそれ自身に光吸収性がある樹脂を透明基板上に積層して遮光層と形成する。

【0039】遮光層の望ましい厚みは、通常0.05 $\mu$ m～50 $\mu$ m、好ましくは1 $\mu$ m～10 $\mu$ m、さらに好ましくは2 $\mu$ m～5 $\mu$ mである。

【0040】後述するように第2の主面側に帯電防止層を形成する場合には、第1の主面上の遮光層は、帯電防止層と対面するように形成される。その結果、遮光層は帯電防止層と共同して、読み取り用あるいは書き込み用の所定の以外の光が窓部に侵入するのをより効果的に防止する。この場合、遮光層は、原稿の読み取り時に発生する電気信号や画像形成時の感光体への光に対して影響を及ぼさないように形成する必要がある、導電性の小さな顔料／染料を含む樹脂で形成することが望ましい。第1の主面上の遮光層と第2の主面の帯電防止層とは、原稿読み取り用の光や画像形成用の光のみを通過させるための窓部を画定することになる。遮光層の欠落部分として画定される窓部は、通常、まっすぐなスリット状の形状とされ、そのスリット幅としての幅は、通常0.1mm～5.0mm、好ましくは0.3mm～2mm程度である。

【0041】本発明において、第2の主面上に、光学素子用回路基板の帯電を防止するための帯電防止層を設けることができる。特に、密着型のイメージセンサに使用する場合など、原稿や感光体と擦れ合うような形態で使用する場合には、摩擦電気による帯電を抑制するため、帯電防止層を設けることが望ましい。また、帯電防止層を設ける場合、帯電を防止するとともに、遮光性を有し、遮光層と共同して窓部を画定するような構成とすることが望ましい。このような帯電防止層の読み取り用あるいは書き込み用の光の波長における光線透過率は50%以下、好ましくは10%以下、さらに好ましくは5%以下が望ましい。また、透明基板と帯電防止層との間

に、上述したのと同様の低反射層を設けてもよい。

【0042】帯電防止層の形状は、窓部を画定するために、窓部に対応するスリット状の開口部を有するものとするのが望ましい。開口部は、通常、直線状であり、スリット幅としての幅は、通常0.1mm～50mm幅、好ましくは0.3mm～2mm幅が望ましい。また帯電防止層の厚みは通常0.05μm～50μm、好ましくは1μm～10μm、更に好ましくは2μm～5μmが望ましい。

【0043】帯電防止層に設けられる開口部は、透明基板の第1の主面に形成された電極及び遮光層の間に対応するように、配置するのがよい。帯電防止層それ自体の幅について、特に限定されないが、窓部のスリット幅と同等またはそれ以上であるのが好ましい。すなわち、帯電防止層の幅は、好ましくは窓部の横幅の2倍、さらに好ましくは5倍程度である。窓部をはさむ両側で帯電防止層の幅を等しくすることも可能であるが、受光集積回路素子などの素子に対する帯電の影響をより低減するため、素子に対応する側の方の幅を大きくすることが好ましい。具体的には、窓部に関して素子に対応する側の幅は、2mm～100mm、好ましくは3mm～10mmである。

【0044】透明基板の第2の主面上に帯電防止層を形成する方法としては、次に述べるような方法がある。①黒色クロムメッキ、黒色クロメート処理などのメッキ加工を第2の主面に施し、帯電防止層を形成する。②カーボンブラックまたは／および金属微粒子（例えば、白金黒）などの導電性フィラーを樹脂マトリックス中に分散させたものを印刷後、硬化させることにより帯電防止層を形成する。③金属層または低反射層を有する金属層を形成し、その後、エッチングを行なって帯電防止層を形成する。

【0045】さらに、透明基板の耐熱性が高い場合には、メッキ、蒸着、溶射、塗布加熱等の一般的な方法によって、帯電防止層を形成することが出来る。透明基板として、PET、ポリカーボネート、PES等の耐熱性が乏しい樹脂が使用されている場合には、帯電防止層形成時の熱による透明基板の変形を避けるために、帯電防止層形成時の温度を150℃以下、好ましくは120℃以下、さらに好ましくは100℃以下とすることが望ましい。

【0046】帯電防止層を比較的低温で形成する方法としては、次に述べるようなものがある。①一液硬化型のエポキシ樹脂に予めカーボンブラックなどの導電性フィラーを分散させ、開口部を有するようにこの樹脂を印刷し、所定の温度に加熱・硬化させて帯電防止膜を形成する。この一液硬化型のエポキシ樹脂は、所定の温度で分解するマイクロカプセルが分散されており、マイクロカプセル中には主剤と反応して硬化反応を引き起こす触媒が含まれている。②所定の温度で分解して主剤と反応す

る硬化剤が主剤中に分散され前記の反応によって硬化する樹脂を使用し、この樹脂中にカーボンブラック等の導電性フィラーを分散させる。そして、開口部を有するようにこの樹脂を印刷し、所定の温度に加熱・硬化させて帯電防止膜を形成する。また、帯電防止効果を高めるため、帯電防止層に接地用電極を設け、この接地用電極を接地することも可能である。

【0047】本発明において、透明基板の第2の主面側に、対象物からの光を窓部に導き、あるいは窓部から射出される光を対象物に集光させる導光体を設けることができる。ここで対象物とは、読み取り装置の場合の原稿や書き込み装置の場合の感光体である。導光体としては、光を集光させあるいは光を導く機能を有するものであれば、どのようなものでも使用できる。好ましい導光体を例示するならば、セルフオクレンズ等のロッドレンズアレイ類や、ガラス光ファイバまたはプラスチック光ファイバを束ねた光ファイバアレイ等が挙げられる。第2の主面にロッドレンズアレイや光ファイバアレイを設ける場合、帯電防止層を設けない構成とすることが望ましい。

【0048】本発明による光学素子用回路基板は、これまで説明してきた構成で十分にその機能を発揮できるが、この光学素子用回路基板を用いた製品の寿命を延長するために、耐摩擦性などの向上のために、第2の主面側の最表面に保護層を設けることが望ましい。保護層は、第2の主面側にガラス板を接着したり、UV硬化型アクリル樹脂、シリコンハードコート剤、シリカゾル剤等を塗布することによって、形成される。この保護層は、特に、帯電防止層を完全に覆うように設ける事が望ましい。保護層の厚みは1μm～200μmであり、好ましくは2μm～100μm、さらに好ましくは5μm～20μmである。

【0049】また、本発明の光学素子用回路基板とこの基板上に配設される光学素子との電気的接合の耐久性を高めるために、硬化型樹脂により素子全体を覆っても良い。この硬化型樹脂としては、アクリル系UV硬化型樹脂に代表されるUV硬化型樹脂、シリコンアクリレート等に代表される熱硬化型樹脂、エポキシ系などの常温硬化型樹脂等及びそれらを混合したものを用いることができる。

#### 【0050】

【作用】本発明の光学素子用回路基板では、集積回路素子との接合に用いられる電極を透明基板の一方の面に配し、透明基板の他方の面にこれら電極を集約するための集約電極を設け、透明基板を貫通する電気的接続部によってこれら電極と集約電極との間を接続することにより、集積回路素子が実装される回路基板自体が集約基板としての機能を備えることとなり、外部の回路との接続箇所も減少して信頼性が向上するとともに、集積回路素子を回路基板の表面に近接して実装することが出来るよ



うになる。

【0051】

【実施例】以下、図面を参照しながら、本発明を詳細に説明する。

【0052】上述したように本発明の光学素子用回路基板は、受光用の集積回路素子を実装して光学式読み取り装置のイメージセンサを構成したり、発光用の集積回路素子を実装して光プリンタなどの光学式書込み装置の記録ヘッドとして使用できるものである。まず、光学式読み取り装置のイメージセンサとして、本発明に基づく光学素子用回路基板を用いる場合につき、図1を用いて説明する。

【0053】この光学素子用回路基板は、基本的にはフィルム状である透明基板1を使用し、この透明基板にスリット状の窓部7を配置してこの窓部7を光が透過し得るようにし、さらに第1の主面にはそれぞれ読み取り用の受光集積回路素子13との接合に使用される複数の金属電極2をこの窓部7に沿って配置し、透明基板1において第1の主面とは反対側にある第2の主面には、窓部7に長手方向に延びる複数の集約電極3を設け、集約電極3と金属電極2とは透明基板1を貫通する接続部26によって相互に電気的に接続されるようにしたものである。金属電極2は窓部7での光の透過を阻害しないように配置されている。図1において、金属電極2の配列方向すなわち窓部7や集約電極3の長手方向は、図の紙面に垂直な方向である。また集約電極3は金属電極2の配置領域に対応して配置されている。

【0054】さらに、第1の主面上には、窓部7をはさんで金属電極2とは反対側に、窓部7を画定するための遮光層5が設けられている。遮光層5も窓部7の長手方向に延びており、遮光層5と各金属電極2ではさまれたスリット状の開口部分が、実質的に、第1の主面側での窓部7の露出面となる。この遮光層は、隣接する金属電極2間の隙間にも設けられるようにすることが望ましい。金属電極間の隙間に遮光層を設ける場合には、電気絶縁性を有する材料で遮光層を構成する必要がある。また、第2の主面側には、窓部7に対応するスリット状の開口部を有し、導電性および遮光性を有する帯電防止層6が設けられている。帯電防止層6は摩擦電気などによる帯電を防止するとともに、第2の主面側で窓部7を画定する機能も有している。さらに、第2の主面や第2の主面上の帯電防止層6と集約電極3を覆うように、透明な保護層8が設けられている。ここで、帯電防止層の代わりに、セルフオックレンス等のレンズ類やガラスファイバーアレイ等の光を導く導光体を設けても良い。

【0055】原稿とイメージセンサとを相対的に移動させることによって一画面の画像データを入力する光学式読み取り装置に使用する場合には、この光学素子用回路基板は、窓部7がその長手方向が原稿14の移動方向を横切る方向を向くように、かつ第2の主面側が原稿14

に対向するように、読み取り装置内に配置される。この場合、原稿読み取りのための光源12からの光は、第1の主面側からこの透明基板1に入射し、窓部7を透過して原稿14に照射され、原稿上の画像パターンに応じて反射され、再び窓部7を透過して、金属電極2に接合された受光集積回路素子13に入射する。なお、原稿14は、搬送ローラ40によって図示左右方向に搬送される。

【0056】ここでは本発明の光学素子用回路基板を光プリンタなどの光学的書込み装置に用いる場合には、受光集積回路素子13の代りに発光集積回路素子とその発光面が窓部7側を向くように電極2に取り付けられればよい。そして、透明基板の第2の主面が感光体の感光面に対向するように配置すれば良い。また、上述したような原稿を移動させる形式の他、感光体を移動させる形式や光学素子用回路基板自体を移動させる形式のいずれを採用することも可能であり、これら移動形式は相対的な関係のみを示しているため、原理的には相互に等価である。

【0057】さらに本発明の光学素子用回路基板について、その実施例を説明する。図2は第1の実施例の光学素子用回路基板を示している。

【0058】フィルム状の透明基板1の第1の主面（図示上面）には、スリット状の窓部7となる領域をはさみ、一方の側に遮光層5が設けられ、他方の領域に複数の金属電極2が設けられている。これら遮光層5と金属電極2によって、窓部7の領域が限定されていることになる。各金属電極2は、短冊状のものであり、その長手方向が窓部7の長手方向とは直角になるように配置されている。この回路基板を光学式読み取り装置に適用した場合、原稿とこの回路基板との相対的な移動方向を横切る方向に、窓部7の長手方向が向くようにこの回路基板は配置されることになる。

【0059】一方、透明基板の第2の主面（図示下面）、すなわち第1の主面とは反対側の主面には、第1の主面で金属電極2が設けられている領域に対応して、複数の集約電極3が相互に平行になるように設けられている。各集約電極3は、窓部7の長手方向の長さよりも長いリボン状のものである。さらに第2の主面には、帯電防止層6が設けられている。帯電防止層6は遮光性および導電性を有する材料で構成されている。帯電防止層6は、図3(A)に示されるように、長方形から窓部7に対応する開口部を切り取った形状のもの、すなわち長方形の辺で構成される形状に、形成されている。この他、図3(B)に示されるように、窓部7の両側に設けられる2本のリボン状のものとしてもよい。第2の主面、集約電極3および帯電防止層6の全面を覆うように、透明な保護層8が設けられている。

【0060】ここで、第1の主面側の金属電極2および遮光層5と、第2の主面側の帯電防止層6との位置関係

を説明する。これらのものはいずれも窓部 7 の領域を実質的に画定している。しかしながら、帯電防止層 6 の開口面の縁に対し、金属電極 2 や遮光層 5 の端部は、ぴったりと一致してもよいし、窓部 7 を透過する光に妨害を与えない限り、帯電防止層の開口面の縁に対して少しは迫り出しているもよい。また第 1 の主面側で窓部 7 として確保される領域すなわち金属電極 2 と遮光層 5 とによって囲まれる領域の寸法と、第 2 の主面側での帯電防止層 6 の開口部の寸法とは、光が透過できる共通の領域が形成される限り、異なっているもよい。

【0061】再び第 1 の主面に注目すると、第 1 の主面には、集約電極 3 の一方の端部に相当し、かつ、この回路基板自体の周縁部に当たる部位に、集約電極 3 の本数と同数の外部接続用端子 30 が設けられている。この外部接続用端子 30 は、それぞれ外部回路との接続に使用されるパッド状のものであって、電気的接合部 20 を介して、集約電極 3 と 1 対 1 で電気的に接続されている。電気的接合部 20 は、透明基板 1 を貫通するように設けられている。

【0062】また、各金属電極 2 は、それぞれ集約電極 3 のいずれかと電気的接合部 20 を介して電気的に接続されている。図 4 に示す断面図は、電気的接合部 20 を介して両者がどのように接続されているかを示している。図 4 には、イメージセンサとして、光源 12 および受光集積回路素子 13 も描かれている。各金属電極 2 について、どの集約電極 3 と接続するかは、任意に選択し得るものであるが、集約電極 3 が、マトリクス接続などの配線数を減少させる接続方式のために設けられているものであることから、当業者は、金属電極 2 と集約電極 3 の接続の組み合わせについて、望ましいものがどのようなものであるかを容易に理解することができる。また、例えば金属電極 120 本を集約電極 8 本に集約できる。図 5(A) は、第 1 の主面側から見た場合の各金属電極 2 と各集約電極 3 との位置関係を模式的に示している。この図において、金属電極 2 と集約電極 3 とが重なっている箇所のうち、太線で囲まれた部分は、金属電極 2 と集約電極 3 が実際に接続されている場所を示している。またこの図では、受光集積回路素子や発光集積回路素子の実装が容易となるように、金属電極 2 が 2 本 1 組として、その窓部 7 側の先端形状が対称になっていることが示されている。図 5(B) は、図 5(A) に対応する模式的な断面図である。

【0063】以上、第 1 の実施例について説明したが、これには種々の変形例が可能である。図 6 に示したものでは、外部接続用端子 30 が、金属電極 2 をはさんで窓部 7 とは反対側になる位置に、一群のものとして設けられている。この場合、集約電極 3 の形状を第 2 の主面上で L 字型に屈曲するものとするにより、透明基板 1 を貫通する電気的接続部 20 によって、集約電極 3 と外部接続用端子 30 との接続を図ることができる。

【0064】また、帯電防止層 6 のみで遮光が十分であれば、遮光層を取って設けないことも可能である。

【0065】受光集積回路素子あるいは発光集積回路素子としては、典型的には、多数の電子デバイスを複数配設した長尺のアレイ型デバイスが使用される。アレイ型のデバイスを使用する場合には、そのデバイスに設けられているパンプの数だけの金属電極がそのデバイスに割り当てられ、電気的かつ機械的支持に使用される。本発明の光学素子用回路基板では、窓部に沿って金属電極を多数配置できるので、アレイ型のデバイスに対して機械的に支持する点を増やすことができ、好都合である。

【0066】図 7 は、本発明の第 2 の実施例の光学素子用回路基板における金属電極と集約電極との関係を模式的に示す平面図である。この回路基板は、第 1 の実施例のものとはほぼ同様のものであるが、第 1 の主面上の金属電極のうちの符号 2c で示されるいくつかのものが集約電極 3 とは接続されていない。その代り、金属電極 2c は、第 1 の主面上に形成された回路パターン 35 を介して共通電極 36 に電気的に接続されている。この共通電極 36 は、1 本の集約電極の代替となるものである。共通電極 36 は、第 1 の主面上において、各金属電極 2, 2c をはさんで窓部 7 の反対側に設けられ、窓部 7 の長手方向に延びるリボン状の形状を有する。共通電極 36 の端部には、外部回路との接続に使用されるパッド領域である外部接続用端子 30a が設けられている。この外部接続用端子 30a は、集約電極 3 に接続される外部接続用端子 30 と同様の構成となっている。本実施例の場合、回路パターン 35 や共通電極 36 は、金属電極 2, 2c と同時に形成できるので、これらを設けることによる工数の実質的な増加はない。また、全ての金属電極を集約電極に接続する場合に比べ、透明基板 1 を貫通する電気的接続部 20 の個数を削減することができる。

【0067】本発明の第 3 の実施例の光学素子用回路基板が、図 8(A), (B) に示されている。なお、図 8(B) では、画像形成用の発光集積回路素子 16 が実装された状態が示されている。この実施例は、窓部 7 をはさんで両側に金属電極 2 が設けられている。その結果、第 1 の主面においては窓部 7 がその両側の金属電極 2 によって画定されることになるので、遮光層は設けられていない。もちろん、窓部 7 の各側での金属電極 2 が形成されている領域に対応して、それぞれ、第 2 の主面上に集約電極 3 が設けられている。つまりこの回路基板は窓部 7 の長手方向の中心線を含み透明基板 1 の表面に垂直な平面に関してほぼ対称の構成となっている。

【0068】この光学素子用回路基板では、窓部 7 をはさんで対向する 2 つの金属電極 2 の間にまたがるように発光集積回路素子 16 を実装することができる。この場合、発光集積回路素子 16 の発光面 16a は窓部 7 の真上にあつて窓部 7 の方を向いており、また発光集積回路素子 16 は、その接続用パンプ 16b をによって、窓部



7をはさんで対向する2つの金属電極2のそれぞれに、接合されている。光学式書き込み装置に本発明の光学素子用回路基板を使用する場合、回路基板の窓部を通過する光は回路基板に実装された発光素子からの光だけであるから、本実施例のように、窓部を覆うように発光素子を配置しても構わない。このような配置とすると、発光集積回路素子とその両端で支持されるため、機械的な強度が向上する。光学式読み取り装置の場合であっても、発光部と受光部とを同一パッケージ内に共存させたアレ

イ型のデバイスを用いることにより、デバイスが窓部上を覆うような構成とすることができる。

【0069】以下、本発明について、実際の製造例を挙げてさらに具体的に説明する。

【0070】《製造例1》図9に示される光学素子用回路基板を製作した。この回路基板は第1の実施例に示したものと同様のものであるが、遮光層、帯電防止層および保護層が設けられていない点で相違する。金属電極2

には、受光集積回路素子13が接合されている。

【0071】厚さ50 $\mu$ mのPESフィルムを透明基板1として使用し、その第1及び第2の主面に、DCマグネトロンスパッタリング法により、Cr（厚さ0.01 $\mu$ m）とCu（厚さ0.3 $\mu$ m）とを順次積層して、金属薄膜を形成した。次に、この透明基板1に対し、金属電極2と集約電極3との電氣的接続が行なわれる位置に、ドリルを使用して電氣的接続部となるべき貫通孔を形成した。この貫通孔の位置にあわせ、第1の主面側に金属電極2が、第2の主面側に集約電極3が形成されるように、これら金属電極2及び集約電極3が形成される位置以外の位置の金属薄膜上にレジストインキを塗布した。無電解めっきにより貫通孔の内壁に厚さ0.3 $\mu$ m程度の銅層を堆積させた。そして、電解めっきにより、貫通孔の内部や露出している金属薄膜の部分に銅層を約5 $\mu$ mの厚さで設けた。この銅層は、金属電極の第1の金属層となるものである。

【0072】次に、アルカノールスルホン酸浴中でのめっきにより、厚さ約5 $\mu$ mのSn-Pb合金からなる第2の金属層としてのはんだ層を第1の金属層上に形成した。その後、レジストインキを除去し、不要な金属を除去した。これにより、電氣的接続部20を介して接続されている金属電極2および集約電極3が透明基板1に設けられたことになる。

【0073】第1の主面側において、窓部7およびその周囲と金属電極2の周囲に、シリコンアクリレートからなる熱硬化性樹脂を塗布した。そして接続用パンプを有する複数の受光集積回路素子13をそれぞれ所定の金属電極2上に載せ、1kgf/cm<sup>2</sup>の圧力下で150℃に5分間保ち、受光集積回路素子13と金属電極2との接合を行なうとともに樹脂を硬化させた。接合部での割れや剥がれはなかった。光源12からの光を窓部7を透過させ、第2の主面に対向して移動する原稿に照射し

た。そしてその原稿からの反射光を受光集積回路素子13で検出し、光学的読み取り装置による読み取りを行なった。その結果、正常に読み取りが行なえることが確認された。

【0074】《製造例2》図10に示される光学素子用回路基板を製作した。この回路基板は第1の実施例に示したものと同様のものであるが、金属電極2が透明基板1側から第1の金属層2a、第2の金属層2bが順次積層された構成である。さらに、第2の金属層2b上には、受光集積回路素子13が搭載される部分を除いて、遮光層5が設けられている。隣接する金属電極2間の隙間にも遮光層が設けられ、この遮光層5は金属電極2上の遮光層5と一体のものとなっている。

【0075】厚さ50 $\mu$ mのPEEKフィルムを透明基板1として使用し、その第1及び第2の主面に、DCマグネトロンスパッタリング法により、Cr（厚さ0.01 $\mu$ m）とCu（厚さ0.3 $\mu$ m）とを順次積層して、金属薄膜を形成した。次に、第1の主面側に金属電極2が、第2の主面側に集約電極3が形成されるように、これら金属電極2及び集約電極3が形成される位置以外の位置の金属薄膜上にレジストインキを塗布した。金属電極2と集約電極3との電氣的接続が行なわれる位置に、ドリルを使用して電氣的接続部20となるべき貫通孔を形成した。無電解めっきにより貫通孔の内壁に厚さ0.3 $\mu$ m程度の銅層を堆積させた。そして、電解めっきにより、貫通孔の内部や露出している金属薄膜の部分に銅層を約5 $\mu$ mの厚さで設けた。この銅層は、集約電極3の第1層になるとともに、金属電極2の第1の金属層2aになる。

【0076】次に、アルカノールスルホン酸浴中でのめっきにより、厚さ約5 $\mu$ mのSn-Pb合金からなるはんだ層を銅層上に形成した。金属電極2の第2の金属層2bはこのはんだ層で構成される。その後、レジストインキを除去し、不要な金属を除去した。これにより、電氣的接続部20を介して接続されている金属電極2および集約電極3が透明基板1に設けられたことになる。

【0077】次に、第1の主面側において、窓部7をはさむように、黒色顔料を含む熱硬化性樹脂を印刷し、加熱・硬化させて遮光層5を形成した。このとき、金属電極2上および金属電極2間の隙間の部分にも遮光層5が形成される。さらに、第2の主面側において、窓部7を囲むように、カーボンブラック粒子を含む熱硬化性樹脂の混合液を塗布・硬化させて、遮光性のある帯電防止層6を形成した。この帯電防止層6に表面抵抗率は300 $\Omega$ /□であり、遮光層5の光線透過率は1%以下であった。そして、第2の主面側に、集約電極3、帯電防止層6および窓部7を覆うようにUV硬化型ウレタンアクリル樹脂を塗布・硬化させ、厚さ10 $\mu$ mの保護層8を形成した。

【0078】パンプを有し半導体素子である複数の受光

集積回路素子 13 をそれぞれ所定の金属電極 2 上に載せ、 $5\text{ kgf/cm}^2$  の圧力下で  $150^\circ\text{C}$  に 5 分間保ち、受光集積回路素子 13 と金属電極 2 を接合させた。接合部での割れや剥がれはなかった。光源 12 からの光を窓部 7 を透過させ、第 2 の主面に対向して移動する原稿 14 に照射した。そしてその原稿 14 からの反射光を受光集積回路素子 13 で検出し、光学的読み取り装置による読み取りを行なった。その結果、正常に読み取りが行なえることが確認された。

【0079】《製造例 3》図 11 に示される光学素子用回路基板を製作した。この回路基板は、製造例 2 で図 10 を用いて示したものと同様のものであるが、第 2 の主面側において窓部 7 を取り囲むように遮光層 5a を設け、この遮光層 5a および窓部 7 を覆うように透明な帯電防止層 6a を設けた構成となっている。さらに、保護層 8 は帯電防止層 6a 上にのみ設けられており、集約電極 3 が設けられている部分には保護層 8 は設けられていない。

【0080】厚さ  $25\mu\text{m}$  の PES フィルムを透明基板 1 として使用し、その第 1 及び第 2 の主面に、DC マグネトロンスパッタリング法により、厚さ  $0.3\mu\text{m}$  の銅薄膜を形成した。次に、上記の各製造例と同様に、金属電極 2 及び集約電極 3 が形成される位置以外の位置の金属薄膜上にレジストインキを塗布した。金属電極 2 と集約電極 3 との電気的接続が行なわれる位置に、穴開け器を使用して電気的接続部 20 となるべき貫通孔を形成した。無電解めっきにより貫通孔の内壁に厚さ  $0.3\mu\text{m}$  程度の銅層を堆積させ、第 1 の主面側の銅薄膜と第 2 の主面側の銅薄膜とを電気的に接合した。そして、電解め

っきにより、貫通孔の内部や露出している銅薄膜の部分に銅層を約  $5\mu\text{m}$  の厚さで設けた。この銅層は、集約電極 3 の第 1 層になるとともに、金属電極 2 の第 1 の金属層 2a になる。

【0081】次に、レジストを除去し、不要な部分の銅薄膜を除去した後、厚さ約  $2\mu\text{m}$  の Sn-Pb 合金からなるはんだ層を置換メッキ法により銅層上に形成した。金属電極 2 の第 2 の金属層 2b はこのはんだ層で構成される。これにより、金属電極 2 および集約電極 3 が透明基板 1 に設けられたことになる。

【0082】次に、第 1 及び第 2 の主面の両方において、窓部 7 をはさむように、黒色顔料を含む熱硬化性樹脂を印刷し、加熱・硬化させて遮光層 5, 5a を形成した。遮光層 5 は、金属電極 2 上及び金属電極 2 間の隙間にも設けられている。これら遮光層の光線透過率は 1% 以下であった。そして第 2 の主面側において、窓部 7 と遮光層 5a とをともに被覆するように、酸化スズの微粒子を含む樹脂を塗布・硬化させ、透明で導電性を有する帯電防止層 6 を形成した。この帯電防止層 6 に表面抵抗率は  $500\Omega/\square$  であった。そして、帯電防止層 6 を覆うように UV 硬化型ウレタンアクリル樹脂を塗布・硬化

させ、厚さ  $10\mu\text{m}$  の保護層 8 を形成した。

【0083】次に、 $5\text{ kgf/cm}^2$  の圧力下で  $150^\circ\text{C}$  に 30 秒間保つことによって、受光集積回路素子 13 と金属電極 2 を接合させた。接合部での割れや剥がれはなかった。光学的読み取りセンサとして正常に動作することが確認された。

【0084】《製造例 4》製造例 2 で図 10 を用いて説明したものと同様の構成の回路基板を作成した。厚さ  $25\mu\text{m}$  のカプトン V フィルムからなる透明基板 1 の第 1 および第 2 の主面に、イオン蒸着薄膜形成法により厚さ  $1\mu\text{m}$  の銅薄膜を形成し、電気的接続部となるべき貫通孔を透明基板 1 に設けた。次に、金属電極 2 及び集約電極 3 が形成される位置以外の位置の銅薄膜上にレジストインキを塗布した。無電解めっきにより貫通孔の内壁に厚さ  $0.3\mu\text{m}$  程度の銅層を堆積させるとともに、電解メッキにより、電解めっきにより、貫通孔の内部や露出している銅薄膜の部分に銅層を  $10\mu\text{m}$  の厚さで設けた。この銅層は、集約電極 3 になるとともに、金属電極 2 の第 1 の金属層 2a になる。そして、第 1 の主面側の銅層（第 1 の金属層 2a）上に厚み  $1\mu\text{m}$  の Ni 層を形成した後、金メッキにより厚さ  $1\mu\text{m}$  の金メッキ層を設け、金属電極 2 の第 2 の金属層 2b を形成した。これにより、電気的接続部 20 を介して接続されている金属電極 2 および集約電極 3 が透明基板 1 に設けられたことになる。

【0085】次に、第 1 の主面側において、窓部 7 を画定するように、UV 硬化型有色樹脂レイキュア 4200（十条化工社製）を印刷し、硬化させて遮光層 5 を形成した。さらに、第 2 の主面側において、窓部 7 を画定するように、カーボンブラック粒子を含む熱硬化性樹脂（三井東圧化学社製；ストラクトボンド 920）を塗布し、熱硬化させて、遮光性のある帯電防止層 6 を形成した。この帯電防止層 6 の表面抵抗率は  $300\Omega/\square$  であり、光線透過率は 1% 以下であった。そして、第 2 の主面側において、集約電極 3、帯電防止層 6 および窓部 7 を覆うように UV 硬化型ウレタンアクリル系樹脂を塗布・硬化させ、厚さ  $10\mu\text{m}$  の保護層 8 を形成した。

【0086】A1 製のパンプを有する半導体受光集積回路素子 13 を金属電極 2 に対し、温度  $200^\circ\text{C}$ 、時間 30 秒間の条件で圧着することにより、受光集積回路素子 13 をこの回路基板に対して実装した。接合部での割れや剥がれはなかった。素子を実装した回路基板を光学的読み取り装置に取り付けたところ、正常に読み取りが行なえることが確認された。

【0087】《製造例 5》製造例 2 で図 10 を用いて説明したものと同様の構成の回路基板を作成した。ただし金属電極 2 の第 2 の金属層上には遮光層は設けられていない。両面に黒染処理が施された厚さ  $18\mu\text{m}$  の銅箔を用意し、この銅箔の片面にキャスト法によって厚さ  $10\mu\text{m}$  の PES フィルムを形成した。この PES フィ

ルムは透明基板1となり、銅箔が設けられている面が透明基板1の第2の主面となっている。次に透明基板1の第1の主面すなわち銅箔が設けられていない面に、DCマグネトロンスパッタリング法によって、厚さ0.3 $\mu$ mの銅の薄層を形成した。

【0088】第1の主面および第2の主面において、金属電極2、集約電極3及び遮光層5が形成される位置以外の位置の銅箔あるいは銅の薄膜上にレジストインキを塗布した。そして、第1の主面の銅の薄膜上に、アルカノールスルホン酸浴中での電解メッキにより、厚さ約5 $\mu$ mのSn-Pb合金からなるはんだ層を設けた。このはんだ層は、金属電極2の第2の金属層2bを構成するとともに、遮光層5の第2層を形成するものである。第2の主面側の銅箔をエッチングし、集約電極3及び帯電防止層6を形成した。この製造例5では、帯電防止層6は銅箔で構成されている。そして、レジストインキを除去した。

【0089】次に、金属電極2と集約電極3との電気的な接合が行なわれるべき位置に、加熱用電極と溶接用電極ヘッドとを接触させ、これら主面間を接合する電気的接続部20を形成した。さらに、第2の主面側に、集約電極3、帯電防止層6および窓部7を覆うようにUV硬化型ウレタンアクリル系樹脂を塗布・硬化させ、厚さ25 $\mu$ mの保護層8を形成した。

【0090】ランプを有する半導体受光集積回路素子13と金属電極2とを、5kgf/cm<sup>2</sup>、200℃、30秒の条件で圧着することにより、接合した。接合部での割れや剥がれはなかった。素子を実装した回路基板を光学的読み取り装置に取り付けたところ、正常に読み取りが行なえることが確認された。

【0091】《製造例6》図12に示す回路基板を作成した。この回路基板は、製造例1で図9を用いて説明した回路基板に対し、その透明基板1の第2の主面側に接着層8を介してロッドレンズアレイであるレンズ17を固着させた、レンズ付きの構成となっている。また、黒色顔料を含む熱硬化性樹脂で形成された遮光層5が設けられている。遮光層5は、窓部7を画定するように設けられており、第2の金属層2b上にも設けられている。接着層8としては、UV硬化型アクリレート樹脂を使用した。レンズ17は、窓部7に対応する位置に配置されている。なお、製造例1と同様に、複数個の受光集積回路素子を実装した後、読み取り試験を行なったところ、正常に読み取りが行なえることが、確認された。

【0092】《製造例7》図13に示される回路基板を製作した。この回路基板は、第1の実施例に示したものと同様のものであるが保護層が設けられていない。金属電極2、集約電極3、遮光層5および帯電防止層6は、2層の金属層を積層した構成であり、これらのものの下層側の金属層と透明基板1との間には、光の反射率の小さい低反射層4が介在している。

【0093】透明基板1である厚さ50 $\mu$ mのPESフィルムの第1及び第2の主面に、DCマグネトロンスパッタリング法により、厚さ0.1 $\mu$ mの黒色酸化ニッケル層を低反射層4として形成した。そして、低反射層4の上に、同法により、厚さ0.5 $\mu$ mの銅薄膜を形成した。

【0094】次に、第2の主面の全面に保護用のマスクを積層した。第1の主面には金属電極2および遮光層5に対応するパターンでレジスト樹脂を印刷し、電解メッキにより厚さ5 $\mu$ mの銅層を形成した。銅薄膜とこの銅層とは、第1の金属層2aを構成する。次に、アルカノールスルホン酸浴中での電解めっきにより、厚さ約5 $\mu$ mのSn-Pb合金からなる第2の金属層2bを第1の金属層上に形成した。その後、レジストインキを除去し、フラッシュエッチングにより、不要な酸化ニッケルおよび銅薄膜を除去した。これにより、窓部7を画定するように、金属電極2および遮光層5が形成されたことになる。なお、金属電極2の形成と平行して、外部接続用端子も形成されるようにした。

【0095】次に、第1の主面上に保護用のマスクを積層し、第2の主面側のマスクを除去し、第2の主面上において、集約電極3および帯電防止層6が形成される領域以外の領域にレジスト樹脂を印刷した。そして、電解メッキによりはんだ層を形成し、レジストを除去し、その後、不要な酸化ニッケル、銅薄膜を除去して、集約電極3と遮光性を有する帯電防止層6を形成した。帯電防止層6は窓部7を画定するように設けられている。集約電極3は、透明基板1側が銅薄膜からなる第1の金属層3aであって、この第1の金属層3aに第2の金属層3bであるはんだ層が積層された構成となっている。酸化ニッケルからなる低反射層4の反射率は29%であった。

【0096】そして、抵抗溶接法により電気的接続部20を形成し、金属電極2および外部接続用端子と集約電極3との間を電気的に接続し、回路基板を完成させた。

【0097】そして接続用ランプを有する読み取り用の受光集積回路素子13を170℃3分間の条件でこの回路基板に接合した。同様に、外部接続用端子と外部の駆動回路基板とを接続した。接合部での割れや剥がれはなかった。光源12からの光を窓部7を透過させ、第2の主面に対向して移動する原稿14に照射した。そしてその原稿からの反射光を受光集積回路素子13で検出し、光学的読み取り装置による読み取りを行なった。その結果、正常に読み取りが行なえることが確認された。

【0098】《製造例8》製造例7と同様にして、図13に示される回路基板を制作した。ただし、第1の主面側の金属電極2および遮光層5の形成の過程における、電解メッキによって銅層を設ける工程は省略した。すなわち、金属電極2の第1の金属層2aは、DCマグネトロンスパッタ法で形成された銅薄膜のみで構成されてい

る。

【0099】そして接続用パンプを有する読み取り用受光集積回路素子13を170℃3分間の条件でこのようにして得られた回路基板に接合した。同様に、外部接続用端子と外部の駆動回路基板とを接続した。接合部での割れや剥がれはなかった。光源12からの光を窓部7を透過させ、第2の主面に対向して移動する原稿14に照射した。その原稿からの反射光を受光集積回路素子13で検出し、光学的読み取り装置による読み取りを行なった。その結果、正常に読み取りが行なえることが確認された。

【0100】《製造例9》図14に示される回路基板を作成した。この回路基板は、図13に示されるのものと同様のものであるが、集合電極3および帯電防止層6が両面黒染処理された銅箔のみで構成され、さらに、第2の主面側において窓部7および帯電防止層6を覆うように透明な保護層8が設けられている点で、図13に示したものと相違する。

【0101】両面に黒染処理が施された厚さ18μmの銅箔を用意し、この銅箔の片面にキャスト法によって厚さ10μmのPESフィルムを形成した。このPESフィルムは透明基板1となり、銅箔が設けられている面が第2の主面となっている。次に、透明基板1の第1の主面に、DCマグネトロンスパッタリング法によって、厚さ0.1μmの黒色酸化ニッケル層（低反射層4）と厚さ0.3μmの銅の薄層とを順次形成した。この銅薄膜は、金属電極2においては第1の金属層2aとなる。

【0102】次に、第2の主面にある銅箔の全面に保護用のマスクを積層し、第1の主面には金属電極2および遮光層5に対応するパターンでレジスト樹脂を印刷した。次に、アルカノールスルホン酸浴中での電解めっきにより、厚さ約5μmのSn-Pb合金からなるはんだ層を銅薄膜上に形成した。このはんだ層は金属電極2においては第2の金属層2bとなる。その後、レジストインクを除去し、不要な酸化ニッケルおよび銅薄膜を除去した。これにより、金属電極2および遮光層5が形成されたことになる。

【0103】次に、第1の主面上に保護用のマスクを積層し、第2の主面側のマスクを除去し、第2の主面上において、集合電極3および帯電防止層6が形成される領域以外の領域にレジスト樹脂を印刷した。そして、銅箔をエッチングし、その後、レジストを除去して集約電極3と遮光性のある帯電防止層6を形成した。集約電極3および帯電防止層6は、両面に黒染処理された銅箔から形成されているので、集約電極3や帯電防止層6と透明基板1との接合面、および原稿14側の表面には、低反射層4が形成されていることになる。

【0104】金属電極2と集約電極3との接合が行なわれる位置に、加熱電極ヘッドと溶接電極ヘッドとを接続

し、抵抗溶接を行なわせることにより、これら電極間の電氣的接続部20を形成した。そして、第2の主面側において、窓部7および帯電防止層6を覆うように、UV硬化型ウレタンアクリル系樹脂を塗布・硬化させ、厚さ25μmの保護層8を形成した。

【0105】パンプを有する半導体受光集積回路素子13と金属電極2とを、5kg/cm<sup>2</sup>の圧力下で、150℃に5分間保持することにより、両者を接合した。接合部での割れや剥がれはなかった。読み取り試験を行なったところ、正常に読み取りが行なえることが確認された。

【0106】《製造例10》製造例7で図13を用いて示したのと同構成の回路基板を製作した。透明基板1である厚さ25μmの一軸延伸PEEKフィルムの第1及び第2の主面に、DCマグネトロンスパッタリング法により、厚さ0.1μmの黒色酸化ニッケル層を低反射層4として形成し、続けて厚さ0.5μmの銅薄膜を形成した。

【0107】第1及び第2の主面に、所定のパターンのレジスト樹脂を塗布し、電解メッキにより、厚さ5μmの銅層を形成した。レジスト樹脂を除去し、フラッシュエッチングにより不要な銅薄膜を除去し、次に、置換はんだメッキ法により、約1μmの厚さのはんだ層を形成した。これにより、金属電極2、集約電極3、遮光層5および帯電防止層6が形成されたことになる。金属電極2および集約電極3は、いずれも、銅からなる第1の金属層2a、2bとはんだからなる第2の金属層3a、3bとを積層した構成である。同時に外部接続用端子も形成した。

【0108】そして、抵抗溶接法により電氣的接続部20を形成し、金属電極2および外部接続用端子と集約電極3との間を電氣的に接続し、回路基板を完成させた。この製造例10では、80個の金属電極2を8本の集約電極3にまとめることが可能であった。そして、製造例1と同様に受光集積回路素子13をボンディングし実装した。接合部での割れや剥がれはなかった。読み取り試験を行なったところ、正常に読み取りが行なえることが確認された。

【0109】《製造例11》製造例10において、受光集積回路素子13と回路基板との接合の条件を、素子のパンプ1個当たり5kgf/cm<sup>2</sup>、150℃とし、圧着時間を5分間とした以外は製造例10と同様にした。接合部での割れや剥がれはなかった。その後、読み取り試験を行なったところ、正常に読み取りが行なえることが確認された。

【0110】《製造例12》図15に示される回路基板を作成した。この回路基板は、図13を用いて製造例10で作成した回路基板において、窓部7および帯電防止層6を覆うように保護層8が設けられた構成となっている。保護層8は、集約電極3や帯電防止層6の形成後、

UV硬化型ウレタンアクリル系樹脂を厚さ  $10\mu\text{m}$  で塗布・硬化させることによって形成した。

【0111】受光集積回路素子13のバンプ1個当たり  $10\text{kgf}/\text{cm}^2$  の圧力を加えてバンプを金属電極2に押し当て、熱風循環加熱法 ( $140^\circ\text{C}$ 、20分) により、受光集積回路素子13をこの回路基板に接合した。接合部での割れや剥がれはなかった。読み取り試験を行なったところ、正常に読み取りが行なえることが確認された。

【0112】《製造例13》製造例12で図15を用いて説明したものと同様の構成の回路基板を作成した。厚さ  $25\mu\text{m}$  のカプトンVフィルムの第1及び第2の主面に、DCマグネトロンスパッタ法により、厚さ  $0.1\mu\text{m}$  の黒色酸化クロム、厚さ約  $1\mu\text{m}$  の銅薄膜を順次形成した。黒色酸化クロムの層は低反射層4を構成する。

【0113】第1の主面及び第2の主面の銅薄膜上に、所定のパターンのレジスト樹脂を塗布した。次に、電気的接続部20を形成するために、穴開け機により透明基板1に貫通孔を形成し、形成した貫通孔の内側の面に無電解めっきにより銅層を形成した。これにより第1の主面の金属電極2と第2の主面の集約電極3との電気的接続が完成したことになる。さらに電気めっきにより銅層を約  $5\mu\text{m}$  の厚さで形成した。次にレジストを除去し、不要な銅薄膜をエッチングにより除去した後、約  $2\mu\text{m}$  厚みのSn-Pb合金からなるはんだ層を置換めっきにより形成した。そして、第2の主面において帯電防止層6及び窓部7を覆うように、UV硬化型ウレタンアクリル系樹脂を保護層8として  $10\mu\text{m}$  厚で形成した。金属電極2において、第1の金属層2aは銅で構成され、第2の金属層2bははんだで構成されている。

【0114】このようにして完成した回路基板とバンプを有する受光集積回路素子13とを、 $5\text{kgf}/\text{cm}^2$  の圧力下で  $150^\circ\text{C}$ 、3分間保つことにより接合させた。接合部での剥がれや割れはなく、読み取り素子として正常に作動する事を確認した。

【0115】《製造例14》図16に示される回路基板を作成した。この回路基板は、製造例12で図15を用いて説明したものと同様の構成のものであるが、第1の主面側には低反射層が設けられていない点で相違する。

【0116】予め厚さ  $1\mu\text{m}$  の銅薄膜がスパッタによって第1の主面に形成された厚さ  $30\mu\text{m}$  厚みのPESフィルムを透明基板1として使用した。一方の面が黒染め処理された厚さ  $18\mu\text{m}$  の銅箔を用意し、黒染め面側が透明基板1側を向くようにして、透明エポキシ系接着剤を介して、この銅箔を透明基板1の第2の主面に積層した。第2の主面側の銅箔をマスクで覆い、第1の主面側の銅箔層上に、所定のパターンでレジスト樹脂を塗布した。そして、電解めっきにより、厚さ約  $3\mu\text{m}$  のSn-Pb合金からなるはんだ層を銅薄膜上に形成した。レジスト樹脂を除去後、不要な銅薄膜を除去した。これによ

り。金属電極2と遮光層5とが形成されたことになる。このとき、第1の主面側には外部接続用端子も同時に形成されるようにしておく。金属電極2では、銅薄膜およびはんだ層が、それぞれ、第1および第2の金属層2a, 2bに相当する。

【0117】第2の主面側の保護マスクを剥し、第1の主面側にマスクを設けた。第2の主面側の銅箔上に、所定のパターンでレジストインキを塗布し、エッチングを行なって不要部の銅箔を除去した。これにより、所定の形状の複数の集合電極と、窓部7を画定するように設けられた帯電防止層6とが形成されたことになる。そして、第1の主面側のマスクを除去し、抵抗溶接によって金属電極2および外部接続用端子と集約電極2とを接続した。最後に、窓部7および帯電防止層6を覆うように、製造例5と同様の保護層8を第2の主面側に設けた。

【0118】この回路基板と受光集積回路素子13との接合を、 $120^\circ\text{C}$ での熱風循環加熱法により行なった。また、外部の駆動用基板と外部接続用端子との接合を、 $5\text{kgf}/\text{cm}^2$ の圧力で  $185^\circ\text{C}$ 、3秒間保持することによって行なった。接合部での剥がれはなく、読み取り素子として正常に作動することを確認した。

【0119】《製造例15》図17に示す回路基板を作成した。この回路基板は、図13に示したものと同様の構成であるが、受光集積回路素子全体が透明な封止用の樹脂で覆われている点で相違する。

【0120】透明基板1である厚さ  $50\mu\text{m}$  のPESフィルムの第1及び第2の主面に、DCマグネトロンスパッタリング法により、厚さ  $0.1\mu\text{m}$  の黒色酸化クロム層を低反射層4として形成し、続けて厚さ  $0.5\mu\text{m}$  の銅薄膜を形成した。製造例7と同様のパターンでレジスト樹脂を第1及び第2の主面上に印刷した後、電解メッキにより、厚さ約  $5\mu\text{m}$  の銅層を形成した。さらに、電解めっきにより、厚さ約  $5\mu\text{m}$  のスズ層を形成した。レジスト樹脂を除去し、フラッシュエッチングにより不要な酸化クロム及び銅薄膜を除去した。これにより、金属電極2、集約電極3、遮光層5および帯電防止層6が形成されたことになる。金属電極2および集約電極3は、いずれも、銅からなる第1の金属層2a, 3aとスズからなる第2の金属層2b, 3bとを積層した構成である。同時に外部接続用端子も形成した。そして、製造例5と同様にして金属電極2および外部接続用端子と集約電極3との間を電気的に接続し、製造例9と同様にして保護層8を設けた。

【0121】金からなるバンプを有する受光集積回路素子13をパッド1個当たり  $10\text{kgf}/\text{cm}^2$  の圧力で金属電極2に押えつけ、 $185^\circ\text{C}$ 、30秒間保持してこの受光集積回路素子13を回路基板に接合した。その後、受光集積回路素子13全体を覆うようにポリエステル系熱硬化樹脂を塗布し、 $140^\circ\text{C}$ 、20分間保ち、樹



脂を硬化させ、硬化樹脂層 10 を形成した。さらに上述と同様に外部接続用端子に駆動回路基板を接合させた。接合部での割れや剥がれはなかった。読み取り装置にこの回路基板を取付け、光源 12 からの光を窓部 7 を透過させて第 2 の主面側に位置する原稿 14 に照射し、原稿 14 から窓部 7 を通過してくる反射光を受光集積回路素子 13 で受光したところ、正常に読み取りが行なえることが確認された。

【0122】《製造例 16》製造例 15 で図 17 を用いて説明したのと同様の構成の回路基板を作成した。透明基板 1 である厚さ  $50\mu\text{m}$  の P E S フィルムの第 1 及び第 2 の主面に、D C マグネトロンスパッタリング法により、厚さ  $0.1\mu\text{m}$  の黒色酸化ニッケル層を低反射層 4 として形成し、続けて厚さ  $0.5\mu\text{m}$  の銅薄膜を形成した。第 1 及び第 2 の主面の銅薄膜上に所定のパターンでレジスト樹脂を印刷した。その後、金属電極 2 と集約電極 3 との接続が行なわれる部位に、穴開け機により貫通孔を形成し、この貫通孔の内面に無電解めっきにより銅層を形成し、これら金属電極 2 と集約電極 3 との電氣的接続を完成させた。そして、電解メッキにより、厚さ約  $5\mu\text{m}$  の銅層を形成した。さらに、電解めっきにより、厚さ約  $2\mu\text{m}$  のニッケル層を形成し、最後に厚さ  $0.2\mu\text{m}$  の金層を形成した。レジスト樹脂を除去し、不要な酸化ニッケル及び銅薄膜を除去した。これにより、金属電極 2、集約電極 3、遮光層 5 および帯電防止層 6 が形成されたことになる。金属電極 2 および集約電極 3 は、いずれも、銅からなる第 1 の金属層 2 a、3 a とニッケルおよび金からなる第 2 の金属層 2 b、3 b とを積層した構成である。金属電極 2 の形成と同時に外部接続用端子も形成した。そして、製造例 9 と同様にして保護層 8 を設けた。

【0123】アルミニウムからなるバンプを有する受光集積回路素子 13 をパッド 1 個当たり  $10\text{kgf}/\text{cm}^2$  の圧力で金属電極 2 に押えつけ、 $185^\circ\text{C}$ 、30 秒間保持してこの受光集積回路素子 13 を回路基板に接合した。その後、受光集積回路素子 13 全体を覆うとともに回路基板と受光集積回路素子 13 との間を埋めるようにポリエステル系熱硬化樹脂を塗布し、 $140^\circ\text{C}$ 、20 分間保ち、樹脂を硬化させ、硬化樹脂層 10 を形成した。さらに、接続バンプとしてののはんだ層を有する駆動回路基板を、 $2\text{kgf}/\text{cm}^2$  の圧力を加え  $180^\circ\text{C}$  に 30 秒間保持することにより、外部接続用端子に圧着接合させた。接合部での剥がれや割れはなく、読み取り素子として正常に作動する事を確認した。

【0124】《製造例 17》図 18 に示した回路基板を製作した。この回路基板は、図 14 に示したものと同様の構成のものである。

【0125】水酸化ナトリウムと過硫酸カリウムの混合水溶液を  $90^\circ\text{C}$  に保ち、厚さ  $18\mu\text{m}$  の銅箔をこの溶液中に 20 分間浸漬し、この銅箔の両面を黒染め処理し

た。この銅箔上に、溶融した P E S を押し出し機の T ダイから厚さ  $20\mu\text{m}$  で押し出し、P E S フィルムと銅箔との積層体を構成した。P E S フィルムは透明基板 1 を構成し、銅箔は透明基板 1 の第 2 の主面に配置されていることになる。

【0126】積層体の P E S フィルム面すなわち第 1 の主面に、D C マグネトロンスパッタ法により、厚さ  $3\text{nm}$  のニッケル層（低反射層 4）と厚さ  $0.5\mu\text{m}$  の銅薄膜とを順次形成した。この銅薄膜は、金属電極 2 においては第 1 の金属層 2 a となる。

【0127】次に、第 2 の主面にある銅箔の全面に保護用のマスクを積層し、第 1 の主面側では銅薄膜上に所定のパターンでレジスト樹脂を塗布した。アルカノールスルホン酸浴中での電解めっきにより、厚さ約  $5\mu\text{m}$  の S n - P b 合金からなるのはんだ層を銅薄膜上に形成した。こののはんだ層は金属電極 2 においては第 2 の金属層 2 b となる。その後、レジストを除去し、エッチングにより不要なニッケルおよび銅薄膜を除去した。これにより、第 1 の主面上に金属電極 2、遮光層 5 および外部接続用端子が形成されたことになる。

【0128】次に、第 1 の主面上に保護用のマスクを積層し、第 2 の主面側のマスクを除去した。第 2 の主面側の銅箔上において、所定のパターンにレジストインクを塗布し、銅箔をエッチングし、その後、レジストを除去して、集約電極 3 と遮光性のある帯電防止層 6 を形成した。集約電極 3 および帯電防止層 6 は、その両面に黒染め処理層からなる低反射層 4 が形成されている。第 1 の主面側のマスクを取り除いた後、製造例 1 と同様に抵抗溶接を行ない、金属電極 2 及び外部接続用端子と、集約電極 3 とを電氣的に接合した。さらに、第 2 の主面側において、製造例 3 と同様に、窓部 7 及び帯電防止層 6 を覆うように、保護層 8 を形成した。

【0129】製造例 9 と同様に受光集積回路素子 13 を実装し、原稿 14 の読み取り試験を行なったところ、接合部での割れや剥がれはなく、正常に読み取りが行なえることが確認された。

【0130】《製造例 18》図 19 に示される回路基板を作成した。この回路基板は、図 18 に示されるものと同様のものであるが、集約電極 3 及び帯電防止層 6 の表面側の低反射層として黒色の絶縁性樹脂層が設けられている点で、相違する。

【0131】一方の面のみに黒染め処理が施された厚さ  $12\mu\text{m}$  の銅箔を用意し、この銅箔の黒染め面にキャスティング法によって厚さ  $15\mu\text{m}$  の P E S 膜を形成した。P E S 膜は透明基板 1 に相当し、銅箔は透明基板 1 の第 2 の主面側に配置されていることになる。透明基板 1 の第 1 の主面上に、D C マグネトロンスパッタ法により、厚さ  $0.05\mu\text{m}$  のニッケル層（低反射層 4）と厚さ  $0.5\mu\text{m}$  の銅薄膜とを順次形成した。

【0132】次に、第 2 の主面にある銅箔の全面に保護

10

20

30

40

50

用のマスクを積層し、第1の主面側では銅薄膜上にレジストフィルムを貼り付け、所定のパターンを焼付け、不要部分のレジストを除去した。アルカノールスルホン酸浴中での電解めっきにより、厚さ約 $3\mu\text{m}$ のSn-Pb合金からなるはんだ層を銅薄膜上に形成した。その後、レジストを除去し、エッチングにより不要なニッケルおよび銅薄膜を除去した。これにより、第1の主面上に、金属電極2、遮光層5および外部接続用端子が形成されたことになる。金属電極2および遮光層5によって、窓部7が画定されている。

【0133】次に、第1の主面上に保護用のマスクを積層し、第2の主面側のマスクを除去した。第2の主面側の銅箔上において、カーボンブラックを含んで黒色である熱硬化性樹脂をレジストとして使用し、このレジストを所定のパターンに印刷した。樹脂を硬化させた後、黒染め層を含む銅箔をエッチングした。これにより、集約電極3と遮光性を有し窓部7を画定する帯電防止層6を形成した。ここで、集約電極3および帯電防止層6は、その透明基板1側の接合面には黒染め層からなる低反射層4が形成され、露出表面側には黒色の絶縁性樹脂層11からなる低反射層が形成されていることになる。第1の主面側のマスクを取り除いた後、抵抗溶接を行ない、金属電極2及び外部接続用端子と、集約電極3とを電気的に接合した。この結果、120本の金属電極2が8この外部接続用端子に集約された。さらに、第2の主面側において、透明なUV硬化型ウレタンアクリル樹脂を保護層8として厚さ $20\mu\text{m}$ で形成した。

【0134】製造例1と同様に受光集積回路素子13と駆動用回路基板をこの回路基板に接合したところ、接合部での割れや剥がれはなかった。また、原稿14の読み取りを行なったところ、正常に読み取りが行なえることが確認された。

【0135】《製造例19》図20に示される回路基板を作成した。この回路基板は、図17に示したものと同様のものであるが、第2の主面側のほぼ全面に保護層8が設けられている点で相違する。

【0136】透明基板1である厚さ $50\mu\text{m}$ のPESフィルムの第1及び第2の主面に、DCマグネトロンスパッタリング法により、厚さ $0.1\mu\text{m}$ の黒色酸化クロム層を低反射層4として形成し、続けて厚さ $0.5\mu\text{m}$ の銅薄膜を形成した。第2の主面側に保護用のマスクを積層し、第1の主面側の銅薄膜上に、金属電極2と遮光層5と外部接続用端子とが形成されるように、所定にパターンでレジスト樹脂を塗布した。そして、アルカノールスルホン酸浴中で電解めっきを行ない、第1の主面側に厚さ $5\mu\text{m}$ のSn-Pb合金からなるはんだ層を形成した。レジストを除去後、不要な銅薄膜を除去した。これにより、金属電極2、遮光層5及び外部接続用端子が形成されたことになる。第2の主面側のマスクを除去し、第1の主面に保護用のマスクを積層させ、第1の主

面におけるのと同様の処理を行なって、集約電極3と帯電防止層6を形成した。金属電極2および集約電極3は、いずれも、銅からなる第1の金属層2a、3aとはんだからなる第2の金属層2b、3bとを積層した構成である。

【0137】電気的接続部20が形成される位置に加熱電極ヘッドと溶接電極ヘッドとを接続し、抵抗溶接によって、金属電極2および外部接続用端子と集約電極3との間を電気的に接続した。その後、第2の主面において、集約電極3、帯電防止層6及び窓部7の全体を覆うように、UV硬化型ウレタンアクリル系樹脂を厚さ $15\mu\text{m}$ で設けて保護層8を形成した。

【0138】第1の主面側において、窓部7及びその周囲と金属電極2の周囲に、シリコンアクリレートからなる熱硬化性樹脂を塗布した。そして接続用パンプを有し半導体素子である複数の受光集積回路素子13をそれぞれ所定の金属電極2上に載せ、素子のパンプ1個あたり $0.5\text{kgf}/\text{cm}^2$ の圧力下で $150^\circ\text{C}$ に5分間保ち、受光集積回路素子13と金属電極2との接合を行なうとともに樹脂を硬化させた。続いて、外部接続用端子と駆動回路基板上的のパンプとを相互に押し付けながら $190^\circ\text{C}$ に30秒間保つことによって、これらを圧着した。それぞれの接合部での割れや剥がれはなかった。光源12からの光を窓部7を透過させ、第2の主面に対向して移動する原稿14に照射した。そしてその原稿14からの反射光を受光集積回路素子13で検出し、光学的読み取り装置による読み取りを行なった。その結果、正常に読み取りが行なえることが確認された。

【0139】《製造例20》図21に示される回路基板を作成した。この回路基板は、光学的書込み装置に使用されるものであって、第1の実施例に示したものと同様のものである。ただし、金属電極2が透明基板1側から第1の金属層2a、第2の金属層2bが順次積層された構成であり、保護層8は、集約電極3の形成される部位には設けられていない。さらに、遮光層5は、第2の金属層2b上の発光集積回路素子16が搭載される部分の近傍にも設けられている。

【0140】厚さ $50\mu\text{m}$ のポリアリレートフィルムからなる透明基板1の第1及び第2の主面に、DCマグネトロンスパッタ法により、厚さ $0.5\mu\text{m}$ の銅薄膜を形成した。金属電極2および集約電極3のみが形成されるように、第1及び第2の主面に所定のパターンでレジストを印刷した。そして、電解めっきにより厚さ約 $5\mu\text{m}$ の銅層を両面に形成し、さらに、フェノールスルホン酸浴中での電解めっきにより、厚さ $5\mu\text{m}$ のSn-Pb合金からなるはんだ層を形成した。レジストを除去後、不要な銅薄膜を除去した。これにより、金属電極2および集約電極3とが形成されたことになり、これらは、銅からなる第1の金属層2a、3aとはんだからなる第2の金属層2b、3bとを積層した構成である。金属電極



2と集約電極3の両側より圧力と力を加え、両者の電気的な接続を完成させた。

【0141】続いて、窓部7を画定するように黒色顔料を含む樹脂を第1の主面上に印刷し、電気絶縁性の遮光層5を形成した。このとき第2の金属層2b上にも遮光層5が形成されるようにした。第2の主面に、製造例4と同様に、窓部7を画定するようにカーボンブラック粒子を含む樹脂を塗布し、熱硬化させて、遮光性を有する帯電防止層6を形成した。さらに、帯電防止層6及び窓部7を覆うように、第2の主面上に保護層8を設けた。

【0142】発光集積回路素子16としてLED（発光ダイオード）ダイを使用し、このLEDダイのバンパと金属電極2とを6kgf/cm<sup>2</sup>程度の押圧力で140℃に4分間保持し、両者を接合させた。接合部に剥がれや割れはなく、光学式プリンタのヘッドとして正常に作動することを確認した。

【0143】《製造例21》図22に示す回路基板を作成した。この回路基板は、製造例1で図9を用いて示したものと同様の構成であるが、受光集積回路素子の代わりに書き込み用の発光集積回路素子16が実装されている点と、金属電極が第1及び第2の金属層2a、2bによって構成されている点で相違する。

【0144】製造例1と同様の手順で回路基板を作成した。そして、第1の主面側において、窓部7及びその周囲と金属電極2の周囲に、シリコンアクリレートからなる熱硬化性樹脂を塗布した。そして接続用バンパを有し画像形成用のLEDである複数の発光集積回路素子16をそれぞれ所定の金属電極2上に載せ、1kgf/cm<sup>2</sup>の圧力下で150℃に5分間保ち、発光集積回路素子16と金属電極2との接合を行なうとともに樹脂を硬化させた。接合部での割れや剥がれはなかった。次に、同様の接合操作によって、第1の主面側の外部接続用端子と駆動回路基板の接続用バンパとを接合した。感光面15に対し発光集積回路素子16から光を照射し、光プリンタとして作動するかを確かめたところ、正常に作動することを確認した。

【0145】《製造例22》図23に示される回路基板を作成した。この回路基板は、図22に示される示される回路基板に対し、窓部7を画定するように、黒色顔料を含む樹脂を印刷して絶縁性の遮光層5を形成するとともに、第2の主面側に、接着層9を介してガラスファイバレイ18を接合し、導光体付きの光学素子用回路基板としたものである。接着層9としては、UV硬化型アクリレート樹脂が使用され、ガラスファイバレイ18は窓部7に対応する位置に配設されている。遮光層5は、第2の金属層2b上にも設けられている。発光集積回路素子16として、複数の画像形成用のLEDを使用し、感光面15に対して発光集積回路素子16から光を照射したところ、光学式画像形成装置として正常に作動することを確認した。

【0146】《製造例23》図24に示される回路基板を作成した。この回路基板は図13に示されたものと同様の構成であるが、受光集積回路素子の代わりに発光集積回路素子16が実装される点と、帯電防止層6および窓部7を覆うように第2の主面上に保護層8が設けられている点で相違する。

【0147】厚さ50μmのポリアリレートフィルムからなる透明基板1の第1及び第2の主面に、DCマグネトロンスパッタ法により、厚さ0.1μmの黒色酸化ニッケル層（低反射層4）および厚さ0.5μmの銅薄膜を形成した。第1及び第2の主面上に所定のパターンでレジストを印刷し、電解めっきにより厚さ約5μmの銅層を両面に形成し、アルカノールスルホン酸浴中での電解めっきにより、厚さ5μmのSn-Pb合金からなるはんだ層を形成した。レジストを除去後、不要な酸化ニッケル、銅薄膜を除去した。これにより、金属電極2、集約電極3、遮光層5、帯電防止層6および外部接続用端子が形成されたことになる。金属電極2及び集約電極3は、銅からなる第1の金属層2a、3aとはんだからなる第2の金属層2b、3bとを積層した構成である。そして、抵抗溶接法により、金属電極2及び外部接続用端子と集約電極3との電気的な接続を完成させた。さらに、帯電防止層6及び窓部7を覆うように、第2の主面上に、UV硬化型ウレタンアクリル系樹脂からなる厚さ10μmの保護層8を設けた。

【0148】発光集積回路素子16としてLED（発光ダイオード）ダイを使用し、このLEDダイのバンパと金属電極2とを2kgf/cm<sup>2</sup>程度の押圧力で160℃に3分間保持し、両者を接合させた。接合部に剥がれや割れはなかった。続いて、外部接続用端子と駆動回路基板の接続用バンパとを接合させた。従来の回路基板に比べ、駆動回路基板との接続部分の数が減少した分だけ、物理的及び電気的な接続信頼性が向上したことを確認した。さらに、光学式プリンタのヘッドとして正常に作動することを確認した。

【0149】《製造例24》図8(A),(B)に示される第3の実施例の光学素子用回路基板を作成した。厚さ50μmのポリアリレートを透明基板1として使用し、第1及び第2の主面に、DCマグネトロンスパッタ法により、厚さ0.1μmの黒色酸化ニッケル層（低反射層）と厚さ0.5μmの銅薄膜を形成した。金属電極2及び外部接続用端子30と集約電極3との電気的接続が行なわれる位置に、ドリルにより貫通孔を形成した。

【0150】続いて、窓部7をはさんで両側に、それぞれ金属電極2、集約電極3、帯電防止層6及び外部接続用端子30が形成されるように、これらのものの形成領域以外の部分にレジストインクを塗布した。また、貫通孔の内側の面に、無電解めっきにより銅層を厚さ約0.3μmで形成した。続いて、電解めっきにより、レジスト形成領域以外に厚さ5μmの銅層を設け、さらにアル

カノールスルホン酸浴中での電解めっきによりSn-Pb合金からなる厚さ約5 $\mu$ mのはんだ層を形成した。レジストを除去した後、エッチングにより不要な酸化ニッケル及び銅薄膜を除去した。以上のようにして、金属電極2、集約電極3、帯電防止層6及び外部接続用端子30が形成された。第1の主面側では窓部7はその両側にある金属電極2で画定されている。第2の主面側では窓部7は帯電防止層6によって画定されている。そして、第2の主面側のほぼ全面を覆うように、UV硬化型ウレタンアクリレート系樹脂からなる保護層8を約10 $\mu$ mの厚さで設けた。

【0151】画像形成用LEDを発光集積回路素子16として用い、シリコンアクリレートからなる熱硬化性樹脂とともに、複数の発光集積回路素子16をそれぞれ所定の金属電極2上に配置し、約2kgf/cm<sup>2</sup>の圧力で150℃で5分間保持し、両者を接合させた。接合部での剥がれや割れはなかった。さらに、外部接続用端子30と駆動回路基板の接続用端子とを接続した。電氣的に完全に接続されたことを確認した後、光プリンタの記録ヘッドとして正常に作動することを確認した。

【0152】《製造例25》図25に示される回路基板を作成した。この回路基板は、製造例23で図24を用いて説明したのと同様であるが、第1の主面側において硬化樹脂層が設けられている点で相違する。透明基板1である厚さ50 $\mu$ mのPESフィルムの第1及び第2の主面に、DCマグネトロンスパッタリング法により、厚さ0.1 $\mu$ mの黒色酸化ニッケル層を低反射層4として形成し、続けて厚さ0.5 $\mu$ mの銅薄膜を形成した。

【0153】第2の主面側の銅薄膜上に保護用のマスクを積層し、第1の主面には所定のパターンのレジスト樹脂を印刷した後、電解めっきにより厚さ約5 $\mu$ mの銅層を形成した。次に、アルカノールスルホン酸浴中で電解めっきを行ない、厚さ5 $\mu$ mのSn-Pb合金からなるはんだ層を形成した。レジストを除去後、不要な酸化ニッケル層と銅薄膜を除去した。これにより、金属電極2、遮光層5及び外部接続用端子が形成されたことになる。

【0154】続いて、第2の主面側のマスクを除去し、第1の主面に保護用のマスクを積層させ、第2の主面に所定のパターンのレジスト樹脂を印刷し、その後、電解めっきによってはんだ層を形成した。レジストを除去し、不要な酸化ニッケル及び銅薄膜を除去した。これにより、集約電極3と帯電防止層6を形成した。金属電極2および集約電極3は、いずれも、銅からなる第1の金属層2a、3aとはんだからなる第2の金属層2b、3bとを積層した構成となっている。また、低反射層4の光反射率は20%であった。

【0155】次に、抵抗溶接によって、金属電極2および外部接続用端子と集約電極3との間を電氣的に接続した。その後、第2の主面において、帯電防止層6及び窓

部7を覆うように、UV硬化型ウレタンアクリル系樹脂を厚さ15 $\mu$ mで設けて保護層8を形成した。

【0156】バンプを有する画像形成用のLED素子が発光集積回路素子16として用い、この発光集積回路素子16をシリコンアクリレートからなる熱硬化性樹脂とともに、金属電極2に対して150℃で5分間押圧し、発光集積回路素子16を金属電極2に接合させるとともに、樹脂を硬化（硬化樹脂層10）させた。続いて、外部接続用端子と駆動回路基板上のバンプとを相互に接合した。接合部での割れや剥がれはなかった。発光集積回路素子16からの光を窓部7を通し、第2の主面に対向して移動する感光体15に照射したところ、正常に画像形成が行なえることを確認した。

【0157】《製造例26》図26に示される回路基板を作成した。この回路基板は、図15に示される回路基板と同様のものであるが、第2の主面側において、帯電防止層の代りに電気絶縁性の材料からなる絶縁層が設けられた構成となっている。

【0158】透明基板1である厚さ50 $\mu$ mのPESフィルムの第1及び第2の主面に、DCマグネトロンスパッタリング法により、厚さ0.1 $\mu$ mの黒色酸化ニッケル層を低反射層4として形成し、続けて厚さ0.5 $\mu$ mの銅薄膜を形成した。第2の主面側の銅薄膜上に保護用のマスクを積層し、第1の主面には所定のパターンのレジスト樹脂を印刷した後、電解めっきにより厚さ約5 $\mu$ mの銅層を形成した。次に、アルカノールスルホン酸浴中で電解めっきを行ない、厚さ5 $\mu$ mのSn-Pb合金からなるはんだ層を形成した。レジストを除去後、エッチングにより不要な酸化ニッケル層と銅薄膜を除去した。これにより、金属電極2、遮光層5及び外部接続用端子が形成されたことになる。

【0159】続いて、第2の主面側のマスクを除去し、第1の主面に保護用のマスクを積層させ、第2の主面に所定のパターンのレジスト樹脂を印刷し、電解めっきによって、厚さ5 $\mu$ mの銅層と厚さ5 $\mu$ mのSn-Pb合金からなるはんだ層を形成した。レジストを除去し、不要な酸化ニッケル及び銅薄膜を除去して、集約電極3を形成した。金属電極2および集約電極3は、いずれも、銅からなる第1の金属層2a、3aとはんだからなる第2の金属層2b、3bとを積層した構成となっている。

【0160】次に、抵抗溶接によって、金属電極2および外部接続用端子と集約電極3との間を電氣的に接続した。黒色顔料を含む熱硬化性樹脂を、第2の主面において窓部7を画定するように塗布し、硬化させて黒色絶縁性樹脂からなる遮光層11を形成した。さらに第2の主面側で、遮光層11及び窓部7を覆うように、UV硬化型ウレタンアクリル系樹脂を厚さ15 $\mu$ mで設けて保護層8を形成した。

【0161】製造例1と同様にして、この回路基板とバンプを有する受光集積回路素子13との接合を行ない、

さらに、外部接続用端子と駆動回路基板との接合を行なった。接合部での割れや剥がれはなかったが、原稿 14 の読み取り試験を行なったところ、原稿 14 の読み取り時にノイズが発生し、原稿を完全には読み取ることができなかった。これは、原稿 14 と回路基板とが擦れ合うことにより発生した静電気により、電気的なノイズが発生したためであると考えられる。このことから、特に透明樹脂からなる保護層を設ける構成とした場合に、第 2 の主面側に帯電防止層を設けることが有効であることが分かる。

【0162】《製造例 27》厚さ 50  $\mu\text{m}$  の PES フィルムからなる第 1 及び第 2 の主面に、DC マグネトロンスパッタ法により、厚さ 0.1  $\mu\text{m}$  の黒色酸化ニッケル層（低反射層）と厚さ 0.5  $\mu\text{m}$  の銅薄膜を順次形成した。第 1 及び第 2 の主面に所定のパターンにレジスト樹脂を印刷した後、電解めっきによって厚さ 5  $\mu\text{m}$  の銅層を形成した。その後、240℃のはんだ槽に浸漬してはんだ層を銅層の上に形成することを試みたところ、透明基板である PES フィルムが収縮した。このため、回路基板として使用し得るものは形成されなかった。このことより、素子の圧着接合を容易にするために金属電極に設けられるはんだ層は、めっきなどの常温プロセスで形成すべきことがわかった。

【0163】《製造例 28》図 27 に示す回路基板を作成した。この回路基板は、集約電極を設けない構成となっている。この回路基板では、駆動回路基板との接合を行なう場合、各金属電極と駆動回路基板の各接続用パンプとを 1 対 1 で接合することになる。

【0164】厚さ 50  $\mu\text{m}$  の PES フィルムからなる透明基板 1 の第 1 の主面に、DC マグネトロンスパッタ法により、厚さ 0.1  $\mu\text{m}$  の黒色酸化ニッケル層（低反射層 4）と厚さ 0.5  $\mu\text{m}$  の銅薄膜を順次形成した。次に、第 1 の主面に対し、所定のパターンでレジストインクを印刷し、その後、電解めっきにより厚さ 5  $\mu\text{m}$  の銅層を形成し、厚さ 5  $\mu\text{m}$  の Sn-Pb 合金からなるはんだ層を形成した。レジスト除去後、エッチングにより不要な酸化ニッケル及び銅薄膜を除去した。これにより、銅からなる第 1 の金属層 2a とはんだからなる第 2 の金属層 2b を積層させた構造の金属電極 2 が形成されたことになる。ここでは、窓部 7 に片側に、幅が 0.9 mm である金属電極 2 を 150 本形成した。

【0165】次に、カーボンブラック粒子を含む熱硬化型樹脂の混合液をスクリーン印刷によって第 1 及び第 2 の主面に印刷し、熱硬化させて遮光層 5 及び帯電防止層 6 を形成した。遮光層 5 は第 1 の主面側において窓部 7 の一方の側に形成されている。また、遮光性を有する帯電防止層 6 は、第 2 の主面側で窓部 7 を画定するように設けられている。さらに、第 2 の主面において、帯電防止層 6 及び窓部 7 を覆うように、UV 硬化型ウレタンアクリル系樹脂を厚さ 15  $\mu\text{m}$  で設けて保護層 8 を形成し

た。

【0166】このようにして完成させた回路基板とパンプを有する受光集積回路素子 13 とを接合させた後、195℃、30 秒の条件で、各金属電極 2 と駆動回路基板の各接続用パンプとの接合を一括して行なったが、接合作業中に、透明基板 1 である PES フィルムが収縮した。その結果、150 本の金属電極の中には、駆動回路基板との接続が行なわれていないものがあり、読み取り装置の読み取りセンサとして正常に作動しなかった。

10 【0167】

【発明の効果】以上説明したように本発明は、集積回路素子との接合に用いられる電極を透明基板の一方の面に配し、透明基板の他方の面にこれら電極を集約するための集約電極を設け、透明基板を貫通する電気的接続部によってこれら電極と集約電極との間を接続することにより、集積回路素子が実装される回路基板自体が集約基板としての機能を備えることとなり、外部の回路との接続箇所も減少して信頼性が向上するとともに、集積回路素子をこの回路基板の表面に近接して実装することが可能になるという効果がある。

20

【0168】また、第 1 の金属層および第 1 の金属層上に形成された第 2 の金属層とを有する積層体によって電極を構成し、第 2 の金属層をその上に電気部品または電子部品が圧着または熱融着可能なように形成することによって、集積回路素子の実装が容易に行なえるようになるとともに、実装される集積回路素子と電極との接合の信頼性が高められる。

30

【0169】集約電極に電気的に接続された外部接続用端子を設けることにより、外部回路との接続時にはこの外部接続用端子にのみ熱が加わるので、接続時に加わる熱による影響が極力減らされ、信頼性がさらに向上する。第 2 の主面側に帯電防止層を設けることにより、原稿などと擦れ合うような場合であっても帯電が防止される。

40

【0170】第 1 の主面及び／または前記第 2 の主面上において窓部に接するようにして、この窓部を画定しかつ透明基板においてこの窓部以外の領域を光が透過しないようにするための遮光層を設けることにより、窓部への不要な光の入射を低減することが可能となつて、より性能の向上した光学素子用回路基板を得ることができ

【図面の簡単な説明】

【図 1】本発明に基づく光学素子用回路基板をイメージセンサに適用した場合を模式的に示す断面図である。

【図 2】本発明の第 1 の実施例の光学素子用回路基板を示す斜視図である。

50

【図 3】(A)、(B)はそれぞれ第 1 の実施例における帯電

防止層の配置例を説明する平面図である。

【図 4】図 2 の A - A' 線での模式断面図である。

【図 5】(A)は第 1 の実施例における電極の配置を模式的に示す平面図、(B)は(A)の B - B' 線での模式断面図である。

【図 6】第 1 の実施例における外部接続用端子の別の配置例を示す斜視図である。

【図 7】本発明の第 2 の実施例の光学素子用回路基板を示す模式平面図である。

【図 8】(A)は本発明の第 3 の実施例の光学素子用回路基板を示す模式斜視図、(B)は(A)の C - C' 線での模式断面図である。

【図 9】製造例 1 の光学素子用回路基板の構成を示す模式断面図である。

【図 10】製造例 2, 4, 5 の光学素子用回路基板の構成を示す模式断面図である。

【図 11】製造例 3 の光学素子用回路基板の構成を示す模式断面図である。

【図 12】製造例 6 の光学素子用回路基板の構成を示す模式断面図である。

【図 13】製造例 7, 8, 10, 11 の光学素子用回路基板の構成を示す模式断面図である。

【図 14】製造例 9 の光学素子用回路基板の構成を示す模式断面図である。

【図 15】製造例 12, 13 の光学素子用回路基板の構成を示す模式断面図である。

【図 16】製造例 14 の光学素子用回路基板の構成を示す模式断面図である。

【図 17】製造例 15, 16 の光学素子用回路基板の構成を示す模式断面図である。

【図 18】製造例 17 の光学素子用回路基板の構成を示す模式断面図である。

【図 19】製造例 18 の光学素子用回路基板の構成を示す模式断面図である。

【図 20】製造例 19 の光学素子用回路基板の構成を示す模式断面図である。

【図 21】製造例 20 の光学素子用回路基板の構成を示す模式断面図である。

【図 22】製造例 21 の光学素子用回路基板の構成を示す模式断面図である。

【図 23】製造例 22 の光学素子用回路基板の構成を示す模式断面図である。

【図 24】製造例 23 の光学素子用回路基板の構成を示す模式断面図である。

【図 25】製造例 25 の光学素子用回路基板の構成を示す模式断面図である。

【図 26】製造例 26 の光学素子用回路基板の構成を示す模式断面図である。

【図 27】製造例 28 の光学素子用回路基板の構成を示す模式断面図である。

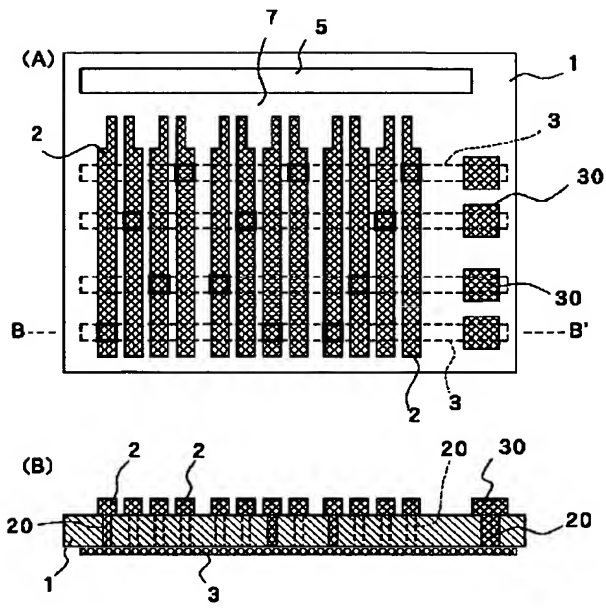
【図 28】従来のイメージセンサの構成の一例を示す模式断面図である。

【符号の説明】

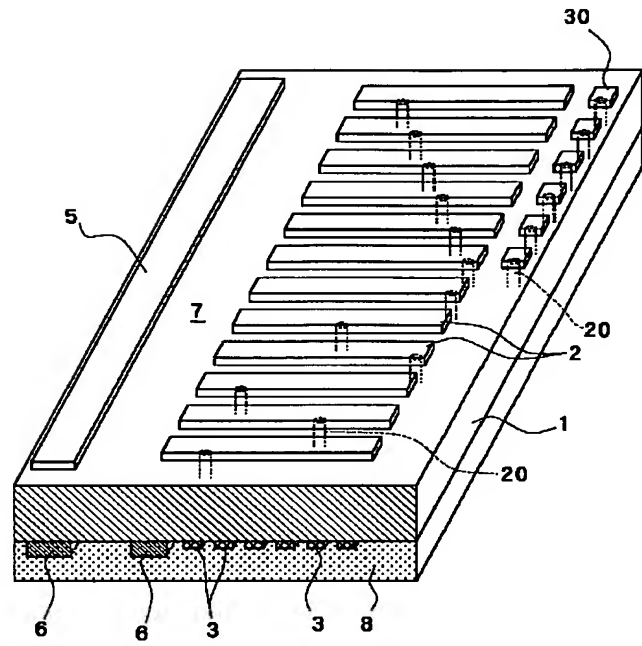
- 1 透明基板
- 2, 2c 電極
- 2a, 3a 第 1 の金属層
- 2b, 3b 第 2 の金属層
- 3 集約電極
- 4 低反射層
- 5, 5a 遮光層
- 6, 6a 帯電防止層
- 7 窓部
- 8 保護層
- 9 接着層
- 10 硬化樹脂層
- 11 絶縁性樹脂層
- 12 光源
- 13 受光集積回路素子
- 13a, 16b 接続用バンブ
- 14 原稿
- 15 感光体
- 16 発光集積回路素子
- 16a 発光面
- 17 レンズ
- 18 グラスファイバアレイ
- 20 電氣的接続部
- 30, 30a 外部接続用端子
- 35 回路パターン
- 36 共通電極
- 40 搬送ローラ



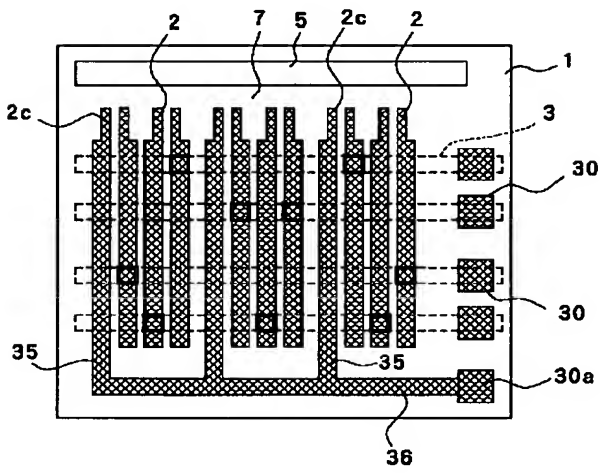
【図 5】



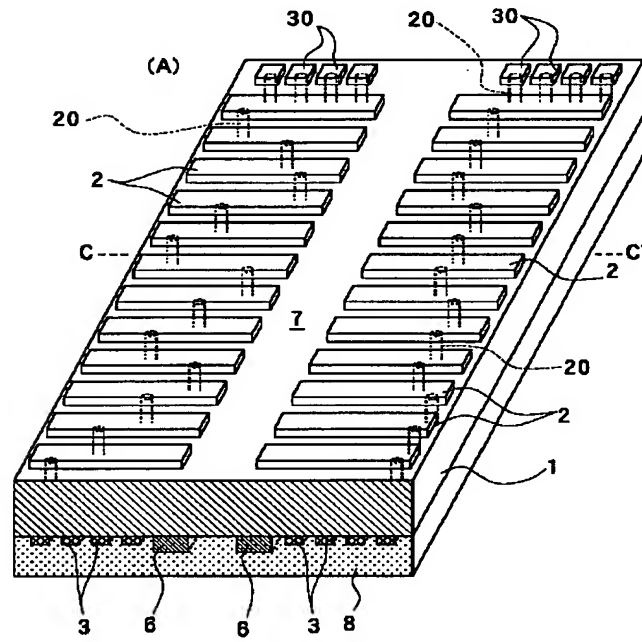
【図 6】



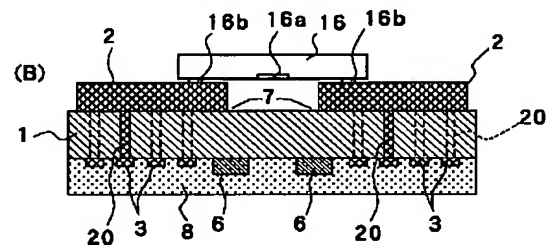
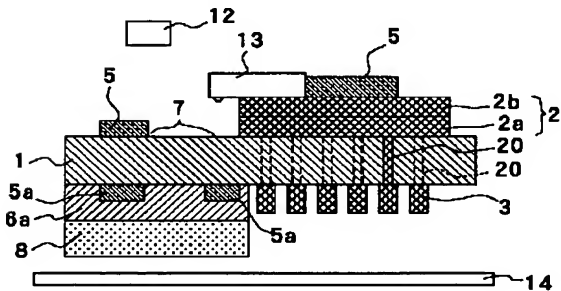
【図 7】



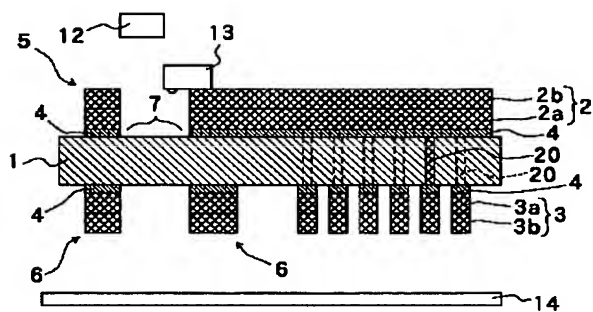
【図 8】



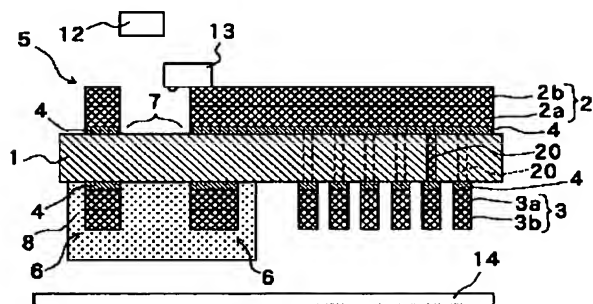
【図 11】



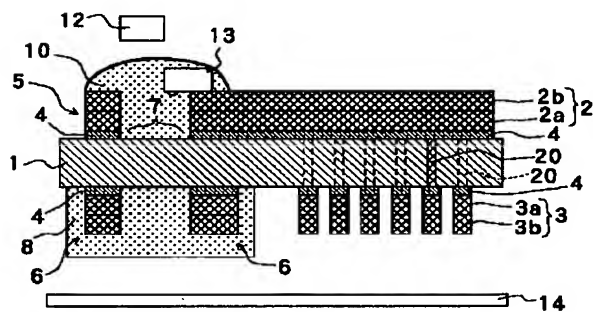
【图 13】



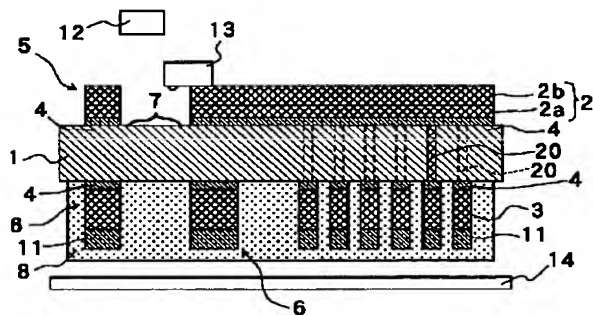
【図 15】



【图 17】

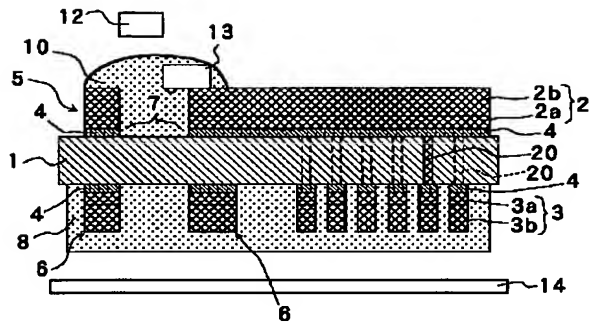


【图 19】

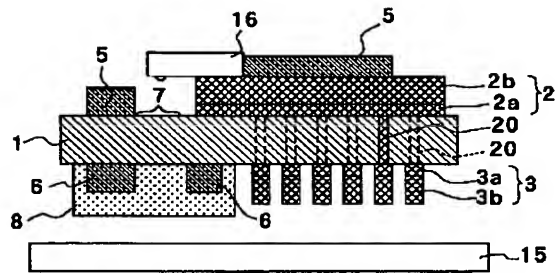




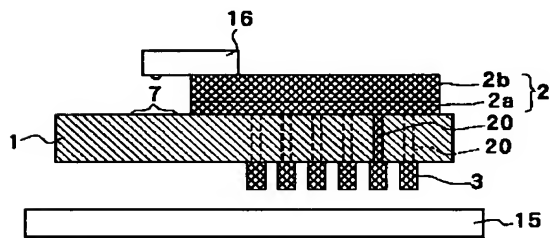
【図 20】



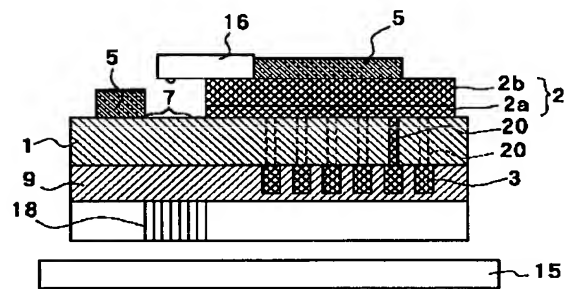
【図 2 1】



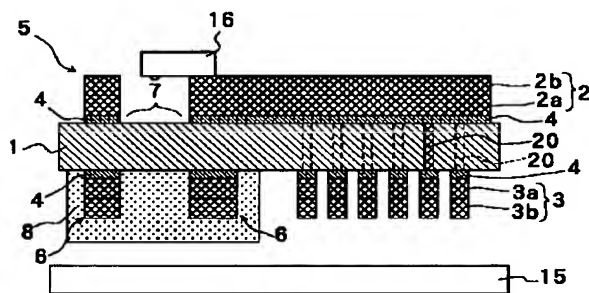
【图 2 2】



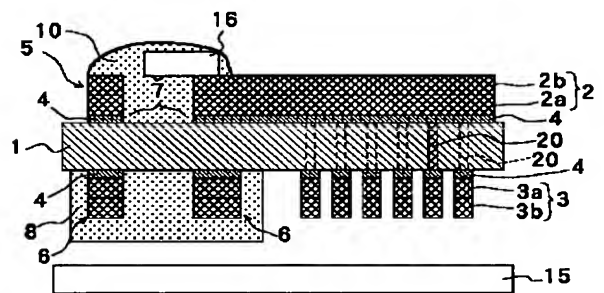
【図 23】



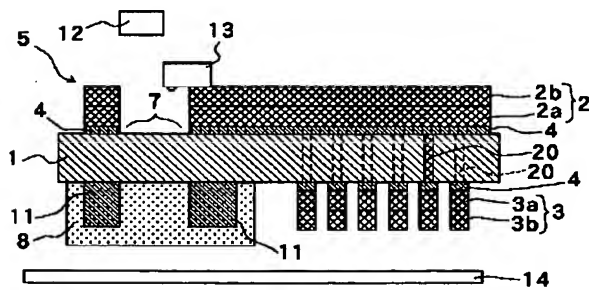
【図 2 4】



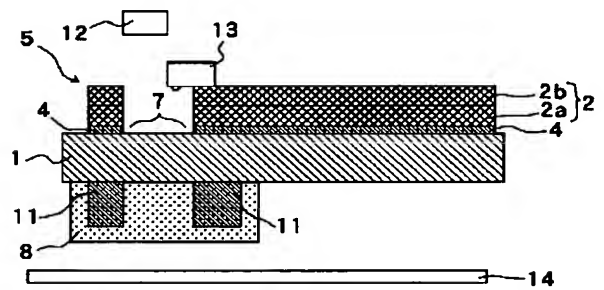
【图 25】



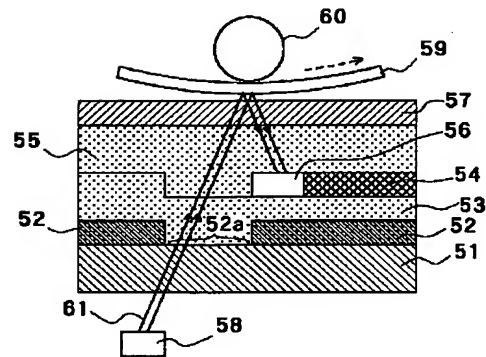
【图 26】



【図 27】



【図 28】



フロントページの続き

(51)Int.Cl.<sup>6</sup>

H 0 4 N 1/028  
1/036

識別記号

序内整理番号

F I

技術表示箇所

Z  
A